SERWIS ELEKTRONIKI

RTV, CD, VCR
SAT, DAT ...

ISSN-1425-4395 2/97(12) CENA 6 zł

- Rozgryzamy ... zasilacze (c.d.)
- Procesor wizyjny TDA4580
- Układy scalone firmy TOSHIBA
- Układy przełączające firmy PHILIPS
- TDA9160 - multistandardowy dekoder koloru i procesor odchylania



PORADY, SCHEMATY, APLIKACJE, DANE TECHNICZNE...

SERWIS ELEKTRONIKI

2/97 Luty '97 NR12

Od Redakcji

W grudniu ubiegłego roku podczas przygotowywania wysyłki prenumeraty okazało się, że około 200 Czytelnikom brakuje ostatniej raty upoważniającej do otrzymania numeru 9/96 (10). Podjęliśmy decyzję o wysłaniu każdemu z nich egzemplarza czasopisma, niejako na kredyt. Jednocześnie prosiliśmy o uzupełnienie kwoty 4,30 zł (lub wielokrotności) przy najbliższej nadarzającej się okazji. Dziękujemy wszystkim, którzy już uregulowali dług. Apelujemy do pozostałych o wpłatę należnych nam pieniędzy.

Oprócz tego jest jeszcze pewna grupa Czytelników, którzy pragnęli otrzymać egzemplarze za zaliczeniem pocztowym. Jedni zamawiali, żeby w ogóle zapoznać się z czasopismem, drudzy chcieli uzupełnić swoje braki i mieć kompletne zestawy. Ponieważ przesyłki pocztowe za pobraniem są przede wszystkim droższe dla adresata, a dla nadawcy bardziej kłopotliwe, więc egzemplarze były wysyłane bez pobrania, z załączonym przekazem wewnątrz numeru czasopisma. I wśród tych, którym zaufaliśmy brakuje pewnej liczby wpłat. Do nich również zwracamy się o spłatę „zaciągniętego kredytu".

Po co o tym piszemy? Wy Drodzy Czytelnicy, którzy kupujecie „SE" zajmujecie się serwisem sprzętu elektronicznego, a więc tworzycie pewną grupę zawodową. Jesteście tak samo potrzebni, jak lekarze, sędziowie, policjanci, nauczyciele, itd. Te wymienione i nie wymienione grupy zawodowe skupiają się w związkach zawodowych, stowarzyszeniach, kołach i temu podobnych organizacjach. Wy - póki co - działacie „w pojedynkę". Każdy z Was ma swoje problemy i troski. Wasza organizacja pracy wymaga usprawnień. Któż z Was jest w stanie nadążyć za postępującymi zmianami? Sprzętu coraz bardziej udziwnionego - przybywa. Dlatego dobrze byłoby, żebyście tworzyli jakąś „zgraną", zdyscyplinowaną i solidarną grupę. Otwórzcie się! Piszcie o swoich kłopotach. Dzielcie się swoimi doświadczeniami. Pomagajmy sobie nawzajem. Weźcie sobie do serca te nasze uwagi. Łamy „SE" są dla Was i o Was.

W następnych numerach, między innymi:

- Magnetowidy od podstaw
- Odbiorniki firmy TRILUX
- COLORMAT - moduł sygnałów AV
- Układy przełączające f-my SGS-Thomson
- Układy PIP+
- Układy SITEC

Na okładce:

Wysokiej klasy przyrządy pomiarowe firmy ITT.

Spis treści

Rozgryzamy ... zasilacze (cz.3) ... 2
Transmisja szeregowa i standard RS-232C ... 8
Procesor wizyjny TDA4580 ... 12
Układy scalone poprawiające jakość obrazu ... 18
Magnetowidy - zestawienie modeli o takiej samej konstrukcji mechanicznej (cz.12) ... 23
Filtry z falą powierzchniową w odbiornikach telewizyjnych ... 25
Układy scalone firmy TOSHIBA ... 27
Porady serwisowe ... 28
Układ TDA9160, multistandardowy dekoder koloru i procesor odchylania ... 30
System kontroli dostępu w sieciach kablowych ... 33
Układy PIP (cz.3) ... 35
Chassis A7A OTVC SANYO - typowe uszkodzenia (c.d) ... 40
Tyrystory - zamienniki ... 44
Układy przełączające firmy Philips TDA8448, TDA8443A, TDA8540, TDA8601 ... 45
Ogłoszenia i informacje ... 52
Adresy punktów prowadzących sprzedaż czasopisma ... 55
Wkładka - schemat ideowy T41A2 (17"), T51A2 - Olimp (21") firmy UNIMOR

Wydawca:
Wydawnictwo **NEXT**
Wiesław Haligowski

Adres:
80-423 Gdańsk
ul. B. Chrobrego 25/5
tel./fax 44-32-57

Adres do korespondencji:
SERWIS ELEKTRONIKI
80-411 Gdańsk 11
tel./fax 44-32-57

Redagują:
Grzegorz Szóstakowski (red. naczelny), Ireneusz Lula, Lucjan Jednac, Marek Wybieralski, Bronisław Lewandowski, Bogusław Grubski.

Wyciągi barwne:
Printing Partners Poland - Gdańsk

Druk:
Drukarnia NAZAREX
ul. Nowowiejskiego 33, 83-000 Pruszcz Gdański, tel. 83-11-22.

Czasopismo nie jest kolportowane w sieci „Ruchu". Adresy punktów sprzedaży SERWISU ELEKTRONIKI zamieszczone są na stronie 56.

Rozgryzamy ... zasilacze (cz.3)

M. Krzykowski, A. Lisowski

Szanowni Czytelnicy!

Eksperyment z umieszczaniem równolegle **Elementarza, Worka** i **Jak z tego...** w każdym artykule uznaliśmy za niezbyt udany - po prostu brak miejsca na rozsądne trzy części składowe. Dlatego też, od bieżącego numeru pisma kontynuacje będą się ukazywać jako artykuły niezależne.

Dziękujemy za cierpliwość

W jednym worku cz. 3

Pierwszy „worek" kończymy opisem przetwornic odbiorników TVC **FISHER:**

FTM-963 DK, przedstawioną na rysunku 1.1

FTM-536, FTM-542, FTM-551 oparte na chassis **057**, przedstawione na rysunku 1.2

Cechy wspólne dla „pierwszego worka", występujące w obydwu opisywanych przetwornicach, to:

1. Pracują asynchronicznie w stosunku do innych bloków odbiornika, przy czym częstotliwość ich pracy silnie zależy od prądu obciążenia i napięcia sieci zasilającej.
2. Wyłącznym rodzajem pracy jest praca z przewodnictwem nieciągłym i to niezależnie od prądu obciążenia.
3. Są odporne na anormalne stany obciążenia (zwarcia, brak obciążenia i.t.p.).
4. Informacja o napięciu wyjściowym uzyskiwana jest przez układ regulacyjny z oddzielnego uzwojenia transformatora wyjściowego.
5. Oscylatorem przetwornicy jest tranzystor mocy wraz z dwoma uzwojeniami transformatora wyjściowego.
6. Transformator wyjściowy przetwornicy pełni jednocześnie cztery następujące funkcje:

6.1. Jest elementem indukcyjnym, w którym w sposób cykliczny i kontrolowany (przez układ regulacji) następuje gromadzenie energii pobranej z sieci zasilającej, a następnie przekazywanie jej do obciążenia.

6.2. Umożliwia realizację funkcji z punktu 4 i 5.

6.3. Zapewnia dopasowanie przetwornicy do obciążenia, zapewniając jej tym samym optymalne warunki pracy. Umożliwia jednocześnie uzyskanie trzech różnych napięć stabilizowanych.

6.4. Izoluje galwanicznie od sieci zasilającej obwody zasilane z przetwornicy.

7. Są to przetwornice z regulacją prądową.
8. Zbudowane są z minimalnej ilości elementów dyskretnych przy całkiem przyzwoitych parametrach eksploatacyjnych.

Od przetwornic opisanych poprzednio różnią się następującymi cechami:

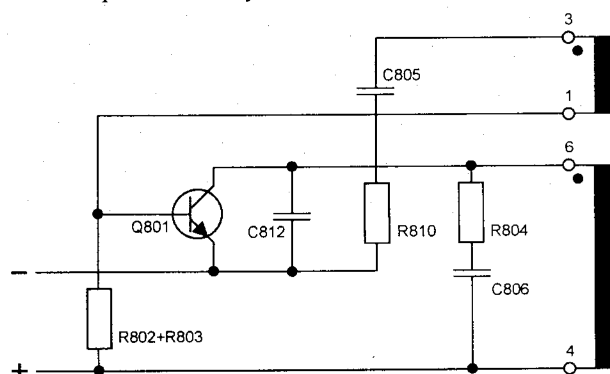
1. Połączeniem w jednym elemencie (tranzystor Q802) funkcji wzmacniacza regulacyjnego i układu wyłączania tranzystora mocy Q801.
2. Połączeniem w jednym elemencie (C807- Rys. 1.2, C812 - Rys. 1.1) funkcji zapamiętywania próbki napięcia wyjściowego i źródła napięcia wyłączającego tranzystor mocy.
3. Układem rozruchu - dotyczy przetwornicy z rys. 1.1.
4. Sposobem ograniczania prądu maksymalnego tranzystora mocy.

Przyjęto, że szczegółowy opis dotyczyć będzie przetwornicy z rysunku 1.2, po czym opisane będą odmienności układu z rysunku 1.1.

Oscylogramy z rys. 3.1 ÷ 3.11 dotyczą układu przetwornicy z rysunku 1.2.

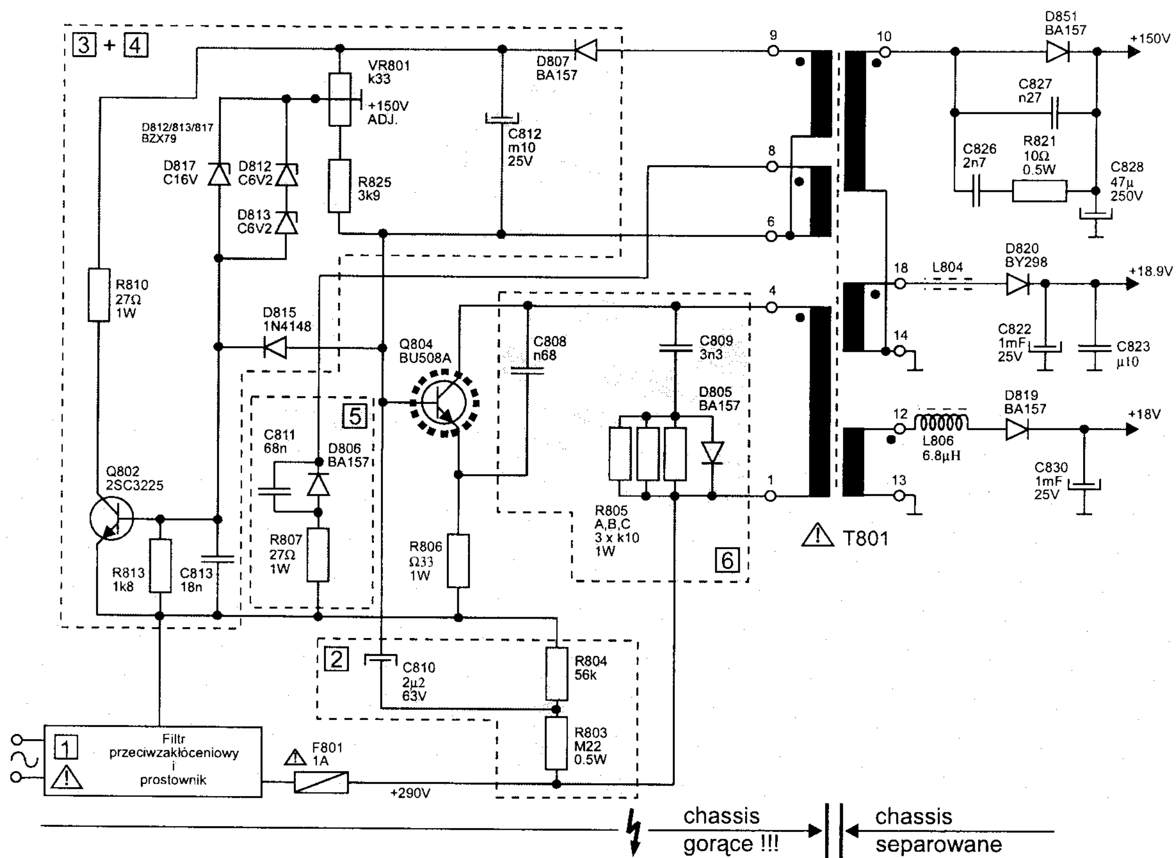
Proces rozruchu

Schemat równoważny (zastępczy) przetwornicy dla procesu rozruchu przedstawia rysunek 2.1.

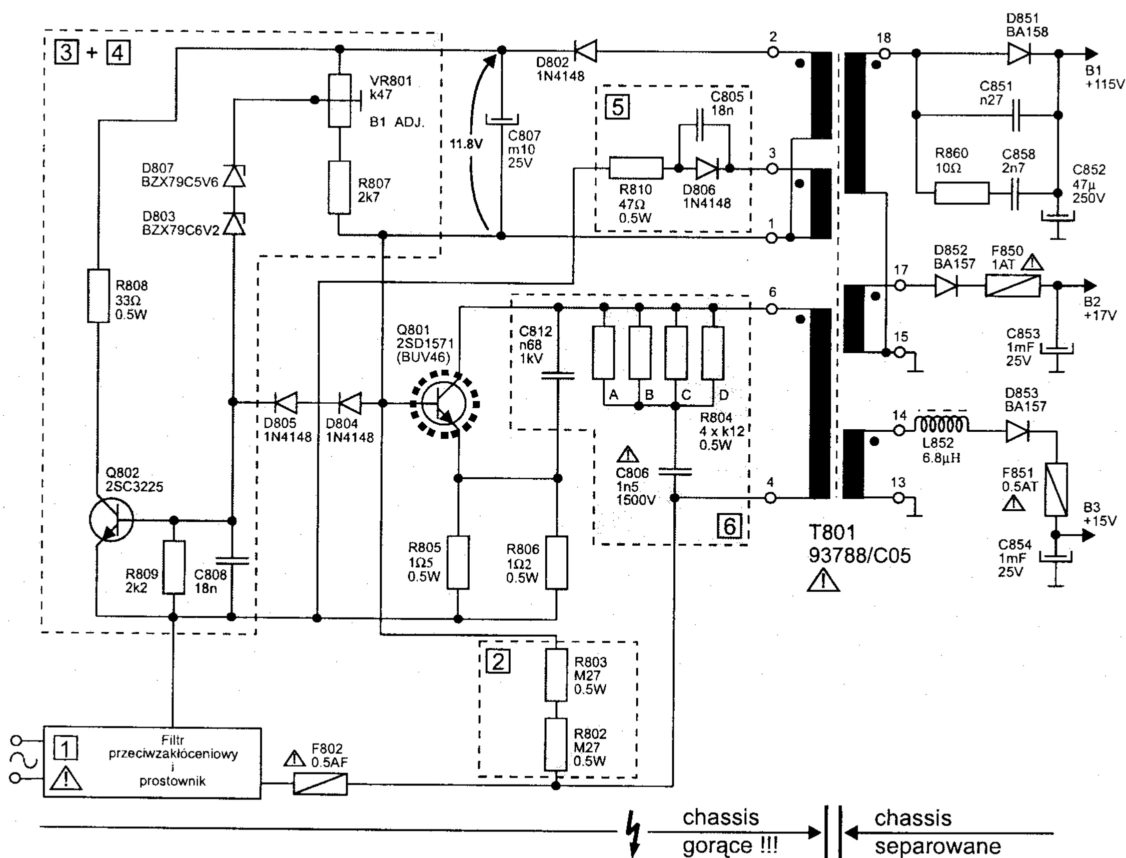


Rys. 2.1 Obwód oscylatora startu

Proces rozruchu odbywa się w fazie narastania napięcia zasilającego, w momencie, w którym prąd kolektora tranzystora Q801 wywołany przepływem prądu bazy przez rezystory R802+R803 osiąga wartość wystarczającą do powstania drgań rezonansowych obwodu LCR utworzonego z indukcyjności uzwojenia pierwotnego (6-4) transformatora T801 oraz elementów ochrony nadnapięciowej (R804, C806, C812). Uzwojenie (3-1) zapewnia konieczne do powstania drgań odwrócenie fazy napięcia kolektora tranzystora mocy i odpowiednią przekładnię napięciową. W procesie rozruchu oscylacyjny prąd bazy płynie przez szeregowy dwójnik C805, R810 przedstawiający sobą impedancję niewiele większą od wartości rezystora R810. Moc dysponowana oscylatora rozruchu jest ograniczona małą wartościa prądu bazy (duża wartość rezystancji R802+R803) oraz małym wzmocnieniem prądowym wysokonapięciowego tranzystora Q801. Stąd wzrost napięć wyjściowych jest powolny, a proces rozruchu zachodzi jedynie w sprawnym odbiorniku. Zwarcie dowolnej z diod prostowniczych lub (niezmiernie rzadkie) uszkodzenie transformatora T801 uniemożliwia powstanie charakterystycznych dla rozruchu oscylacji. Oscylacje nie powstaną również w przypadku znacznego zmniejszenia się (przypadki nieliczne) pojemności kondensatora C805 lub znacznego zwiększenia się wartości rezystancji rezystora R802+R803. Zwiększenie się tej rezystancji jest przypadkiem dość częstym.



Rys. 1.1 Przetwornica OTVC FISHER FTM-963 DK



Rys. 1.2 Przetwornica OTVC FISHER FTM-536/542/551 - chassis 057

Zwarcie po prostownikach strony wtórnej transformatora powinno zasadniczo powstrzymać proces rozruchu na etapie oscylacji małej mocy. Jest to prawdą w przypadku zwarcia prostownika napięcia B1 zasilania odchylania linii.
W przypadku zwarć w obwodach zasilanych napięciami B2 lub B3 indukcyjność rozproszenia transformatora T801 powoduje, że proces rozruchu nie jest wstrzymywany. Prowadzi to do przepalania bezpieczników F850 lub F851 po osiągnięciu przez przetwornicę odpowiedniej wydajności prądowej. Proces rozruchu kończy się przejściem do pracy normalnej w momencie, w którym amplituda oscylacji na końcówkach uzwojenia (3-1) transformatora T801 pozwala na przewodzenie diody D806.

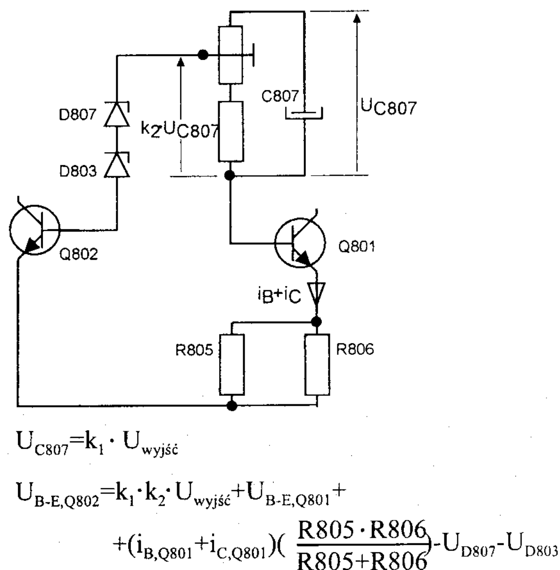
Normalny cykl pracy przetwornicy

Faza 1 - załączanie tranzystora mocy

Faza ta rozpoczyna się podczas opadania napięcia kolektora tranzystora Q801 i jest wyznaczana momentem osiągnięcia przez uzwojenie (3-1) sumy napięć przewodzenia $U_{BE,Q801}$ i $U_{F,D806}$. Powstaje obwód dodatniego sprzężenia zwrotnego powodujący szybkie narastanie prądu kolektora Q801 aż do momentu osiągnięcia stanu nasycenia przez ten tranzystor. Moment rozpoczęcia fazy załączania widoczny jest na rysunku 3.1, 3.6, 3.7, 3.8, 3.9, 3.10 jako gwałtowne załamanie sie przebiegu w części opadającej i przejście do części bardzo stromej o czasie trwania poniżej 1 µs.
Istotnym elementem fazy załączania jest występowanie dużego wąskiego impulsu prądu kolektora tranzystora Q801 widocznego na rysunku 3.5 jako „szpilka". Impuls ten jest wynikiem przeładowywania kondensatorów ochrony nadnapięciowej występujących tak po pierwotnej jak i po wtórnej stronie transformatora T801. Faza 1 kończy się w momencie osiągnięcia przez Q801 stanu nasycenia.

Faza 2 - stan nasycenia tranzystora mocy

Stan nasycenia tranzystora mocy charakteryzuje się poziomem napięcia kolektor-emiter rzędu 1÷2V.
W fazie 2 ma miejsce proces gromadzenia energii w obwodzie magnetycznym transformatora T801 za pośrednictwem uzwojenia (6-4), do którego przyłożone jest całe napięcie zasilające. Proces narastania prądu uzwojenia (6-4) widoczny jest na rysunku 3.5 w prawej, narastającej części przebiegu. Płaskiemu fragmentowi przebiegu na poziomie zbliżonym do zera rys. 3.1 obrazującemu napięcie kolektora Q801 odpowiadają najbardziej ujemne fragmenty przebiegów rys. 3.6, 3.7, 3.8, 3.9, 3.10, na których widoczne są oscylacje związane z występowaniem w transformatorze T801 indukcyjności rozproszenia. Z relatywnych wartości oscylacji widać, że najsilniej sprzężone (najmniejsze indukcyjności rozproszenia) są uzwojenia: (2-1) zasilające wzmacniacz regulacyjny i (18-15) prostownika B1 zasilania układu odchylania linii. Zależność ta nie jest przypadkowa, gdyż sprzężenie tych uzwojeń decyduje o „wkładzie" przetwornicy w zmiany geometrii obrazu przy zmianach treści wizyjnej, a co za tym idzie prądu kineskopu i obciążenia przetwornicy.
W fazie 2 ma miejsce proces regulacji napięcia wyjściowego przetwornicy. Schemat równoważny pętli regulacyjnej przedstawia ryusunek 2.2.



$$U_{C807}=k_1 \cdot U_{wyjść}$$

$$U_{B-E,Q802}=k_1 \cdot k_2 \cdot U_{wyjść}+U_{B-E,Q801}+ +(i_{B,Q801}+i_{C,Q801})\left(\frac{R805 \cdot R806}{R805+R806}\right)-U_{D807}-U_{D803}$$

Rys. 2.2 Pętla regulacyjna

Na złącze B-E tranzystora Q802 oddziaływuje napięcie będące sumą próbki napięcia wyjściowego i napięcia proporcjonalnego do prądu kolektora tranzystora Q801, a tym samym uzwojenia (6-4) transformatora T801. Napięcie proporcjonalne do prądu kolektora wytworzone jest przepływem tego prądu przez równolegle połączone rezystory R805 i R806. Ponieważ do zmiany prądu kolektora tranzystora bipolarnego wystarczają niewielkie zmiany napięcia baza-emiter (około 27mV dla dwukrotnej zmiany prądu i około 60mV dla zmiany dziesięciokrotnej) można przyjąć, że suma próbki napięcia wyjściowego przetwornicy i próbki prądu kolektora Q801, przy którym rozpoczyna się jego wyłączanie jest wielkością stałą. Jeśli napięcie wyjściowe wzrośnie na przykład na skutek zmniejszenia obciążenia, to wyłączanie w następnym cyklu rozpocznie się przy niższej wartości prądu kolektora, energia zgromadzona w T801 i przekazana do obciążenia ulegnie zmniejszeniu i nominalna wartość napięcia wyjściowego zostanie przywrócona. Odwrotnie będzie jeśli napięcie wyjściowe, np. na skutek zwiększenia obciążenia ulegnie zmniejszeniu.

Faza 3 - proces wyłączania tranzystora mocy

Faza 3 rozpoczyna się w momencie osiągnięcia takiej wartości prądu kolektora Q801, która przy zadanej wielkości napięcia wyjściowego spowoduje załączenie tranzystora Q802. Schemat obwodu wyłączania przedstawiony jest na rysunku 2.3. Przepływ prądu kolektora tranzystora Q802, widoczny na rysunku 3.3. jako spadek napięcia kolektora tego tranzystora w prawej skrajnej części przebiegu wywołuje powstanie ujemnej składowej prądu bazy Q801, przeciwdziałającej składowej dodatniej pochodzącej z uzwojenia (3-1) i utrzymującej tranzystor Q801 w nasyceniu. Składowa ujemna, oznaczona na rysunku 2.3 jako i_2 początkowo zmniejsza stopień nasycenia Q801, a następnie powoduje przejście ze stanu nasycenia do stanu aktywnego i wyłączenia tego tranzystora.

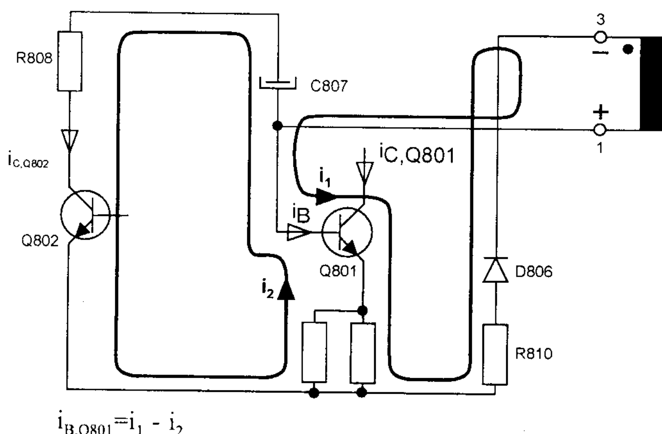
Faza 3 kończy się gwałtownym zanikiem prądu kolektora tranzystora Q801. Omawiając fazę wyłączania należy podkreślić, że cały prąd wyłączenia Q801 płynie przez C807, stwarzając bardzo duże obciążenie prądowe tego kondensatora. Kondensator ten pełni jednocześnie rolę elementu pamięciowego, przechowującego próbkę napięcia wyjściowego uzyskiwaną w fazie 5.

Faza 4 - narastanie napięcia kolektora Q801

Faza 4 rozpoczyna się, gdy na skutek przepływu prądu wyłączającego i_2 (rysunek 2.3) tranzystor Q801 nie jest już w stanie przewodzić narastającego prądu uzwojenia (6-4). Różnica pomiędzy prądem uzwojenia (6-4), a szybko zanikającym prądem kolektora Q801 płynie przez kondensatory C812 i C806 powodując ich przeładowywanie i tym samym szybki wzrost napięcia kolektora Q801. W fazie 4 niepomijalną rolę pełnią kondensatory: C808 podtrzymujący wyłączające działanie Q802 i C805 wytwarzający dodatkową składową ujemną i_1 prądu bazy tranzystora Q801. Składowa i_1 zmienia w tej fazie kierunek.

Następnie, napięcie baza-emiter Q801 szybko zwiększa swoją ujemną wartość, przyczyniając się do zmniejszenia strat wyłączania tego tranzystora i zwiększając jego odporność na przepięcia.

Faza 4 kończy się w momencie osiągnięcia przez diody po wtórnej stronie transformatora T801 stanu przewodzenia.



Rys. 2.3 Pętla wyłączania tranzystora Q801

Faza 5 - stan wyłączenia tranzystora Q801 i oddawanie energii do obciążenia

Faza ta rozpoczyna się w momencie rozpoczęcia przewodzenia przez diody D851, D852, D853 i D802. Widoczne jest to odpowiednio na rysunku 3.8, 3.9, 3.10 i 3.6. w lewej połowie przebiegu. Za wyjątkiem rysunku 3.10 (w szereg z diodą D853 włączony jest dławik L852) przewodzeniu diod towarzyszy wyraźne „wygładzenie" przebiegów związane z obecnością kondensatorów filtrujących C852, C853, C854 i C807. W przypadku D853 podobne działanie „wygładzające" będzie widoczne jeśli przebieg będziemy obserwować w punkcie połączenia L852 i D853.

Brak „efektów wygładzania" w fazie 5, jak również występowanie znacznych składowych zmiennych pomiędzy końcówkami kondensatorów C852, C853, C854 i C807, odpowiednio więcej niż 2V, 0.5V, 0.5V, i 0.5V wartości międzyszczytowej, świadczy o znacznym wzroście rezystancji wewnętrznej i/lub utracie pojemności tych kondensatorów lub ich uszkodzeniu.

Oscylacje napięcia kolektora widoczne w lewej części przebiegu z rysunku 3.1 są związane z występowaniem indukcyjności rozproszenia transformatora T801 i są zjawiskiem normalnym, jeśli ich wartość jest „optycznie" zbliżona do przedstawionych na rysunku.

Po oddaniu energii obowdu magnetycznego do obciążenia, diody D851, D852, D853 i D802 przestają przewodzić i następuje proces przekazywania energii z kondensatorów ochrony nadnapięciowej (głównie z C812 i z C806) do transformatora T801 (przede wszystkim do uzwojenia (6-4)). Widoczne jest to na rysunku 3.1, 3.6, 3.7, 3.8, 3.9, 3.10 jako łagodnie opadający fragment przebiegu w okolicach środka oscylogramu.. Powoduje to za pośrednictwem C805 i uzwojenia (3-1) szybki wzrost napięcia baza-emiter tranzystora Q801, przygotowujący jego włączenie. Załączenie Q801 rozpoczyna fazę pierwszą następnego cyklu, kończąc tym samym fazę 5 cyklu bieżącego.

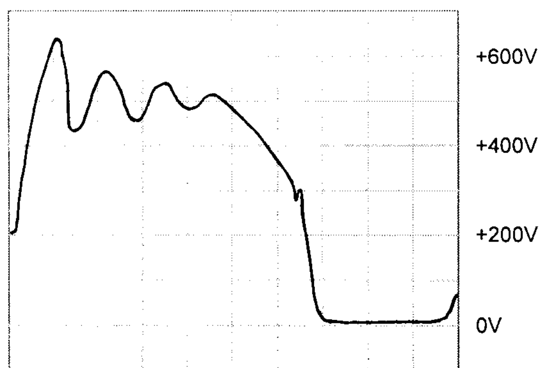
W fazie 5 zostaje doładowany kondensator C807, którego część energii została zużyta do wyłączenia tranzystora Q801 w fazie 2. Wartość napięcia na kondensatorze C807 po doładowaniu stanowi próbkę napięcia wyjściowego przetwornicy.

Prztwornica z rysunku 1.1 - różnice w stosunku do przetwornicy z rysunku 1.2

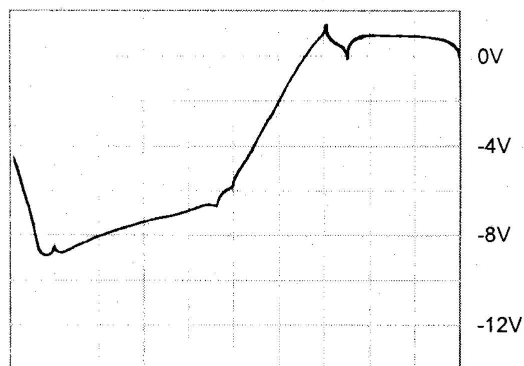
1. Zmieniono układ rozruchowy.
   W miejsce statycznego układu rozruchowego prądu bazy (rezystory R802, R803 na rys 1.2), wprowadzono układ rozruchu dynamicznego, wykorzystujący prąd ładowania kondensatora C810 poprzez dzielnik złożony z rezystorów R803 i R804.
   Układ rozruchu dynamicznego charakteryzuje się jednokrotnym zadziałaniem po każdym załączeniu napięcia zasilającego. Pozwala to na bezpieczne użycie tranzystorów mocy o znacznie zwiększonym rozrzucie wzmocnienia prądowego w porównaniu do tranzystorów używanych w układach podobnych do przetwornic z rysunku 1.2.
   Warto tutaj wspomnieć, że przyczyną braku rozruchu przetwornicy może być oprócz przerwy w R803 również utrata pojemności kondensatora C810.

2. Zmieniono wartość elementów dostosowując układ do zwiększonego poboru prądu odbiorników wielkoekranowych. Elementy zmienione to: transformator przetwornicy, tranzystor mocy, elementy układu 5 kontroli prądu bazy tranzystora mocy.

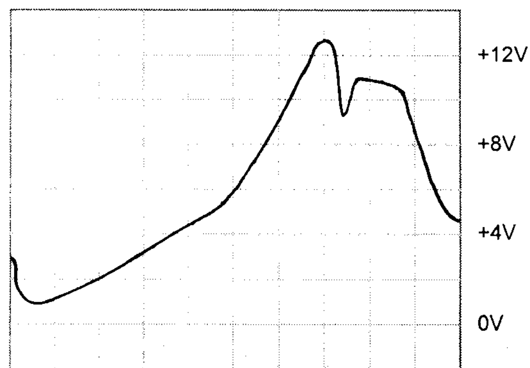
3. Usunięto bezpieczniki z obwodów prostowników niskonapięciowych.



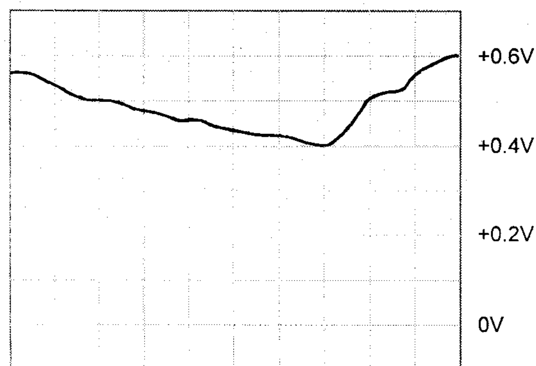
Rys. 3.1. Napięcie kolektora Q801



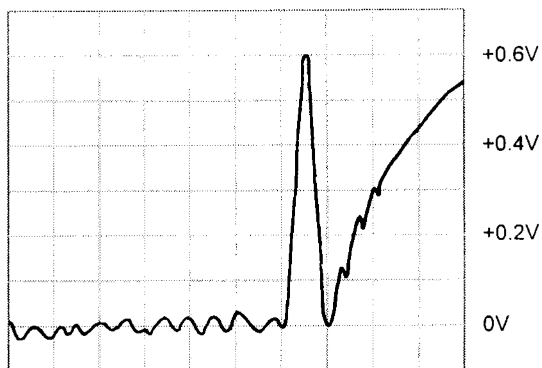
Rys. 3.2. Napięcie bazy Q801



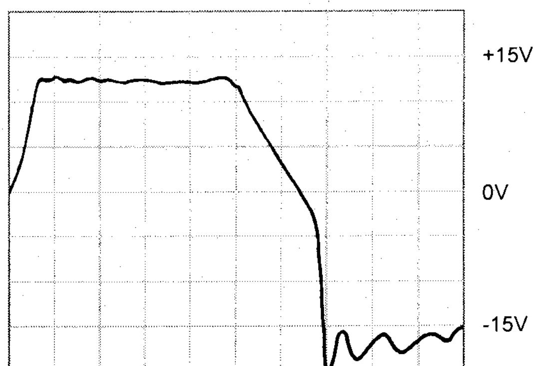
Rys. 3.3. Napięcie kolektora Q802



Rys. 3.4. Napięcie bazy Q802



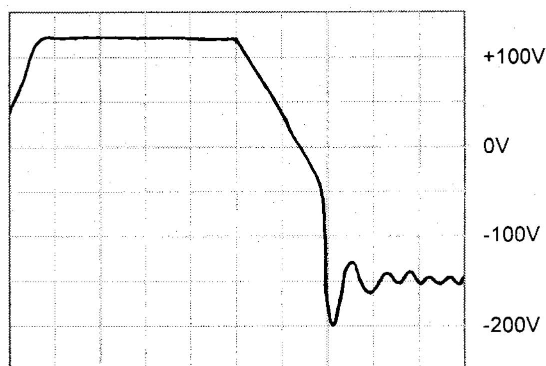
Rys. 3.5. Napięcie emitera Q801



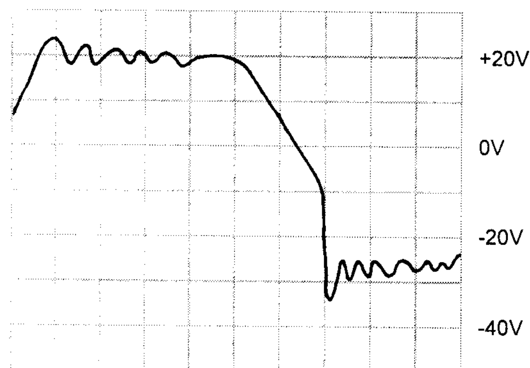
Rys. 3.6. Napięcie uzwojenia (2-1) T801



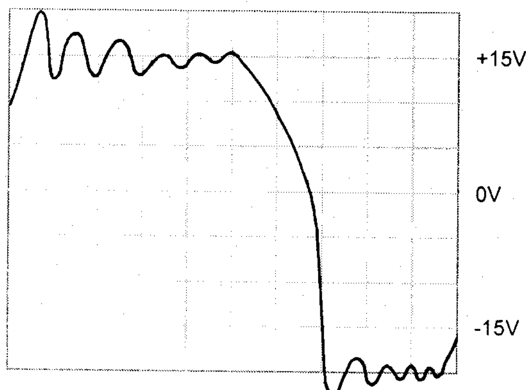
Rys. 3.7. Napięcie uzwojenia (3-1) T801



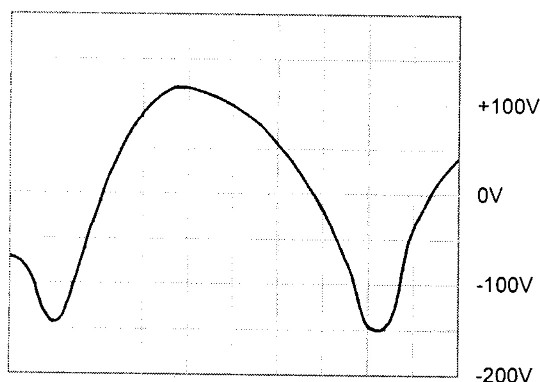
Rys. 3.8. Napięcie uzwojenia prostownika B1



Rys. 3.9. Napięcie uzwojenia prostownika B2



Rys. 3.10. Napięcie uzwojenia prostownika B3



Rys. 3.11. Napięcie uzwojenia prostownika B1 nieobciążonego.

Układ ograniczania prądu maksymalnego tranzystora mocy

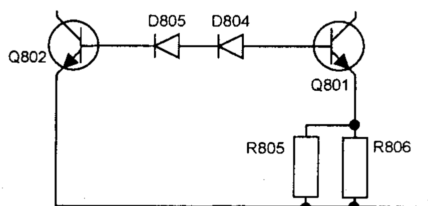
Przedstawiony na rysunku 2.4 układ realizujący tą funkcję jest stosunkowo prosty. Wyłączenie tranzystora mocy przy napięciu wyjściowym poniżej progu przewodzenia stabilizatorów układu regulacyjnego rozpoczyna się gdy spełniony jest następujący warunek:

dla układu z rysunku 1.1:

$$I_{R806} = \frac{U_{BE,Q802} + U_{F,D815} - U_{BE,Q804}}{R806}$$

i dla układu z rysunku 1.2:

$$I_{R805} + I_{R806} = \frac{U_{BE,Q802} + U_{F,D805} + U_{F,D804} - U_{BE,Q801}}{\frac{R805 \cdot R806}{R805 + R806}}$$



Rys. 2.4 Pętla ograniczenia prądu maksymalnego tranzystora Q801

Uwaga! Q802!

Przestrzegamy przed próbą zastąpienia Q801 typu 2SC3225 innymi typami tranzystorów.

2SC3225 jest tranzystorem o bardzo dużym wzmocnieniu prądowym szczególnie w zakresie dużych prądów i/lub małych napięć kolektor-emiter.

Jeśli chodzi o zamienniki, to można stosować (pomimo innej obudowy) spotykany na rynku tranzystor 2SC3807. Tranzystor ten spopularyzowała firma SANYO używająca tego elementu począwszy od chassis A1 (modele odbiorników CED3011, CEM2130 ...).

Praca przetwornicy w trybie Stand-by

Pracę w trybie stand-by charakteryzuje zwiększona częstotliwość oscylacji przy dużym poziomie ich amplitudy, znacznie przekraczającym amplitudę oscylacji fazy startu, ale nieco mniejszym poziomie niż podczas normalnej pracy. Charakterystyczny kształt przebiegu dla tego stanu pracy przedstawia rysunek 3.11.

Dla idealnego generatora LC byłby to oczywiście przebieg sinusoidalny. Charakterystyczne, widoczne na rysunku 3.11 odkształcenia przebiegu sinusoidalnego to:

- spłaszczenie górnej części spowodowane działaniem prostowników wyjściowych przenoszących nie dużą, ale jednak większą od zera moc do obciążenia.
- zaostrzenie dolnych fragmentów przebiegu będące wynikiem impulsowego przepływu prądu kolektora tranzystora mocy.

Zwiększona częstotliwość pracy w trybie stand-by powoduje zwiększone straty mocy w elementach R układu [6] ochrony nadnapięciowej. Następstwem tego są charakterystyczne nadpalenia laminatu w obrębie tych elementów w odbiornikach, których właściciele nie używają wyłączników sieciowych.

Rysunki 3.xx przedstawiające wyniki pomiaru dla przetwornicy z rysunku 1.2 obowiązują w nieco innej skali napięcia i częstotliwości również dla przetwornicy z rys. 1.1 - charakter przebiegów jest bardzo podobny. ▣

Transmisja szeregowa i standard RS-232C

Tomasz Janczak

Od redakcji.

W najbliższym czasie na łamach „Serwisu Elektroniki" zostanie zamieszczony opis interfejsu, umożliwiający współpracę komputera PC po łączu RS232C z dowolnym odbiornikiem telewizyjnym posiadającym dekoder teletekstu. W związku z tym w obecnym numerze chcemy przedstawić Naszym Czytelnikom wszystkie informacje dotyczące łącza RS232C, ze szczegółowym opisem transmisji oraz podaniem parametrów i wymagań technicznych.

Niniejszy artykuł ma na celu przybliżenie czytelnikowi standardu RS-232C szeregowej transmisji danych cyfrowych. Szczególny nacisk położony został na informacje dotyczące parametrów elektrycznych i fizycznych złącz stosowanych w standardzie. W artykule zawarte są także krótkie opisy charakteryzujące zastosowanie i znaczenie poszczególnych obwodów wchodzących w skład łącza RS-232C. Na koniec przedstawiono sposób adaptacji standardu do bezpośredniego przesyłania danych między dwoma komputerami.

Transmisja danych cyfrowych

Przesyłanie danych pomiędzy dwoma urządzeniami może odbywać się na dwa sposoby: równolegle lub szeregowo. W transmisji równoległej wszystkie sygnały elementarne (bity) składające się na jeden przesyłany znak (najczęściej bajt) przekazywane są jednocześnie, w oddzielnych liniach. Natomiast w przypadku jednokierunkowego przesyłania danych w formie szeregowej wymagana jest tylko jedna linia danych. Bity składające się na jeden znak transmitowane są tą linią jeden po drugim.
Transmisja szeregowa może przebiegać w sposób synchroniczny, bądź asynchroniczny.

Transmisja synchroniczna

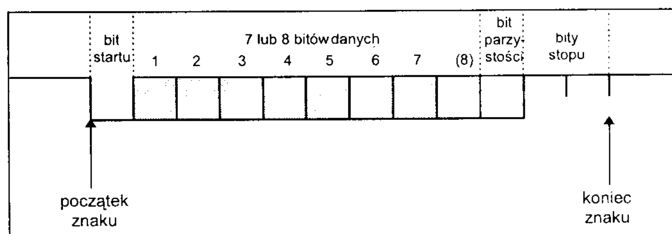
Poza linią przekazującą dane, wymagana jest dodatkowo linia przesyłająca przebieg synchronizujący. Dzięki takiemu rozwiązaniu możliwa jest komunikacja między dwoma urządzeniami z dowolną (nie przekraczającą wartości granicznej) prędkością transmisji. Odbiornik dostosowuje się w tym przypadku do częstotliwości nadajnika.

Transmisja asynchroniczna

Odbiornik i nadajnik muszą cały czas pracować z prędkością, która ustalana jest w momencie nawiązywania połączenia. Zaletą tego rozwiązania jest zmniejszenie liczby linii wymaganych do komunikacji. Następuje jednakże komplikacja protokołu przesyłania danych, gdyż muszą one nieść informacje synchronizujące.

Transmisja asynchroniczna oparta jest na przesyłaniu znaków o ściśle określonym formacie. W czasie spoczynku linia danych jest w stanie logicznej jedynki. Nadawanie znaku rozpoczyna się zawsze bitem startu, który ma wartość 0. Jest on bez znaczenia z punktu widzenia przekazywania informacji i służy jedynie celom synchronizacyjnym. Po bicie startu przesyłanych jest 7 lub 8 bitów stanowiących treść transmitowanej danej. Bezpośrednio za polem danej przewidziany jest bit kontroli parzystości (lub nieparzystości). Jego występowanie jest opcjonalne, ale ustalone dla wszystkich znaków przesyłanych podczas transmisji. Każdy znak kończy się jednym lub dwoma bitami stopu o wartości 1. Dzięki temu bit startu może być łatwo rozpoznany, nawet jeżeli ostatni bit danych jest zerowy.

Opisany format znaku przedstawia Rysunek 1. W obrębie jednego znaku bity wyprowadzane są synchronicznie, zgodnie z prędkością ustaloną podczas nawiązywania połączenia. Natomiast wysyłanie znaków odbywa się asynchronicznie. Przerwy pomiędzy kolejnymi znakami mogą trwać dowolnie długo.



Rys.1. Format znaku danych transmisji asynchronicznej

Standard RS-232C

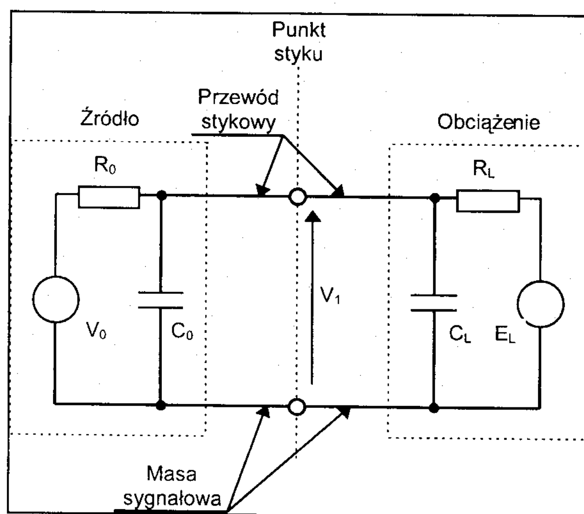
W celu ujednolicenia sposobu szeregowego przesyłania danych stworzone zostały różne standardy. Najbardziej popularnym jest RS-232C (Recommended Standard numer 232, rewizja C). Został on wprowadzony w roku 1969 w Stanach Zjednoczonych przez Electronics Industries Association. W Europie jego odpowiednikiem jest zalecenie V.24 komisji ITU-TSS (dawniej CCITT). Standard RS-232C dotyczy wymiany danych pomiędzy **urządzeniem końcowym dla danych** (ang. *DTE – Data Terminal Equipement*) a **urządzeniem komunikacyjnym dla danych** (ang. *DCE – Data Communication Equipement*). Projektując standard, główny nacisk położono na zdefiniowanie interfejsu między terminalem (urządzenie DTE) a modemem (urządzenie DCE). Jednakże jest on również często wykorzystywany do wymiany danych pomiędzy dwoma urządzeniami typu DTE (np. pomiędzy dwoma komputerami PC). Maksymalna szybkość transmisji nie przekracza 20 kbitów/s.

Standard RS-232C definiuje parametry elektryczne, fizyczne i logiczne łącza szeregowego.

Parametry elektryczne

Schemat zastępczy jednego obwodu interfejsu RS-232C przedstawia Rysunek 2. W jego skład wchodzi źródło sygnału (końcówka wyjściowa jednego złącza), przewód stykowy oraz obciążenie (końcówka wejściowa drugiego złącza).

Normy europejskiej komisji ITU-TSS nie określają charakterystyk elektrycznych obwodu w zaleceniu V.24. Są one zawarte w oddzielnym zaleceniu V.28.



Rys.2. Schemat zastępczy obwodu stykowego.

Charakterystyka źródła:
$V_0 \leq 25$ V
Rezystancja R_0 i pojemność C_0 nie są określone. Zwarcie do masy, bądź innej linii nie może jednak spowodować uszkodzenia obwodu. Prąd zwarcia powinien być mniejszy od 0,5 A.

Charakterystyka obciążenia:
$3\ k\Omega \leq R_L \leq 7\ k\Omega$
$C_L \leq 2500$ pF
$| E_L | \leq 2$ V
Składowa reaktancyjna obciążenia nie może być typu indukcyjnego. Rezystancja i pojemność obciążenia uwzględniają parametry przewodu łączącego dwa złącza.

Specyfikacja interfejsu RS-232C określa dwa poziomy napięcia V_1 na linii danych (logika ujemna):

SPACE (logiczne zero) – przyjmuje wartości od +5V do +15V dla wyjść i od +3V do +15V dla wejść; wartość typowa wynosi +12V,

MARK (logiczna jedynka) –przyjmuje wartości od -5V do -15V dla wyjść i od -3V do -15V dla wejść; wartość typowa wynosi -12V.

Na liniach sterujących i na liniach podstawy czasu obowiązuje logika dodatnia, odwrotnie niż ma to miejsce na liniach danych. Napięcie dodatnie oznacza wysoki stan linii, a ujemne stan niski.

Zakres napięć od -3V do +3V jest zabroniony. Na żadnej z końcówek nie może pojawić się napięcie o wartości bezwzględnej mniejszej od 3V. Wyjątkiem są sygnały RTS, DSR, DTR i SRTS, w których napięcie w zabronionym obszarze traktowane jest jako logiczne zero.

Sygnały na wszystkich liniach muszą także spełniać następujące warunki:

- przejście przez obszar zabroniony (od -3V do +3V) nie może trwać dłużej niż 1 ms i musi być monotoniczne,
- szybkość narastania sygnałów nie powinna przekraczać 30V/μs. Ma to na celu ograniczenie przesłuchów.

Dla obwodów danych i sygnałów taktujących wymaga się ponadto, aby czas przejścia przez obszar zabroniony nie był dłuższy niż 3% czasu trwania jednego bitu. Użycie dużych skoków napięcia ma na celu zapewnienie odporności przesyłanych sygnałów na zakłócenia. Jednakże przy użyciu zbyt długich przewodów może nastąpić obniżenie poziomów napięć poniżej dopuszczalnej wartości. Ponadto wbudowane pojemności przewodów powodują niekorzystne zjawisko wygładzania zboczy. Z tych powodów nie zaleca się stosowania bezpośredniego połączenia urządzeń na odległości większe niż 15 metrów.

W zdecydowanej większości urządzeń elektronicznych stosowane są inne poziomy sygnałów, zgodne z TTL (od 0 do +5V). W celu dopasowania poziomów sygnałów TTL i RS-232C konieczne jest użycie odpowiednich układów konwersji. Do najbardziej popularnych należą układy MC1488 (nadajnik linii) i MC1489 (odbiornik linii) produkowane przez firmę Motorola. Stosowany jest także układ MAX232, którego główną zaletą jest korzystanie tylko z jednego źródła zasilania +5V. Wymienione układy, oprócz zmiany wartości napięć, odwracają także fazę sygnału. Do każdego z nich można podłączyć po trzy linie TTL i odpowiadające im linie RS-232C.

Parametry fizyczne

Złącza interfejsu RS-232C mogą się różnić zarówno wielkością, jak i rodzajem. Najczęściej stosowane są złącza typu D (nazwa pochodzi od kształtu wtyczki). Złącza zawierające wtyki nazywane są męskimi (znajdują się w urządzeniach DTE), a zawierające gniazda żeńskimi (znajdują się w urządzeniach DCE). Wyróżnienie dwóch rodzajów gniazd umożliwia zdefiniowanie kierunku pracy poszczególnych obwodów interfejsu. W niektórych komputerach typu Apple używane są okrągłe złączy typu DIN.

Fizyczne połączenie stanowi 25-żyłowy przewód zakończony wtykami zdefiniowanymi przez standard. W kablu nie występuje krzyżowanie linii. Każda żyła przewodu łączy końcówki oznaczone takim samym numerem w obu wtykach. Przeważająca część linii przeznaczona została na potrzeby transmisji synchronicznej oraz pomocnicze kanały danych. W większości komputerów używa się transmisji asynchronicznej, w której wykorzystuje się tylko 9 linii. Stąd zazwyczaj stosowany jest wtyk 9-końcówkowy DB-9, zamiast wtyku 25-końcówkowego DB-25. W powszechnym użyciu są „przejściówki" ze złącz DB-25 na DB-9.

Oryginalne nazwy poszczególnych linii łącza są trudne do zapamiętania (np. AA, BA ... itp.). Z tego względu w praktyce stosuje się skróty, pochodzące od angielskich określeń obwodów. Zestawienie sygnałów i obwodów stosowanych w pełnym łączu omawianego standardu zawiera tablica 1.

Tablica 1 – Opis wyprowadzeń na złączu interfejsu RS-232C

Numer styku		Nazwa obwodu			Skrót angielski	Określenie zgodne z PN-75/T-05052	Kierunek transmisji DTE – DCE
DB-25	DB-9	RS-232C	V.24	DIN 66020			
1		AA	101	E1	PG	Masa ochronna	↔
2	3	BA	103	D1	TxD	Dane nadawane	→
3	2	BB	104	D2	RxD	Dane odbierane	←
4	7	CA	105	S2	RTS	Żądanie nadawania	→
5	8	CB	106	M2	CTS	Gotowość do nadawania	←
6	6	CC	107	M1	DSR	Gotowość DCE	←
7	5	AB	102	E2	SG	Masa sygnałowa	↔
8	1	CF	109	M5	DCD, RLSD	Poziom sygnału odbieranego	←
9, 10						używane do celów diagnostycznych	
11						nie wykorzystane	
12		SCF	122	HM5	SDCD SRLSD	Poziom sygnału odbieranego w kanale powrotnym	←
13		SCB	121	HM2	SCTS	Gotowość kanału powrotnego	←
14		SBA	120	HD1	STxD	Dane nadawane w kanale powrotnym	→
15		DB	114	T2	TC/TT	Podstawa czasu z DCE dla elementów nadawanych	←
16		SBB	119	HD2	SRxD	Dane odbierana w kanale powrotnym	←
17		DD	115	T4	RC/RT	Elementowa podstawa czasu wytwarzana w DCE	←
18						nie wykorzystane	
19		SCA	120	HS2	SRTS	Żądanie nadawania w kanale powrotnym	→
20	4		108.1	S1.1		Włączyć transmisję	→
20	4	CD	108.2	S1.2	DTR	Gotowość DTE	→
21		CG	110	M6		Jakość sygnału odbieranego	←
22	8	CE	125	M3	RI	Wskaźnik wywołania	←
23		CI	112	M4	DSDR	Wybór szybkości transmisji przez DCE	←
23		CH	111	S4	DSDR	Wybór szybkości transmisji przez DTE	→
24		DA	113	T1		Podstawa czasu z DTE dla elementów nadawanych	→
25						nie wykorzystane	

Parametry logiczne

Parametry logiczne odnoszą się do sposobu wykorzystywania linii łącza szeregowego. Poniżej opisane zostało znaczenie poszczególnych sygnałów standardu RS-232C, identyfikowanych zwyczajowo używanymi skrótami angielskimi. Linie nie posiadające tego typu określeń oznaczone są nazwą zgodną ze standardem RS-232C oraz numerem styku. Obwody omawianego interfejsu można podzielić na kilka grup funkcjonalnych.

obwody masy

PG (*Protective Ground*) – masa zabezpieczająca łączona do obudowy urządzenia.

SG (*Signal Ground*) – masa sygnałowa stanowiąca odniesienie dla wszystkich pozostałych sygnałów interfejsu.

obwody danych

TxD (*Transmitted Data*) – przesyłanie danych z urządzenia DTE do urządzenia DCE.

RxD (*Received Data*) – przesyłanie danych z urządzenia DCE do urządzenia DTE.

obwody sterujące i potwierdzające

RTS (*Request To Send*) – urządzenie DTE uaktywniając tą linię sygnalizuje zamiar przesyłania danych do DCE.

CTS (*Clear To Send*) – stan aktywny oznacza, że urządzenie DCE potwierdza odbiór sygnału RTS i stwierdza gotowość odbioru danych.

DCD (*Data Carrier Detected*), **RLSD** (*Received Line Signal Detector*) – urządzenie DCE uaktywnia tę linię po wykryciu fali nośnej, co oznacza że druga strona (stacja odległa) transmituje dane. Modem (DCE) załącza sygnał DCD, jeżeli stacja odległa (odległe DTE) wystawiła aktywny sygnał RTS.

Linie RTS, CTS i DCD odpowiedzialne są za sterowanie przepływem danych w trybie półdupleksowym. Urządzenie DTE, które chce wysłać dane informuje o tym DCE uakty-

wniając sygnał RTS. Urządzenie DCE bada czy w tym czasie nie nadaje druga strona. Jeżeli nie nadaje, to DCE uaktywnia sygnał CTS zezwalający na nadawanie.
Przy pracy w pełnym dupleksie dopuszcza się jednoczesne nadawanie w obu kierunkach. Z tego względu nie ma potrzeby sterowania przepływem danych. Oba terminale mogą utrzymywać aktywny stan RTS, a modemy cały czas zezwalają na nadawanie aktywnym stanem CTS.

DTR (*Data Terminal Ready*) – sygnał wskazuje w ogólności na gotowość urządzenia DTE, musi pozostawać aktywny przez cały czas trwania połączenia.
DSR (*Data Set Ready*) – według standardu sygnał ten stanowi meldunek urządzenia DCE, że zostało nawiązane połączenie i układ gotów jest do odbioru danych z DTE. W praktyce modemy nie wykorzystują linii DSR utrzymując ją cały czas w stanie aktywnym. Urządzenie DTE może więc co najwyżej stwierdzić, czy modem jest w ogóle włączony.

Para sygnałów DTR i DSR odpowiada za utrzymanie połączenia oraz odgrywa rolę przy próbie nawiązania połączenia.

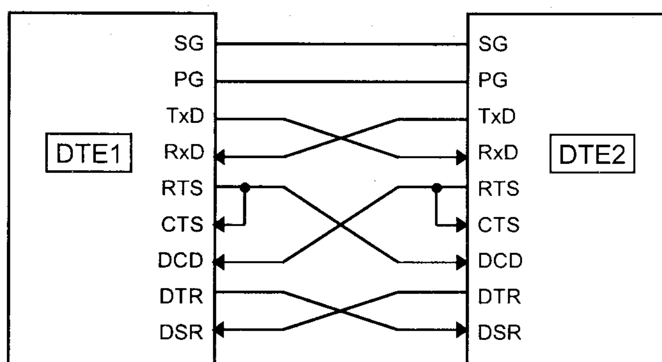
RI (*Ring Indicator*) – w przypadku połączenia przez sieć telefoniczną, pojawienie się sygnału RI na wejściu urządzenia DTE odpowiada wywołaniu abonenta (dzwonieniu telefonu). Jeżeli linia DTR jest aktywna, to modem po ustawieniu sygnału RI powinien wysłać odpowiedź zwrotną do stacji próbującej nawiązać połączenie.
DSDR (*Data Signal Rate Selector*) – obwód służy do wyboru jednej z dwóch możliwych prędkości transmisji. Z sygnału mogą korzystać obie strony. Stan aktywny linii oznacza wykorzystanie wyższej prędkości.
CG (obwód nr 21) – stan aktywny oznacza, że transmisja odbywa się prawdopodobnie bezbłędnie. Stan nieaktywny wskazuje na słabą jakość odbieranego sygnału, a co za tym idzie duże prawdopodobieństwo wystąpienia przekłamań. W niektórych systemach śledzenie tej linii umożliwia w razie potrzeby retransmisji wysłanych danych. Zaleca się, aby sygnał CG pozwalał na identyfikację błędów na linii RxD.

obwody podstawy czasu (ważne dla transmisji synchronicznej)
TC/TT (*Transmit Clock/Transmit Timming*) – podstawa czasu przy nadawaniu. Sygnał wytwarzany jest przez modem po stronie nadawczej i taktuje wysyłanie kolejnych bitów.
RC /RT (*Receive Clock/Receive Timming*) – podstawa czasu przy odbiorze. Jest to sygnał taktujący wydzielany przez modem po stronie odbiorczej z sygnału odbieranego.
DA (obwód nr 24) – sygnał taktujący wytwarzany przez urządzenie DTE.

obwody kanału powrotnego (wtórnego)
Linie kanału powrotnego mają nazwy poprzedzone przedrostkiem S (secondary – wtórny). Obwody **STxD, SRxD, SRTS, SCTS** oraz **SDCD** pełnią takie same funkcje, jak ich odpowiedniki w kanale głównym. Kanał powrotny odgrywa istotną rolę przy transmisji półdupleksowej. Jest on całkowicie niezależny do kanału głównego. Z tego powodu można nim przesyłać informacje sterujące przepływem danych, w przypadku wystąpienia trudności w odbiorze informacji przez stację końcową.

Łączenie dwóch urządzeń DTE z pominięciem modemów

Jak już wspomniano standard RS-232C został opracowany z myślą o przesyłaniu danych przy pomocy linii telefonicznej. Zdarzają się jednak sytuacje, gdy dwa urządzenia (najczęściej komputery), które należy połączyć stoją obok siebie. W takim przypadku użycie modemów nie ma sensu. Dwa urządzenia DTE można połączyć bezpośrednio. Trzeba to jednak zrobić w taki sposób, aby każde z nich „widziało" po drugiej stronie urządzenie DCE. Do dyspozycji są tylko sygnały wychodzące z DTE. Kabel do połączenia dwóch stacji typu DTE nazywany jest kablem modemu zerowego (*null-modem cable*), gdyż usuwa konieczność użycia modemu. Schemat połączeń w takim kablu, dla celów transmisji asynchronicznej, prezentuje rysunek 3.



Rys.3. Kabel modemu zerowego dla transmisji asynchronicznej

Informacje wychodzące z wyjścia TxD jednego komputera trafiają na wejście RxD drugiej maszyny. Symulowane jest w ten sposób nadchodzenie danych z modemu. Sygnały DSR i DTR zapewniają utrzymanie połączenia. Również one muszą zostać skrzyżowane. Dzięki temu gotowość do pracy jednego z urządzeń DTE odbierana jest przez drugie jako gotowość modemu. Za sterowanie transmisją danych odpowiedzialne są obwody RTS, CTS i DCD. Spośród tych trzech sygnałów tylko RTS pochodzi z DTE. Dwa pozostałe muszą być emulowane. Sygnał RTS oznacza żądanie wysyłania danych. Jeżeli zostanie on podany bezpośrednio na wejście CTS tej samej stacji, to nastąpi automatyczne zezwolenie na transmisję. Należy jeszcze zadbać o poinformowanie drugiej stacji o rozpoczęciu nadawania. Sygnałem, który informuje DTE o tym fakcie jest obwód DCD. Na wejście DCE należy więc podać sygnał RTS urządzenia nadającego.



Procesor wizyjny TDA4580

Jacek Skrzypkowski

Kolejnym, po procesorze TDA3505 będącym głównym reprezentantem rodziny TDA350x (opis którego zamieszczony był w "SE" nr 8/96) układem w linii procesorów wizyjnych, który stworzyli konstruktorzy firmy PHILIPS jest układ TDA4580. Omówienie TDA4580 rozpoczynamy od porównania jego właściwości z cechami swojego protoplasty jakim niewątpliwie był procesor TDA3505.

Procesor TDA4580 jako sukcesor układu TDA3505

Wspólnymi cechami obu układów są:

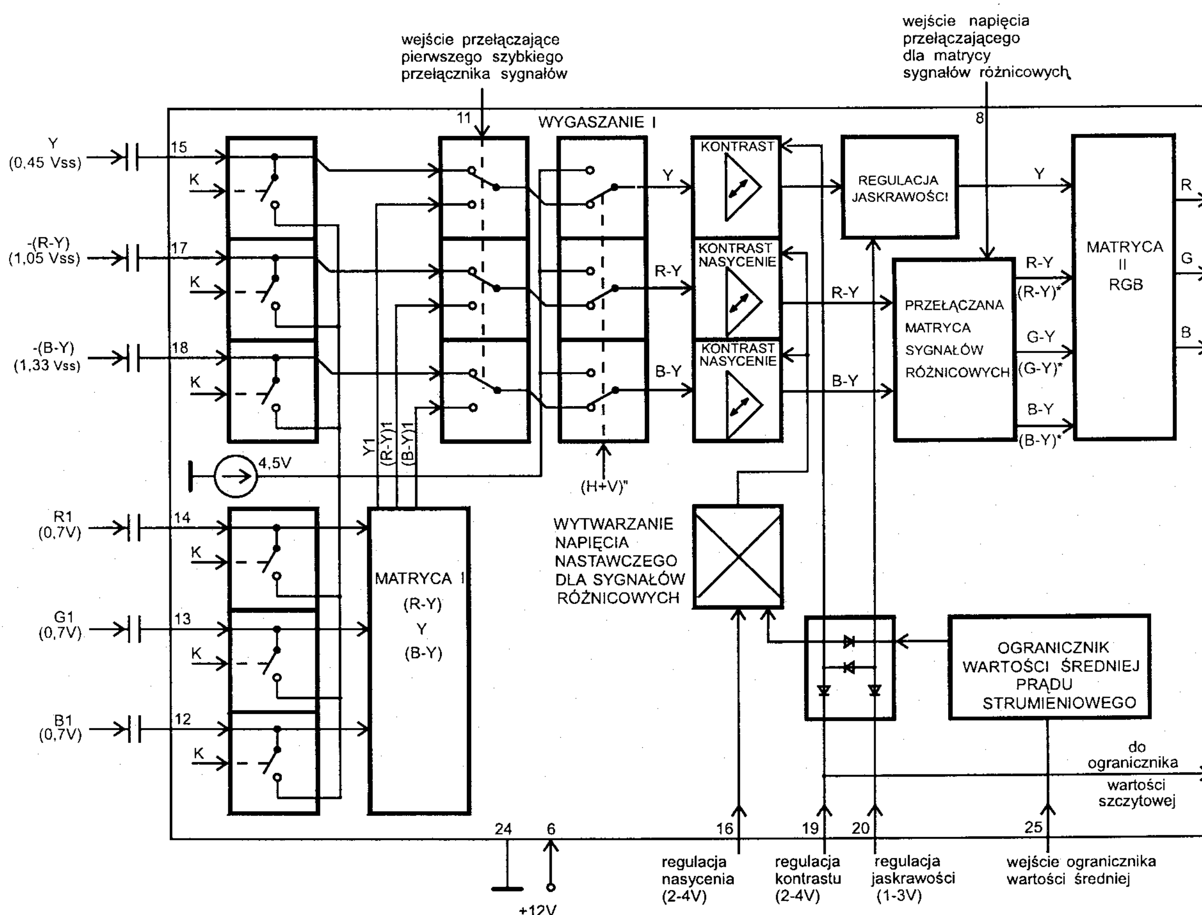
a) sprzężenie pojemnościowe na wejściach sygnałowych;
b) utrzymywanie sygnałów wejściowych na wymuszonym poziomie czerni;
c) wytwarzanie wewnętrznych impulsów sterujących na podstawie doprowadzonego do układu impulsu SSC;
d) automatyczna regulacja punktu odcięcia z kompensacją prądu upływu kineskopu.

Nowe rozwiązania zastosowane w TDA4580 to:

a) dwa niezależne wejścia RGB z przynależnymi, szybkimi przełącznikami sygnałów:
- pierwsze wejście RGB odpowiada normom EUROZŁĄCZA;
- ustawienia kontrastu, nasycenia i jaskrawości odnoszą się do pierwszego wejścia RGB oraz sygnałów toru głównego (sygnały różnicowe oraz sygnał luminancji); do drugiego wejścia RGB odnosi się jedynie regulacja jaskrawości;

b) przełączana, trzysystemowa (PAL, SECAM, NTSC) matryca koloru;
c) zewnętrznie wybierany poziom wartości szczytowej sygnałów wyjściowych procesora;
d) ogranicznik wartości średniej prądu katodowego z wejściem wartości rzeczywistej;
e) dwa przełączane stopnie opóźniające, zapobiegające powstawaniu na ekranie błędów jaskrawości, kontrastu i koloru bezpośrednio po włączeniu odbiornika;
f) zewnętrznie przełączana długość impulsu wygaszania pionowego.

W dalszej części artykułu szczegółowo omówione zostaną właśnie nowe rozwiązania układowe zastosowane w TDA4580.



Rys.1a. Schemat blokowy procesora TDA4580.

Detektor SANDCASTLE (rys. 1b)

Podobnie jak w układach rodziny TDA350x do prawidłowej pracy procesora niezbędne jest doprowadzenie do wejścia 10 sygnału SANDCASTLE. Sygnał ten zawierający część V, H oraz BURST, wytwarzany jest na bazie impulsów synchronizacji uzyskiwanych w odpowiedzialnych za to układach odbiornika. Wymagane poziomy napięć dla poszczególnych części składowych impulsu przedstawia TABELA I.

Detektor SANDCASTLE (rysunek 1b) wydziela część V, H i wytwarza impulsy klampujące (na rysunkach 1a i 1b impulsy klampujące oznaczono literą K).

Układy wejściowe, matryca I, pierwszy szybki przełącznik sygnałów (rys.1a)

Sygnał luminancji Y oraz sygnały różnicowe -(R-Y) i -(B-Y), poprzez kondensatory sprzęgające (zapewniające separację składowej stałej), trafiają odpowiednio na 15 oraz 17 i 18 wejście procesora. Wewnątrz układu w jego stopniach wejściowych następuje odtworzenie składowych stałych poszczególnych sygnałów. Jednocześnie na wejścia 14, 13 i 12 mogą zostać podane sygnały R1, G1, B1 (również poprzez kondensatory sprzęgające). Pierwsze wejście sygnałów RGB przewidziane zostało do współpracy z sygnałami zgodnymi z normami EUROZŁĄCZA. Możliwe jest zatem bezpośrednie podanie na nie przebiegów RGB pochodzących ze złącza EURO. Po odtworzeniu składowej stałej (na tym samym poziomie odniesienia co sygnały z wejść 15, 17, 18) sygnały R1, G1, B1 trafiają do wejść matrycy I. Następuje tu przekształcenie sygnałów RGB na sygnały różnicowe i sygnał luminancji, zgodnie z równaniami:

TABELA I

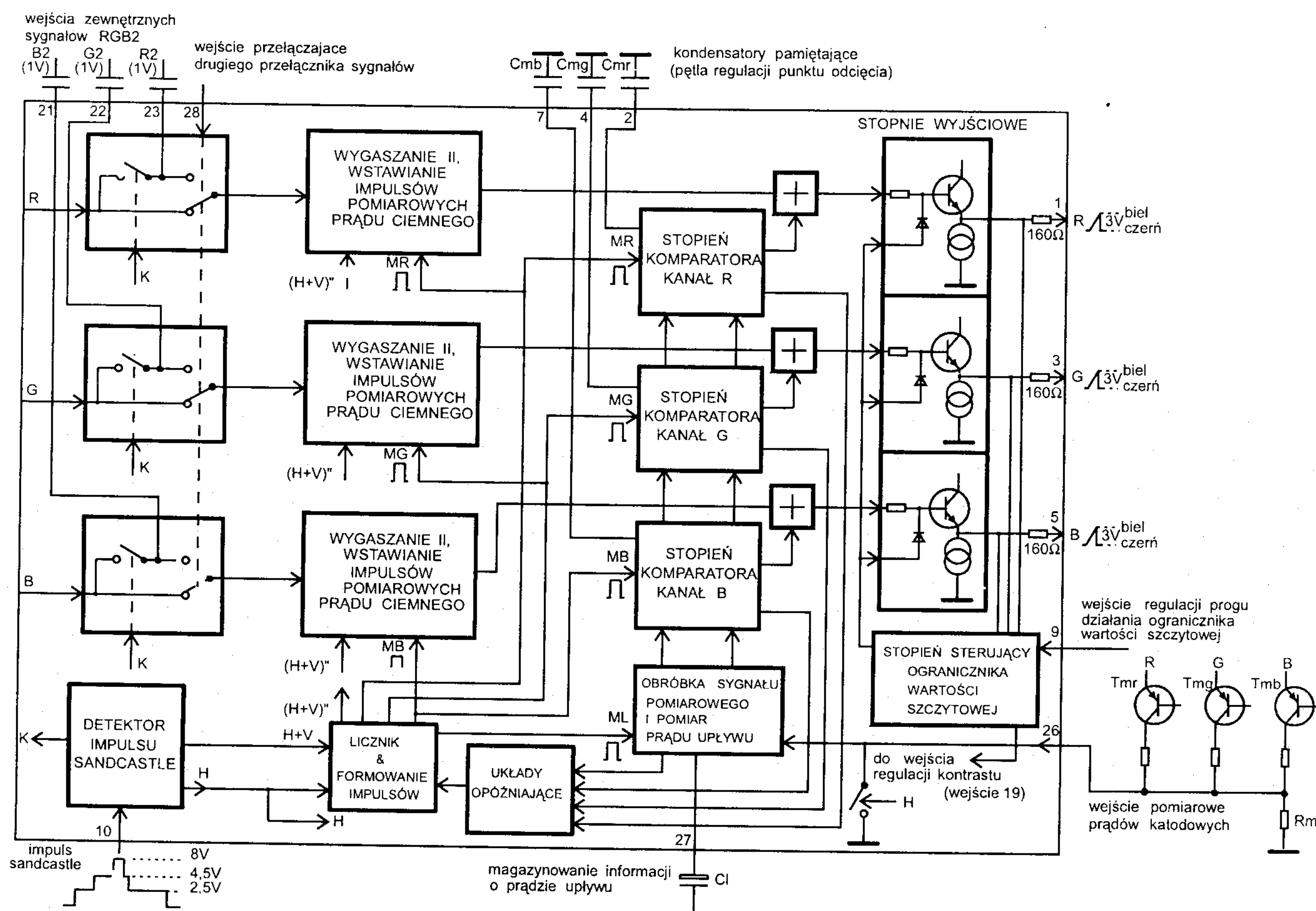
Wymagane poziomy składowych sygnału SANDCASTLE.

Składowa	MIN. [V]	TYP. [V]	MAKS. [V]
H+V	2,0	2,5	3,0
V	4,0	4,5	5,0
BURST	7,5	-	-

$$U_{Y1} = 0{,}299U_{R1} + 0{,}587U_{G1} + 0{,}114U_{B1}$$
$$U_{(R-Y)1} = 0{,}701U_{R1} - 0{,}587U_{G1} - 0{,}114U_{B1}$$
$$U_{(B-Y)1} = -0{,}299U_{R1} - 0{,}587U_{G1} + 0{,}886U_{B1}$$

Tak przekształcone sygnały, zgodne z formatem przebiegów trafiających na wejścia 15,17 i 18, można już podać do wejść pierwszego szybkiego przełącznika sygnałów. Tu następuje wybór toru, którego przebiegi poddawane będą dalszej obróbce. Przełączanie następuje według reguł, które przedstawia TABELA II.

Warto w tym momencie omówić właściwości sprzężenia pojemnościowego sygnałów zastosowanego na wejściach procesora. Po pierwsze: praca układu, z określonym wyżej sprzężeniem pojemnościowym, nie zależy od składowej stałej wchodzących sygnałów. Wynika z tego duża odporność procesora na wahania wejściowej składowej stałej, a więc także na zakłócenia. Ponadto rozwiązanie takie daje możliwość odtwarzania składowej stałej, o wspólnej dla wszystkich wejść



Rys.1b. Schemat blokowy procesora TDA4580.

TABELA II
Wybór grup sygnałowych, w zależności od stanu napięć na wejściach przełączających.

Napięcie na wejściach przełączających [V]		Rodzaj sygnałów występujących:	
11	28	po pierwszym przełączniku	po drugim przełączniku (na wyjściach układu)
do 0,4	do 0,4	sygnały toru głównego (z wejść 15,17,18)	sygnały toru głównego (z wejść 15,17,18)
do 0,4	0,9 - 3,0	sygnały toru głównego (z wejść 15,17,18)	sygnały drugiego wejścia RGB (z wejść 21,22,23)
0,9 - 3,0	do 0,4	sygnały pierwszego wejścia RGB (z wejść 12,13,14)	sygnały pierwszego wejścia RGB (z wejść 12,13,14)
0,9 - 3,0	0,9 - 3,0	sygnały pierwszego wejścia RGB (z wejść 12,13,14)	sygnały drugiego wejścia RGB (z wejść 21,22,23)

wartości. Dodatkowo tego typu rozwiązanie umożliwia zastosowanie jednego stopnia regulacji jaskrawości, wspólnego dla trzech torów procesora (toru głównego, toru pierwszego wejścia RGB i toru drugiego wejścia RGB). Różnice między wyjściowymi poziomami jaskrawości sygnałów pochodzących z różnych torów są minimalne. Po drugie: kondensatory sprzęgające stają się kondensatorami pamiętającymi odtwarzaną składową stałą. Istotne jest przy tym, aby źródła sygnałów miały galwaniczne połączenie z masą a ich rezystancja wewnętrzna nie przekraczała 600Ω. Aby zapewnić z kolei odpowiednią, niską częstotliwość graniczną wejściowego filtru górnoprzepustowego oraz zapewnić jak najmniejszy błąd układu odtwarzania składowej stałej należy zastosować kondensatory sprzęgające o pojemności nie mniejszej niż 10nF.

Układy regulacji nastaw, przełączana matryca sygnałów różnicowych, matryca II (rys.1a)

Po przejściu przez pierwszy szybki przełącznik sygnały trafiają na pierwszy stopień wygaszania. Istota wygaszania polega na wmiksowaniu do sygnałów wspólnego poziomu odniesienia (4,5V) a miksowanie to odbywa się w czasie trwania impulsów H i V. Zabieg ten jest konieczny ze względu na dalszą obróbkę sygnału, a w szczególności dla procesu odtwarzania składowej stałej w drugim szybkim przełączniku sygnałów. Kolejnym blokiem procesora są układy regulacji nastaw. Regulację nasycenia uzyskuje się podając na wejście 16 napięcie nastawcze w zakresie od 2 do 4V. Podając na wejście 19 napięcie nastawcze w zakresie od 2 do 4V uzyskuje się regulację kontrastu. Pełen zakres regulacji jaskrawości (zmiana poziomu składowej stałej toru luminancji) uzyskuje się podając na wejście 20 napięcie od 1 do 3V. Zmiana amplitudy sygnału luminancji jest równoznaczna ze zmianą kontrastu. Zmiana amplitudy sygnałów różnicowych byłaby odbierana przez widza jako jednoczesna zmiana nasycenia i kontrastu. Konieczne stało się więc wprowadzenie układu pośredniczącego, który na podstawie napięcia występującego na wejściach regulacyjnych kontrastu i nasycenia wytwarzałby napięcie nastawcze tylko dla toru sygnałów różnicowych. Dzięki zastosowaniu takiego rozwiązania, podczas regulacji kontrastu przy minimalnym napięciu nastawczym nasycenia, nie następuje zmiana amplitudy sygnałów różnicowych. Zapobiega to niepożądanej regulacji nasycenia.

Aby uzyskać, konieczne dla odpowiedniego wysterowania kineskopu sygnały RGB, sygnały różnicowe i sygnał luminancji muszą ulec przekształceniu w matrycy koloru. Dla sygnałów różnicowych proces ten odbywa się dwuetapowo. Najpierw trafiają one do przełączanej matrycy sygnałów różnicowych. Na bazie sygnałów R-Y oraz B-Y, w zależności od napięcia przełączającego doprowadzonego do wejścia 8 TDA4580 (patrz TABELA III), tworzone są następujące sygnały:

(R-Y), (B-Y) i (G-Y) - PAL/SECAM lub
(R-Y)*, (B-Y)* i (G-Y)* - NTSC.

I tak dla systemów europejskich (PAL/SECAM) matryca wytworzy sygnał U(G-Y) zgodny z równaniem:

$$U_{(G-Y)} = -0{,}51U_{(R-Y)} - 0{,}19U_{(B-Y)}$$

W przypadku systemu NTSC słuszne będą równania:

$$U_{(R-Y)^*} = 1{,}57U_{(R-Y)} - 0{,}41U_{(B-Y)}$$
$$U_{(G-Y)^*} = -0{,}43U_{(R-Y)} - 0{,}11U_{(B-Y)}$$
$$U_{(B-Y)^*} = U_{(B-Y)}$$

przy czym (R-Y) i (B-Y) są różnicowymi sygnałami koloru uzyskanymi z dekodera NTSC.

Następnym, po przełączanej matrycy sygnałów różnicowych, elementem procesora jest matryca II. Na podstawie sygnałów wejściowych (oprócz kompletu sygnałów różnicowych dochodzi tu również luminancja) wytwarzane są sygnały RGB zgodnie z równaniami:

$$U_R = U_{(R-Y)} + U_Y$$
$$U_G = U_{(G-Y)} + U_Y$$
$$U_B = U_{(B-Y)} + U_Y$$

Zależności powyższe są zgodne także z normami amerykańskimi (w miejsce $U_{(R-Y)}$, $U_{(G-Y)}$ i $U_{(B-Y)}$ można podstawić $U_{(R-Y)^*}$, $U_{(B-Y)^*}$ i $U_{(G-Y)^*}$).

Drugi szybki przełącznik sygnałów, wstawianie impulsów pomiarowych prądu ciemnego, układ automatycznej regulacji punktu odcięcia (rys.1b)

Wyprowadzenia 23, 22 i 21 są przewidziane jako wejścia sygnałów R2, G2, B2 (sprzężenie pojemnościowe).Typowym

TABELA III
Zależności między napięciem przełączającym na wejściu 8 a ilością linii wygaszania pionowego i wyborem matrycy koloru.

Napięcie przełączające na wejściu 8 [V]	Matryca koloru	Liczba linii okresu wygaszania pionowego
do 0,5	PAL/SECAM	25
1,5 - 2,5	PAL/SECAM	22
3,5 - 4,5	PAL/SECAM	18
5,5 - 12	NTSC	18

zastosowaniem drugiego wejścia RGB jest przeznaczenie go do współpracy z sygnałami teletekstu czy OSD. Inaczej niż jak to jest w przypadku pierwszego wejścia sygnałów RGB, do którego sygnałów odnoszą się . zystkie regulacje, do R2, G2, B2 odnosi się jedynie regulacja jaskrawości. Konsekwencją tego faktu jest brak możliwości regulacji kontrastu i nasycenia, gdy odbiornik znajduje się w trybie odbioru telegazety.

Drugie wejście RGB (priorytetowe względem innych wejść) jest wejściem związanym z drugim szybkim przełącznikiem sygnałów. Do tego przełącznika doprowadzone są także sygnały wychodzące z matrycy II RGB. Stan przełącznika określony jest wielkością napięcia przełączającego doprowadzonego do wejścia 28. Przełączanie następuje według reguł, które przedstawia TABELA II. Po przejściu przez drugi szybki przełącznik sygnały trafiają do drugiego stopnia wygaszania. Głównym zadaniem tego stopnia jest wmiksowanie impulsów pomiarowych prądu ciemnego.

Z układem automatycznej regulacji punktu odcięcia współpracują: tranzystory pomiarowe Tmr, Tmg oraz Tmb, podłączony do wejścia pomiarowego (26) rezystor Rm, podłączony do wejścia 27 kondensator magazynujący informację o prądzie upływu Cl, kondensatory pamiętające Cmb, Cmg oraz Cmr (odpowiednio 7, 4 i 2 wyprowadzenie układu), układy logiki i formowania impulsów jak również występujący w każdym z torów stopień komparatora i sumatora błędu. Opis działania układu automatycznej regulacji punktu odcięcia zamieszczony przy okazji prezentacji rodziny procesorów TDA350x, można by zastosować także w przypadku procesora TDA4580, zatem w tym artykule rozważania na ten temat nie będą rozwijane. Jedyna uwaga, która musi być poczyniona dotyczy tego, że impulsy pomiarowe prądu ciemnego występują zawsze w trzech ostatnich liniach impulsu wygaszania pionowego, a jak wiadomo długość tego impulsu zależy od napięcia występującego na nóżce 8 procesora TDA4580. Nie można zatem, tak jak w przypadku układu TDA3505 gdzie były to linie 21, 22, 23, jednoznacznie przypisać odpowiednim impulsom pomiarowym konkretnego numeru linii (liczonych od początku trwania okresu wygaszania pionowego).

Układy opóźniające (rys.1b)

Bezpośrednio po włączeniu odbiornika, w zimnym jeszcze kineskopie płyną niewielkie prądy strumieniowe. Pojemności pamiętające Cmr, Cmg oraz Cmb ładowane są w tym czasie do stosunkowo dużych wartości napięcia. Bez układów zapobiegających, sygnały wyjściowe zostałyby przesunięte w stronę bieli. Proces ten uwidoczniłby się na ekranie odbiornika rozmytym obrazem, widocznymi powrotami linii i błędami odtwarzania koloru - sytuacja, która może wystąpić tuż po włączeniu odbiorników wyposażonych w procesor TDA3505. Efektu tego nie da się zaobserwować, gdy zastosowany zostanie procesor wizyjny TDA4580. Po włączeniu odbiornika telewizyjnego procesor ten utrzymuje sygnały wyjściowe na poziomie czerni. Jednocześnie na wyjściach RGB (1, 3 i 5), w trzech ostatnich liniach okresu wygaszania pionowego, pojawiają się impulsy (ich maksymalna wielkość jest związana z napięciem występującym na wejściu 9 procesora), których zadaniem jest testowanie stopnia nagrzania katod. W chwili gdy napięcie na wejściu 26 przekroczy 8V kończy się rola pierwszego układu opóźniającego. W tym momencie procesor rozpoczyna testowanie pętli automatycznej regulacji punktu odcięcia. Etap ten trwa do chwili, gdy prądy ładowania kondensatorów pamiętających spadną do oczekiwanej wartości. Gdy to nastąpi, kończy się działanie drugiego układu opóźniającego, a na wyjściach układu pojawiają się sygnały aktualnie wybranego toru .

Układ ogranicznika wartości szczytowej (rys.1b, 1a oraz rys.2)

W momentach przepływu dużych prądów strumieniowych, na ekranie odbiornika telewizyjnego mogą wystąpić różnego typu niepożądane zjawiska, takie jak np. przebarwienia czy utrata ostrości. Rolą ogranicznika wartości szczytowej jest zapobieżenie takim efektom. Układ ogranicznika wartości szczytowej kontroluje poziom sygnału na wyjściach 1, 3 i 5 układu. Z chwilą gdy napięcie, na którymkolwiek z wymienionych wyjść, przekroczy zadaną wartość, układ poprzez podanie wewnętrznego obciążenia na wejście 19 (prąd obciążenia nie przekracza 20mA) zmniejsza napięcie regulacyjne kontrastu, a w razie potrzeby (poprzez wewnętrzną diodę) także napięcie regulacyjne jaskrawości. Szybkość zadziałania układu zależy od rezystancji wewnętrznej źródła napięciowego (źródło napięciowe układu regulacji kontrastu) i pojemności kondensatora Cp1 (stała czasowa ogranicznika wartości szczytowej nie powinna być większa od kilkuset µsekund). Próg ograniczania zależy bezpośrednio od wartości napięcia występującego na wejściu 9 układu. Wartość ta może być ustalona za pomocą dzielnika napięcia (patrz rysunek 2 - dzielnik oparty na potencjometrze Rp1 i rezystorze Rp2).

Układ ogranicznika wartości średniej (rys.1a oraz rys.2)

Tranzystory Trm, Tgm, Tbm włączone w obwody katod kineskopu, pełnią rolę tranzystorów pomiarowych - wielkość prądów płynących w kolektorach tych tranzystorów odpowiada wielkościom prądów katodowych. Oprócz typowego zastosowania tych tranzystorów w układzie automatycznej regulacji punktu odcięcia można je użyć jako część układu ogranicznika wartości średniej. Takie rozwiązanie przedstawia rysunek 2. Rezystory Rs1 oraz Rs2 decydują o wstępnej wartości napięcia występującego na wejściu 25 TDA4580. Prądy kolektorowe tranzystorów Trm, Tgm, Tbm płyną również przez rezystor Rs2 (a także Rs1) powodując odkładanie się na nim napięcia zależnego od rzeczywistej wartości prądów katodowych. Przebiegi występujące na tym rezystorze zostają, w dalszej części układu ogranicznika, uśrednione przez układ całkujący (Rsr,Csr), którego stała czasowa jest jednocześnie stałą czasową całego układu ogranicznika wartości średniej. Tak wytworzone napięcie trafia na wejście 25 procesora. Jeżeli wartość tego napięcia przekracza wartość progową (równą 8,5V), następuje obniżenie wewnętrznego napięcia nastawczego kontrastu (w tym czasie nie ulega zmianie wartość napięcia występującego na wejściu 19), a w wypadku kiedy redukcja jest niewystarczająca, również napięcia nastawczego jaskrawości (poprzez diodę przejmującą) - aż do uzyskania nowego stanu równowagi. Całkowity zakres redukcji kontrastu jest osiągany gdy wartość napięcia na wejściu 25 przekroczy 9,5V. W przypadku występowania znacznych zmian prądów strumieniowych, połączone w szereg diody Dsr1 i Dsr2 (podłączone równolegle do rezys-

tancji Rsr), redukują stałą czasową ogranicznika, co stanowi dodatkowe zabezpieczenie kineskopu. Dioda Db separuje układ ogranicznika wartości średniej od układu automatycznej regulacji punktu odcięcia. Maksymalny prąd średni płynący przez kineskop ustala się poprzez dobór dzielnika opartego na rezystorach Rs1, Rs2.

Wybrane parametry katalogowe układu TDA4580

TABELA IV przedstawia wybrane parametry katalogowe. Nie uwzględniono parametrów opisanych na rysunkach 1a i 1b (podano tam wartości typowe).

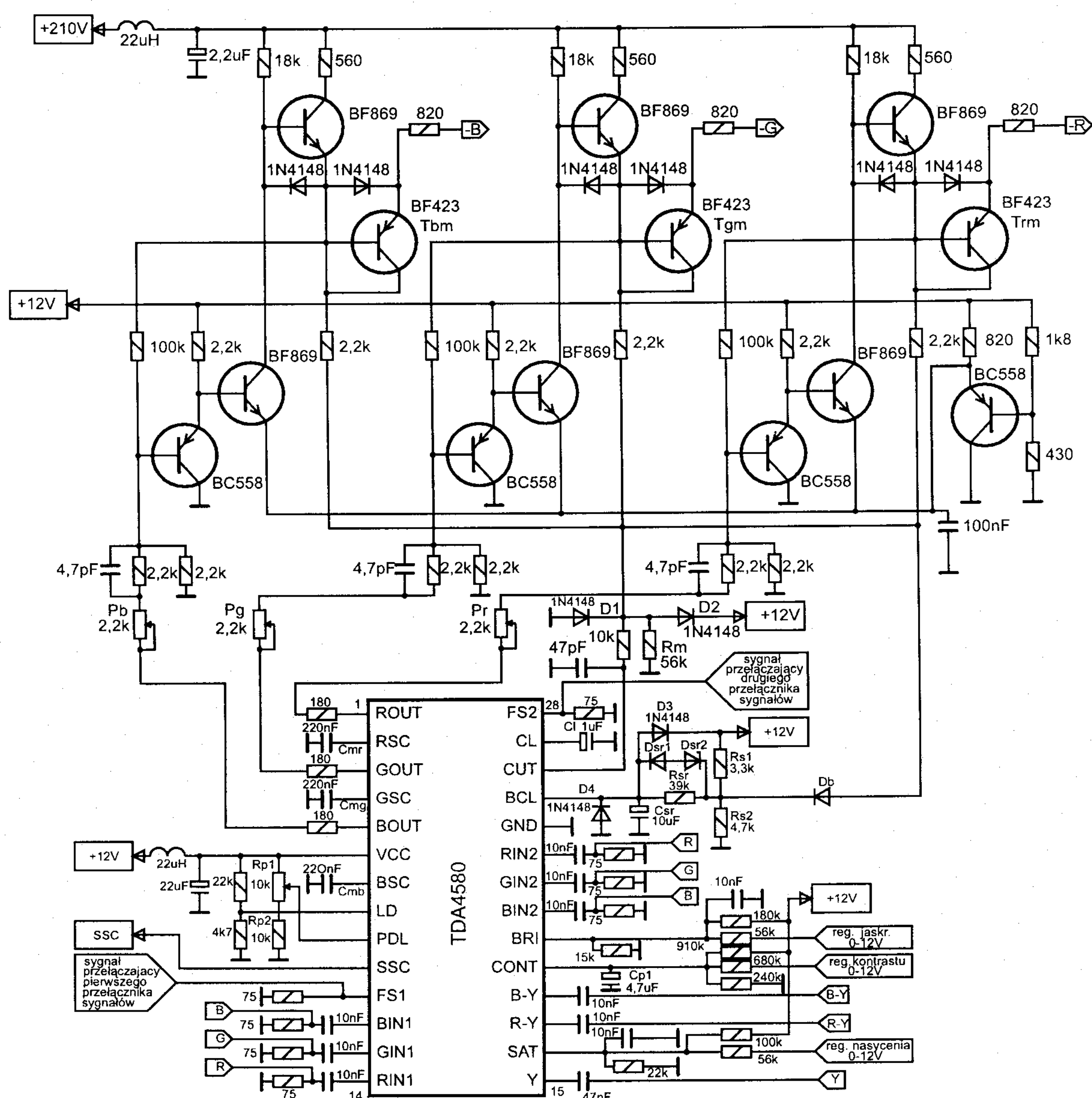
Przykładowa aplikacja procesora TDA4580

Rysunek 2 przedstawia przykładową aplikację układu TDA4580 oraz schemat, współpracującego z procesorem, wzmacniacza wizji.

Napięcie doprowadzone do wejścia 8 wynosi około 2,1V, co oznacza wybranie matrycy PAL/SECAM i określa czas trwania impulsu wygaszania pionowego równy 22 linie. Próg zadziałania ogranicznika wartości szczytowej ustalana jest poprzez zmianę położenia suwaka potencjometru Rp1. Diody D1, D2, D3 i D4 zabezpieczają wejścia 25 i 26 przed przepięciami. Potencjometry PR, PG i PB są przeznaczone do ustawienia dynamicznego balansu bieli. W razie potrzeby przeprowadzenia statycznego balansu bieli niezbędne stałoby się zaaplikowanie dodatkowych potencjometrów (np. w obwodach tranzystorów pomiarowych).

Uwagi serwisowe

Na koniec przedstawione zostaną niektóre z objawów niewłaściwej pracy odbiornika telewizyjnego, których źródłem może być nie tylko uszkodzenie procesora TDA4580, ale także współpracujących z nim elementów. Przed wymianą układu zawsze warto sprawdzić jakość elementów biernych, których zadaniem jest zapewnienie poprawnej pracy TDA4580.



Rys.2. Typowa aplikacja ukladu TDA4580.

TABELA IV
Wybrane parametry katalogowe procesora TDA4580.

parametr	nóżka	min.	typ.	maks.	jedn.
napięcie zasilania	6	10,8	12	13,2	V
pobór prądu	6	-	110	-	mA
zakres regulacji nasycenia	16	50	-	-	dB
zakres regulacji kontrastu	19	-	22	-	dB
zakres regulacji jaskrawości	20	-	33	-	%
impulsy pomiarowe prądu ciemnego (1)	26	-	0,5	-	V
rezystancja wejściowa:					
-wejście luminancji	15	5000	-	-	kΩ
-wejście sygn. różnicowych	17,18	5000	-	-	kΩ
-wejście ogr. wartości szczyt.	9	-	10	-	kΩ
-wejścia ogr. wartości średniej	25	-	2,2	-	kΩ

(1) - różnica między napięciem w liniach pomiaru prądu ciemnego a napięciem mierzonym w linii poprzedzającej ten pomiar.

Po włączeniu odbiornika pojawia się fonia, ekran kineskopu pozostaje wygaszony; po chwili pojawia się charakterystyczna ciemna tęcza.

Powodem tego zjawiska może być niewłaściwa wartość napięcia występującego na 9 wyprowadzeniu układu (napięcie za wysokie). Wejście to wykorzystuje się do ustalenia progu zadziałania ogranicznika wartości szczytowej. Na wyjściach procesora (1, 3 i 5), bezpośrednio po włączeniu odbiornika, występują impulsy pomiarowe testujące stopień nagrzania katod (patrz opis działania układów opóźniających). Gdy amplituda tych impulsów jest za wysoka, to wysterowują one tak silnie katody kineskopu, że napięcie na emiterach (a więc także kolektorach) nasyconych tranzystorów pomiarowych (Tmr, Tmg, Tmb) nie może przekroczyć, wymaganej na wejściu 26, wartości progowej 8V (w chwili występowania nie ograniczanego impulsu pomiarowego, napięcie na katodzie kineskopu mierzone względem masy, może wynosić nawet około 4V).

Po włączeniu odbiornika pojawia się fonia, ekran kineskopu pozostaje wygaszony.

Powody mogą być różnorakie (patrz też opis działania układów opóźniających):

- Za małe napięcie na wejściu 9 - zbyt mała amplituda impulsów pomiarowych nie zapewni odpowiednio dużego prądu pomiarowego, a co za tym idzie, na wejściu 26 układu nie zostanie osiągnięta wartość progowa wynosząca 8V.
- Uszkodzony jeden z kondensatorów pamiętających (Cmb, Cmg lub Cmr) - w tych warunkach nie zostanie przerwana praca drugiego z układów opóźniających, testującego wielkość prądu ładującego wymienione kondensatory.
- Uszkodzony kondensator Cl (magazynujący informację o prądzie upływu) - w tych warunkach również nie zostanie przerwana praca drugiego z układów opóźniających, który testuje poprawność działania układu automatycznej regulacji punktu odcięcia kineskopu.

Gdy odbiornik znajduje się w trybie teletekstu (lub OSD) na ekranie widoczny jest brak jednego z kolorów.

Sprawdzić odpowiedni kondensator sprzęgający, dołączony do drugiego wejścia RGB (wyprowadzenia 21, 22, 23). Postępować podobnie gdy występuje brak któregokolwiek z kolorów, w przypadku pracy odbiornika w trybie RGB. Należy wtedy sprawdzić kondensatory dołączone do pierwszego wejścia RGB (wyprowadzenia 12, 13 i 14).

Uwaga: Postępowanie jest słuszne jedynie w przypadku, gdy wejścia RGB zostały użyte zgodnie z ich pierwotnym przeznaczeniem tzn. pierwsze wejście do współpracy z EUROZŁĄCZEM a drugie z teletekstem, OSD itp..

Następne dwie usterki opisane są z uwzględnieniem tego założenia.

Przełączenie odbiornika w tryb odbioru teletekstu nie zmienia treści obrazu (teletekst się nie pojawia).

W trybie odbioru teletekstu sprawdzić napięcie panujące na nóżce 28 układu. Jego wartość powinna być zawarta w przedziale 0,9 - 3,0 V.

Przełączenie odbiornika w tryb odbioru RGB nie zmienia treści obrazu (nie pojawia się obraz związany z zewnętrznymi sygnałami RGB).

W trybie RGB sprawdzić napięcie panujące na nóżce 11 układu. Jego wartość powinna być zawarta w przedziale 0,9 - 3,0 V (jednocześnie na nóżce 28 napięcie nie powinno przekroczyć 0,4 V) - patrz TABELA II.

Wyraźne błędy odtwarzania kolorów.

Sprawdzić czy wartość napięcia panującego na wejściu 8 odpowiada wartości wymaganej dla odbieranego systemu - patrz TABELA III.

Czarne, poziome kreski występujące w jasnych partiach obrazu.

Może to być objaw wadliwie działającego ogranicznika wartości szczytowej. Przy zbyt małej stałej czasowej ogranicznika (np. uszkodzony kondensator Cp1), zmiany kontrastu i jaskrawości występujące w momentach ograniczania są zbyt szybkie i za głębokie, czego wynikiem jest wystąpienie opisywanego zjawiska.

Wyraźna deformacja obrazu, znaczne przebarwienia, silny efekt „pompowania", utrata ostrości.

Zmierzyć wartość napięcia występującego na wejściu 25 procesora (w przypadku gdy jest ono wykorzystane w układzie ograniczania wartości średniej prądu strumieniowego kineskopu). Jeżeli mimo zastosowania różnych testów (najskuteczniejszy jest tu test białego pola) wartość tego napięcia nawet przy maksymalnych nastawach kontrastu i jaskrawości nie przekracza 8,5 V należy sprawdzić elementy układu ogranicznika wartości średniej. ▣

Układy scalone poprawiające jakość obrazu (cz.1)

Zbigniew Tychulski

W numerze 6/96 „Serwisu elektroniki" przedstawiliśmy Państwu układy CTI rodziny TDA456x. Obecny artykuł zapozna Państwa z nowszymi, sterowanymi szyną I^2C, układami poprawiania jakości sygnału produkowanymi również przez firmę Philips. Są to układy TDA4670 i TDA4671.

Układy będące tematem niniejszego artykułu nie różnią się od układów rodziny TDA456x w zakresie działania toru różnicowego. Jedną z różnic jaka tu występuje, to brak zewnętrznych elementów aplikacyjnych związanych z tym torem. Wszystkie elementy aplikacyjne zostały wbudowane w strukturę układu scalonego. Drugą różnicą jest występujący na wejściu każdego z torów różnicowych układ próbkowania przeprowadzający automatycznie sprawdzanie wewnętrznego poziomu napięcia stałego. Próbkowanie to utrzymuje stały wewnętrzny poziom, niezależny od amplitudy sygnału wejściowego. Dzięki temu, przy dopuszczalnym poziomie sygnałów wejściowych nie dochodzi do przesterowań sygnałów różnicowych na wyjściu układu. Należy zauważyć, że sygnały różnicowe są symetryczne względem przyjętego poziomu odniesienia (równego poziomowi czerni dla sygnału luminancji), co oznacza, że poziom odniesienia tych sygnałów leży dokładnie w połowie icn wartości. Do próbkowania sygnałów różnicowych wykorzystuje się impuls *Burst* (BT) wydzielony w detektorze impulsów z doprowadzonego do nóżki 17 układu scalonego impulsu *Sandcastle*. Funkcję **CTI** można załączać szyną I^2C.

Układy TDA4670 i TDA4671 różnią się w stosunku do układów rodziny TDA456x następującymi udoskonaleniami i rozszerzeniami:

- układem do regulacji stromości zboczy sygnału luminancji przy jego skokowej zmianie (funkcja *Peaking* oraz korekcja apertur)
- układem redukującym szumy powstałe na skutek działania funkcji *Peaking*, tłumiącym wysokoczęstotliwościowe składowe luminancji w zakresie małych wysterowań (*Coring*)
- wyborem czasu opóźnienia w torze luminancji z krokiem 45 ns dzięki czemu maksymalna niezgodność czasów sygnału luminancji i sygnałów różnicowych koloru wynosi ± 22,5 ns
- automatyczną regulacją czasu opóźniania sygnału luminancji realizowaną przez wewnętrzny układ regulacji dzięki czemu jest on niezależny nie tylko od warunków zewnętrznych ale także od temperatury i napięcia zasilania. Czas ten zależny jest od częstotliwości odchylania poziomego (standard telewizyjny).
- automatycznym utrzymaniem wewnętrznego poziomu odniesienia zarówno w kanałach sygnałów różnicowych jak i w kanale luminancji
- zmniejszeniem liczby zewnętrznych elementów aplikacyjnych. Dzięki integracji wszystkich kondensatorów i rezystorów w torze sygnałów różnicowych (oprócz kondensatorów na wejściach) zmniejszono liczbę zewnętrznych elementów aplikacyjnych układu TDA4670/71
- zewnętrznym sterowaniem poprzez szynę I^2C następującymi funkcjami układu:
  1. wyłączaniem i włączaniem układu poprawiania stromości zboczy sygnałów różnicowych
  2. wyborem czasu opóźnienia sygnału luminancji z krokiem 45 ns w zakresie od 20 ns do 1155 ns.
  3. wyborem stopnia korekcji apertur (cztery stopnie wyboru).
  4. wyborem częstotliwości maksymalnego podbicia korekcji apertur (dwa ustawienia).
  5. wyłączaniem i włączaniem układu redukcji szumów (*Coring*).
  6. wyborem progów detektora szczytowego impulsów *Sandcastle*, które mogą pojawić się na wejściu układu scalonego; dzięki temu istnieje możliwość podawania na wejście układu impulsów *Sandcastle* o dwóch różnych amplitudach 5V lub 12V.

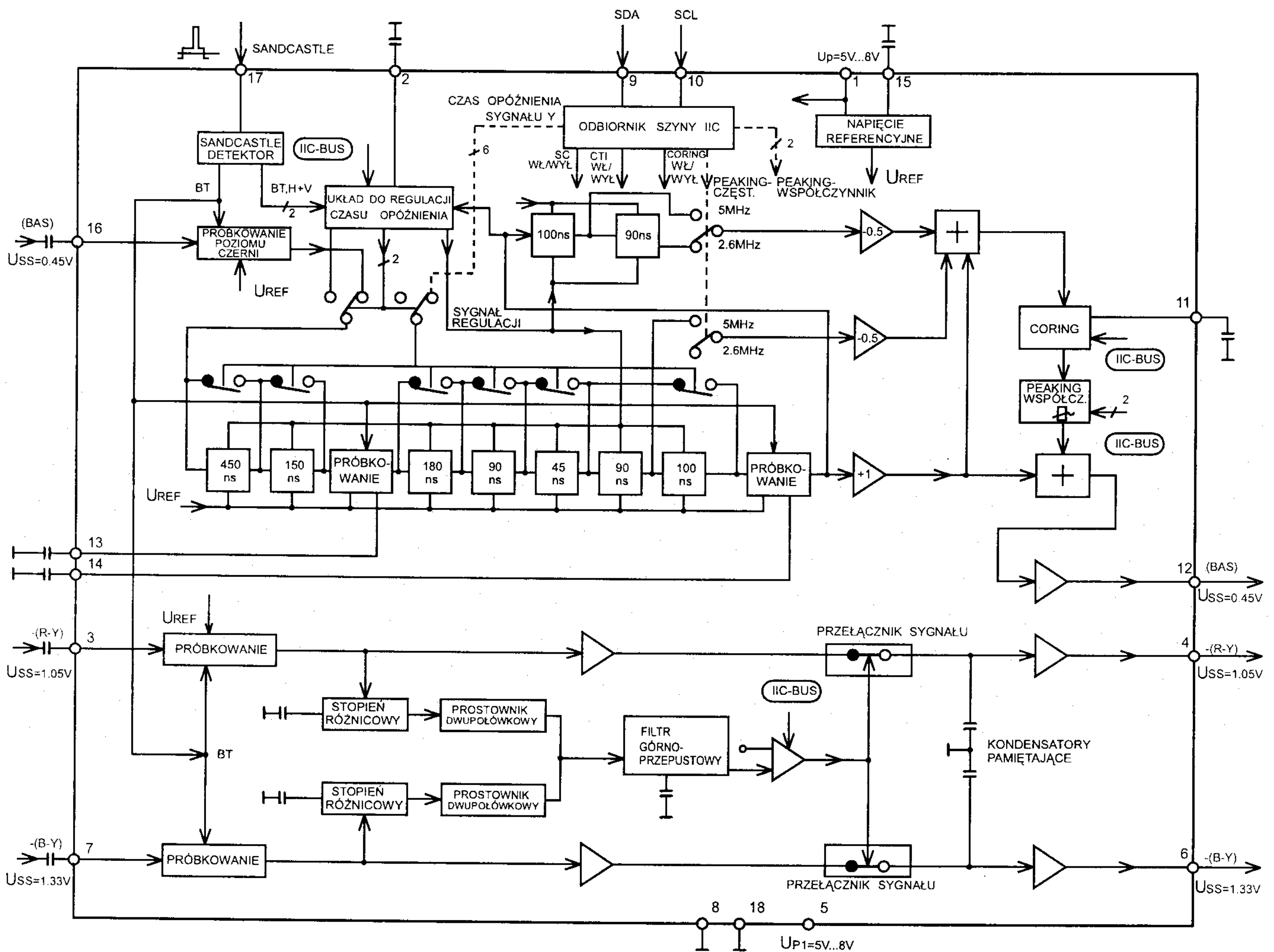
Omawiane układy wymagają doprowadzenia na wejście sygnału luminancji Y_{we}, dwóch sygnałów różnicowych koloru $(R-Y)_{we}$ i $(B-Y)_{we}$, sygnału *Sandcastle* o amplitudzie 5V lub 12V oraz sygnałów sterujących w standardzie magistrali I^2C (szyny danych SDA i szyny zegarowej SCL). Układy zasilane są napięciem o wartości od 5V do 8V. Wejściowe sygnały różnicowe koloru mogą mieć dowolną polaryzację. Amplitudy sygnałów wejściowych i wyjściowych dla sygnału pasów kolorowych o nasyceniu 73% wynoszą:

$$U_{(Y)\,we} = U_{(Y)wy} = 0.45V$$
$$U_{(R-Y)we} = U_{(R-Y)wy} = 1.05V$$
$$U_{(B-Y)we} = U_{(B-Y)wy} = 1.33V$$

Jak wynika z powyższego, układy z serii TDA467x nie powodują zmiany amplitudy sygnałów wejściowych, a jedynie poprawiają jakość tych sygnałów.

Układy TDA4670 i TDA4671 powstały z myślą o zastosowaniu ich w sprzęcie powszechnego użytku, ale mogą pracować wszędzie tam, gdzie istnieją sygnały różnicowe i sygnał luminancji, np. w monitorach.

Używając układów scalonych TDA467x w odbiornikach TV, w których częstotliwość odchylania pionowego wynosi 100 Hz należy zwrócić uwagę, aby układy te umieszczać przed blokiem pamięci.



Rys. 1. Schemat blokowy układu TDA 4670/71.

Rys.1 pokazuje schemat blokowy układów scalonych TDA4670/71. Składa się on z trzech części:

a) ścieżki sygnałów różnicowych koloru z układem poprawiania stromości zboczy

b) ścieżki sygnału luminancji z linią opóźniającą wraz z automatycznym układem regulacji czasu opóźnienia jak również z układem korekcji apertur włącznie z funkcją *Coring*.

c) układów pomocniczych jak detektor impulsów *Sandcastle*, odbiornik szyny I²C oraz źródło napięcia referencyjnego.

Ścieżka sygnału luminancji

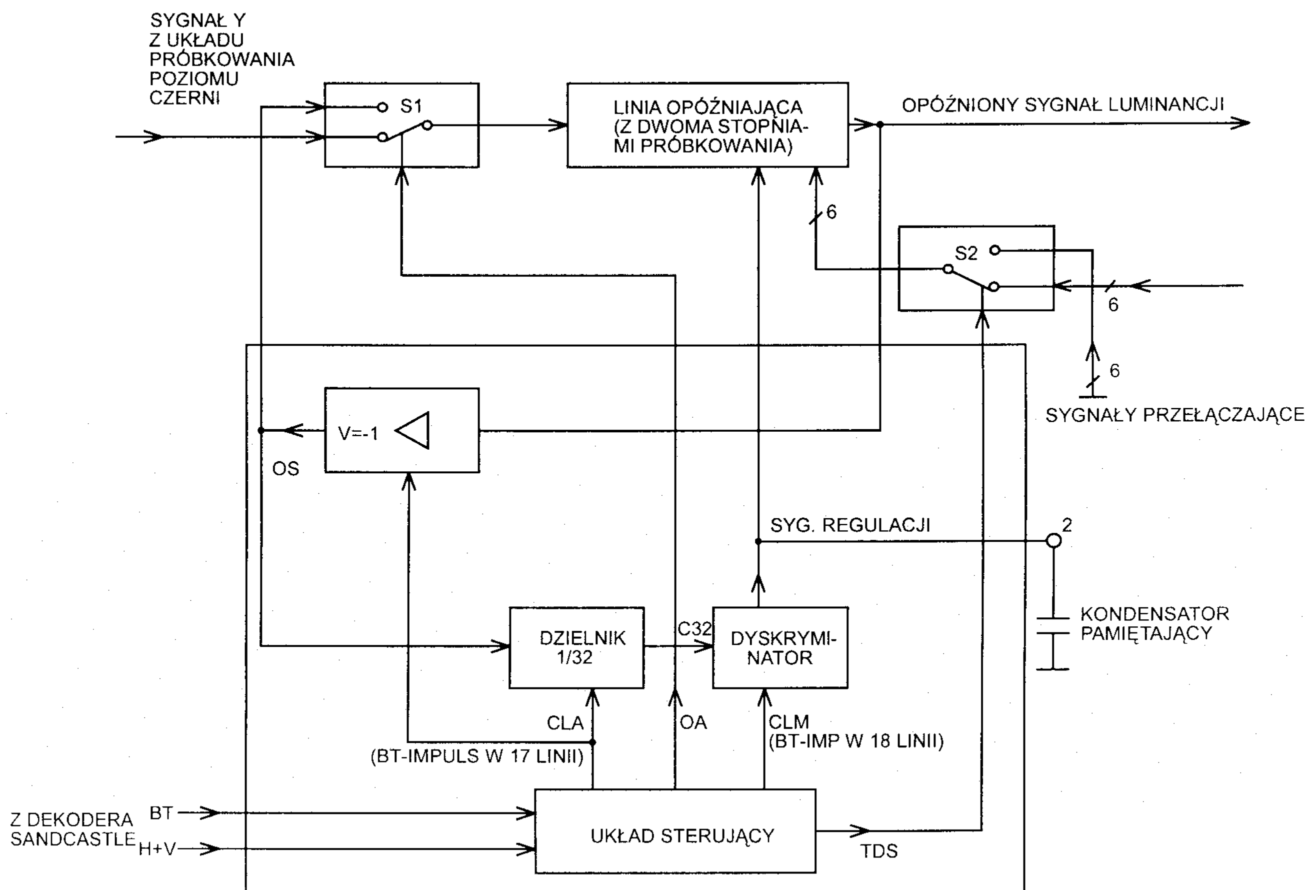
Ścieżka sygnału luminancji składa się z dwóch głównych części:

- z części opóźniającej z próbkowaniem poziomu czerni i automatyczną regulacją czasu opóźnienia,
- z układu redukcji szumów z przełączanym filtrem korekcji apertur .

Po wydzieleniu z sygnału video kompletnego sygnału luminancji zawierającego sygnał luminancji L, sygnał wygaszania W i sygnał synchronizacji S, poprzez kondensatory sprzęgające, dociera na wejście 16 układu scalonego. Aby utrzymać stały, niezależny od amplitudy sygnału wejściowego poziom napięcia na pojemności sprzęgającej, następuje - podobnie jak w kanale różnicowym koloru - próbkowanie poziomu czerni sygnału wejściowego. Próbkowanie to wykonuje się przy pomocy układu klampującego wykorzystującego do tego celu impuls *Burst* (BT). Dzięki operacji próbkowania, poziom czerni kompletnego sygnału luminancji, składającego się w 70% z sygnału treści obrazu i w 30% z sygnału synchronizacji, utrzymywany będzie na stałym poziomie (niezależnie od amplitudy sygnału wejściowego). Należy tutaj dodać, że układ scalony jest tak zaprojektowany, iż wzrost poziomu wejściowego o 3dB ponad nominalną wartość (0.45V) nie spowoduje jeszcze przesterowania stopni wejściowych.

Ciąg linii opóźniających w torze luminancji składa się z szeregowych pojedynczych członów opóźniających włączanych szyną I²C. Na rysunku 1 przedstawiono symbolicznie pierwszych pięć członów opóźniających z zaznaczonym równoległym wyłącznikiem dającym możliwość uaktywniania linii opóźniających. Dalszym przełącznikiem można dołączyć oba przylegające człony opóźniające. Wykorzystuje się tu przełączniki elektroniczne, uruchamiane przez sygnały pochodzące z odbiornika szyny I²C.

Całkowity czas opóźnienia w torze luminancji można ustawić z wystarczającą dokładnością korzystając z dostępnych członów opóźniających. Czasy opóźnienia pojedynczych członów leżą w stopniowanym szeregu i wynoszą 45ns, 90ns oraz



Rys.2. Schemat blokowy układu automatycznej regulacji czasu opóźnienia w kanale luminancji.

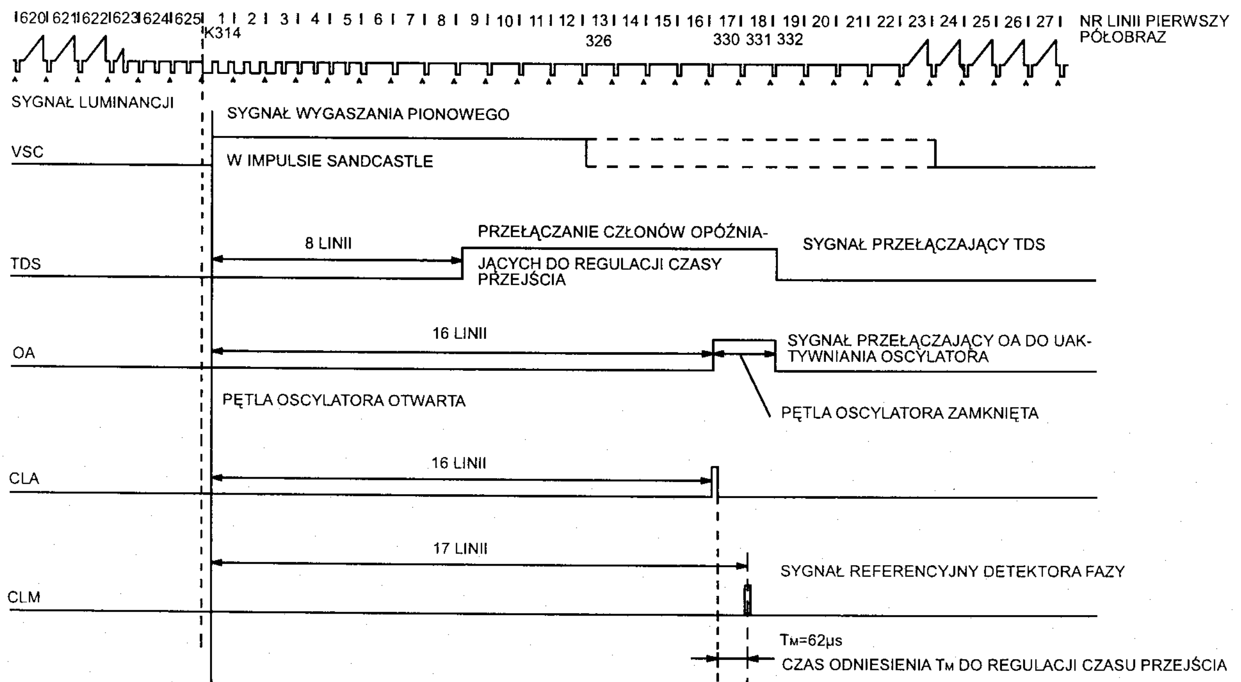
dwa człony 180ns i 450ns. Do korekcji apertur istnieją jeszcze dwie pary członów opóźniających o czasach opóźnienia 90ns i 100ns. Człony opóźniające uszeregowane w takim porządku pozwalają ustawić czas opóźnienia w granicach 20 ÷ 1100ns z krokiem co 45ns (20ns to czas obróbki sygnału w kanale luminancji).

Każdy człon opóźniający przedstawia sobą układ czwórnika z maksymalnie płaską charakterystyką, którego rząd zawiera się między 2 a 12. Im wyższy rząd członu opóźniającego tym dłuższy czas opóźnienia. Każdy człon, którego rząd jest większy od 3 składa się z szeregowo połączonych podstawowych czwórników 2 i 3 rzędu. Człony czwórników szerokopasmowych realizowane są jako aktywne układy RC w których czas opóźnienia zależny jest od jego stałej czasowej. Wszystkie pojemności czwórników wykonane są w strukturze półprzewodnika. Do realizacji rezystorów wykorzystuje się przetworniki napięciowo - prądowe w których wartość rezystancji ustala nachylenie charakterystyki przetwornika. Jako przetworników napięcie-prąd używa się stopni wzmacniaczy różnicowych. Od prądu spoczynkowego takiego wzmacniacza zależy nachylenie charakterystyki przetwornika, a tym samym rezystancja czwórnika szerokopasmowego powodująca zmianę czasu opóźnienia tegoż czwórnika. Zmieniając prąd spoczynkowy przetwornika można regulować czas opóźnienia niezależnie od tolerancji elementów i wpływów zewnętrznych. Możliwość tą wykorzystuje się w układach TDA4670/71 do automatycznej regulacji czasu opóźnienia, która opisana zostanie w dalszej części artykułu.

Pojedyncze człony opóźniające sprzężone są stałoprądowo co przy dużej liczbie stopni oraz przy niewielkim błędzie niezrównoważenia pojedynczego stopnia może spowodować duże przesunięcie ich punktów pracy. Aby zapobiec temu zjawisku powodującemu ograniczenie zakresu pracy czwórników szerokopasmowych i powstawanie zniekształceń, wprowadzono - obok układu próbkowania poziomu czerni na wejściu - dwa dalsze układy próbkowania sygnału luminancji śledzące poziom czerni wewnątrz układu. Pierwszy z tych układów znajduje się na wejściu pierwszych członów opóźniających (450 i 180ns), drugi natomiast za pierwszym 100ns członem opóźniającym (patrz rys. 1). Dzięki temu uzyskano pewność, że jak długo amplituda sygnału luminancji na wejściu pozostanie w dopuszczalnym zakresie, tak długo nie wystąpią przesterowania stopni wynikające z przesunięcia ich punktów pracy. Stopień próbkowania to zwykły układ regulacji klampowany impulsami rozpoczynającymi się 1ms po narastającym zboczu impulsu *Burst* (BT) i kończącym się dokładnie w miejscu gdzie impuls BT kończy się. Dzięki temu przesunięciu uwzględnia się opóźnienie sygnału luminancji występujące w członach opóźniających leżących przed układem próbkowania. Otrzymywane każdorazowo podczas testowania napięcie korekcji zapamiętywane jest, do czasu następnego próbkowania, na zewnętrznych kondensatorach $C_{13/18}$ i $C_{14/18}$.

Automatyczna regulacja czasu opóźnienia

Czas opóźnienia pojedynczego członu opóźniającego zależny jest od stałej czasowej RC szerokopasmowego czwórnika. Powszechnie wiadomo, że jedną z właściwości układów scalo-



Rys.3. Przebieg ważniejszych sygnałów automatycznej regulacji opóźnienia w czasie trwania wygaszania pionowego.

nych są duże rozrzuty tolerancji wartości elementów wykonanych w strukturze półprzewodnika, takich, jak np. rezystory i kondensatory. Bez szczególnych środków zaradczych należałoby liczyć się z dużymi rozrzutami czasów opóźnienia w układach pracujących wg opisanej procedury. Wynika z tego, że w praktycznych układach wymagana jest indywidualna regulacja całkowitego czasu opóźnienia wszystkich członów opóźniających. Pomijając nakład czasu pracy na taką regulację, nie eliminuje się w ten sposób wpływu temperatury czy wahania napięcia zasilania na wartość czasu opóźnienia.

Relacje tolerancji wszystkich elementów powstałych w strukturze półprzewodnika można łatwo zminimalizować. W praktycznym zastosowaniu oznacza to, że stosunki stromości charakterystyk tranzystorów (a przez to rezystancji), jak również stosunki pojemności kondensatorów zintegrowanych w jednej strukturze półprzewodnika, tylko w niewielkim stopniu odbiegają od wartości zakładanej. Inaczej mówiąc, jeżeli rezystory lub kondensatory będą miały odchyłki od wartości zakładanych, to odchyłki te będą procentowo zbliżone. Dlatego można założyć, że czasy opóźnienia pojedynczych członów linii opóźniającej będą miały niemal równe odchyłki od wartości wymaganej.

Kiedy więc czas opóźnienia pojedynczego członu lub suma czasów opóźnienia większej ilości członów linii opóźniającej będą zmienione poprzez wspólną zmianę wartości wszystkich rezystancji i pojemności to tym samym uzyska się małe tolerancje czasów opóźnienia dowolnej kombinacji członów opóźniających. Regulacja taka musi być wykonywana automatycznie i okresowo, eliminuje się w ten sposób wpływ czynników zakłócających pracę układu.

Automatyczne strojenie wykonywane jest w układzie regulacji. Mierzoną rzeczywistą wartość czasu opóźnienia porównuje się z wartością wymaganą. Wykryta odchyłka powoduje pojawienie się sygnału korekcji zmieniającego tak czas opóźnienia układu, aby różnicę między czasem rzeczywistym i wymaganym doprowadzić do zera.

W czasie trwania procesu regulacji niemożliwe staje się użycie toru opóźniającego do właściwego celu jakim jest opóźnianie sygnału luminancji. Przeszkodę tę ominięto wykonując pomiar rzeczywistego czasu opóźnienia w czasie trwania wygaszania pionowego sygnału luminancji. Do ustalania rzeczywistego czasu opóźnienia nie używa się specjalnych impulsów pomiarowych, lecz dodatkowego wzmacniacza, który w trakcie trwania wygaszania pionowego jest tak włączany w układ sprzężenia zwrotnego, że powoduje powstawanie oscylacji. Okres powstającego samowzbudnego przebiegu prostokątnego odpowiada dokładnie podwójnemu czasowi opóźnienia całej pętli oscylatora t_S, składającemu się z sumy czasów opóźnienia toru luminancji t_L i dodatkowego czasu opóźnienia t_V wzmacniacza. Odpowiedni schemat blokowy pokazuje rysunek 2.

$$T_{OSC} = 2\ t_S = 2(t_L + t_V) \qquad (1)$$

Współczynnik 2 we wzorze (1) wynika stąd, że oscylator przełączany jest każdorazowo między dwoma poziomami po czasie opóźnienia t_S tak, że po dwóch przełączeniach znajduje się ponownie w stanie wyjściowym.

Podczas regulacji toru opóźniającego podłączane są wybrane, zawsze te same, człony opóźniające. Są to następujące człony 450ns, 180ns, 90ns, 45ns, 90ns i 100ns. Tak więc wartość nominalna czasu opóźnienia używanego do procesu regulacji wynosi 955ns. W bloku regulacji, jako referencyjny czas pomiarowy T_M, używany jest T_Z (pochodzący od okresu trwania linii) pomniejszony o połowę czasu trwania impulsu *Burst* T_{BT}.

$$T_M = T_Z - T_{BT}/2 \qquad (2)$$

Przy szerokości impulsu *Burst* wynoszącym 4μs i czasie trwania linii wynoszącym 64μs czas T_M przyjmuje wartość 62μs.

Czas T_M jest znacznie większy niż przewidywana wartość opóźnienia podczas regulacji $T_M >> t_L$. Dlatego też czas T_M będzie używany do pomiaru nie pojedynczego, lecz 32-krotnego czasu opóźnienia t_L. W tym celu sygnał OS z generatora doprowadza się do pięciostopniowego układu dzielnika, który obniża częstotliwość oscylatora do wartości $f_{OSC}/32$, a tym samym 32 razy podwyższa jego okres drgań. Układ regulacji sprawia, że okres drgań podzielonego sygnału oscylatora C_{32} jest zgodny z czasem pomiaru T_M.

$$32T_{OSC} = T_{C32} = T_M \qquad (3)$$

Rozwiązując równania (1), (2) i (3) względem czasu opóźnienia t_L otrzymujemy

$$t_L = 1/64\ (T_Z - T_{BT}/2) - t_V \qquad (4)$$

Dla wartości $T_Z = 64\mu s$, $T_{BT} = 4\mu s$ i $t_V = 13.75ns$ otrzymuje się wcześniej wspomnianą wartość czasu opóźnienia $t_{LNOM} = 955ns$. Nominalny czas opóźnienia zależy nie tylko od czasu T_Z lecz także od czasu trwania impulsu *Burst* T_{BT} oraz od czasu opóźnienia wzmacniacza t_V. Wielkości $T_{BT}/128 = 31ns$ i $t_V = 14ns$ są w porównaniu z czasem nominalnym $t_{LNOM} = 955ns$ małe, toteż ich wielkości mają niewielki wpływ na czas opóźnienia t_L.

W układach TDA467x opisywany blok regulacji służący do automatycznego określania czasu opóźnienia składa się - jak wynika z rys.2 - z linii opóźniającej jako członu nastawnego, z przełącznika S_1 służącego do przełączania układu z trybu pracy do trybu pomiaru (oscylacji), stopnia wzmacniającego, dzielnika przez 32 oraz dyskryminatora fazy. Dalej znajduje się sterownik nadzorujący rozpoczęcie, przebieg i zakończenie procesu regulacji. Dostarcza on potrzebnych sygnałów przełączających, jak również sygnału referencyjnego dla dyskryminatora. Niezbędne sygnały przełączające sterownik wytwarza z dostarczonych z detektora *Sandcastle* sygnałów (BT) i (H+V).

W układzie znajduje się jeszcze przełącznik S_2, przy pomocy którego dokonuje się wyboru ilości włączonych członów opóźniających w trybie pomiaru i w trybie pracy.

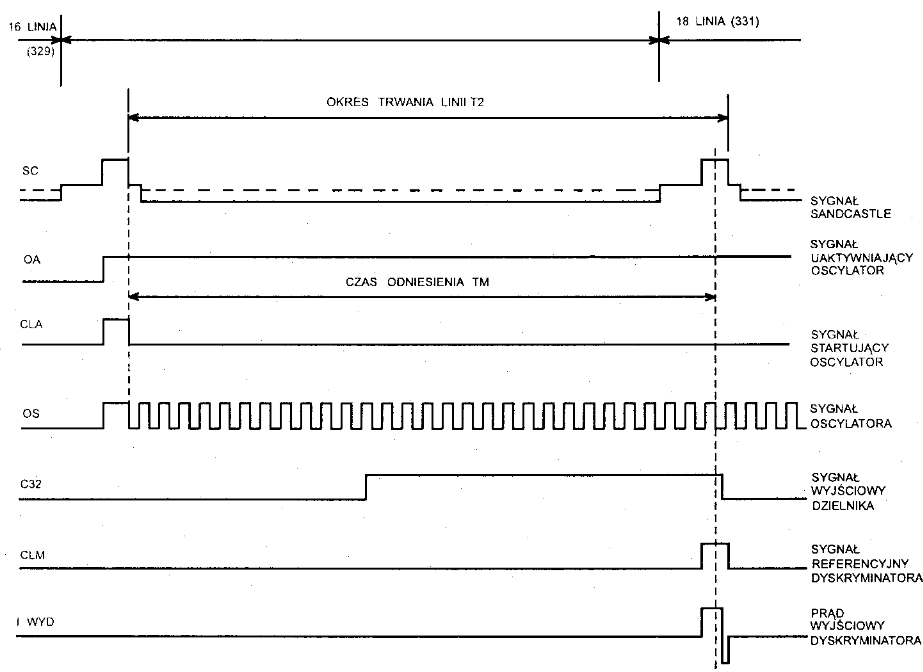
Praca bloku regulacji odbywa się w następujący sposób. Jak pokazuje rys. 3, sterownik, przy pomocy sygnału TDS *(Time Delay Select)* przełącza klucz S_2 po ośmiu liniach od rozpoczęciu każdego półobrazu. Klucz S_2 ustawiony zostaje w pozycje wyboru członów opóźniających wymaganych do dokonania samoregulacji. W pozycji tej pozostaje do czasu pojawienia się impulsu *Burst* w 19 lub 332 linii. Na ustawienie nowej kombinacji członów opóźniających układ sterownika ma do dyspozycji tylko osiem okresów linii (8x64μs), licząc od przedniego zbocza impulsu TDS.

Górne numery linii, jak również impulsy synchronizacji dotyczą pierwszego półobrazu. W nawiasach podano orientacyjne numery linii drugiego półobrazu. Należy jednak pamiętać, że położenie impulsów synchronizacji V pierwszego i drugiego półobrazu różni się o czas trwania połowy linii.

Właściwy przebieg procesu pomiarowego rozpoczyna się w 17(330) linii i jest dokładnie przedstawiony na rys.4 w postaci przebiegów czasowych. Sygnał OA (Oscylator aktywny) wytworzony w sterowniku powoduje przełączenie klucza S_1 z początkiem impulsu *Burst* w 17 (330) linii. Powoduje to zamknięcie pętli sprzężenia zwrotnego oscylatora. Jednocześnie sygnał CLA, którego przebieg jest zgodny z impulsem *Burst* w 17 (330) linii, ustawia dzielnik oraz wymusza wysoki stan na wyjściu wzmacniacza. To wymuszenie wysokiego stanu jest bardzo ważne ażeby oscylator rozpoczynał drgania z jednoznacznie ustaloną fazą. Start generatora następuje równocześnie z tylnym zboczem impulsu CLA, który wyzwala właściwy proces pomiarowy.

Generator dostarcza przebiegu prostokątnego OS. Dzielnik obniża jego częstotliwość w stosunku 1/32. Sygnał wyjściowy dzielnika oznaczony na rysunku C_{32} porównywany jest w znajdującym się za dzielnikiem dyskryminatorze fazy z sygnałem referencyjnym CLM, którego przebieg jest identyczny z impulsem testującym *Burst* występującym w 18 linii. Sygnał C_{32} określa znak wyjściowego prądu dyskryminatora i_{wyD}, a sygnał referencyjny CLM ustala wysoki poziom dyskryminatora w stanie aktywnym tzn. prąd wyjściowy dyskryminatora będzie włączony. Kiedy tylko tylne zbocze sygnału C_{32} opadnie w czasie trwania impulsu *Burst* w 18 (331) linii, prąd wyjściowy dyskryminatora i_{wyD} z powodu trwania impulsu CLM jest dodatni. Natychmiast po pojawieniu się tylnego zbocza sygnału C_{32} zmienia się kierunek prądu dyskryminatora i_{wyD} by w końcu po wystąpieniu tylnego zbocza impulsu CLM powtórnie zaniknąć.

W przypadku wystąpienia tylnego zbocza impulsu C_{32} dokładnie w środku impulsu CLM oba odcinki czasowe, w których prąd wyjściowy dyskryminatora i_{wyD} jest raz dodatni raz



Rys.4. Przebieg ważniejszych sygnałów automatycznej regulacji czasu opóźnienia podczas wyznaczania odchyłki od wartości zadanej w zakresie 17 i 18 (ew. 330 i 331) linii.

ujemny, są sobie równe. W takim przypadku średnia wartość prądu I_{wyDAV} zbliża się do zera. Wystąpienie tylnego zbocza sygnału C_{32} przed środkiem impulsu CLM powoduje, że wartość średniego prądu jest ujemna. Natomiast, gdy tylne zbocze sygnału C_{32} wystąpi za środkiem impulsu CLM prąd ten jest dodatni. Dyskryminator działa jak detektor położenia fazy tylnego zbocza impulsu C_{32} względem środka impulsu referencyjnego CLM.

Prąd wyjściowy dyskryminatora i_{wyD} płynie przez zewnętrzny kondensator $C_{2/18}$ podłączony do wyprowadzenia 2 układu scalonego. Napięcie panujące na tym kondensatorze stanowi sygnał odniesienia do ustawiania czasu opóźnienia linii opóźniającej. Napięcie to zmienia prąd spoczynkowy tranzystorów w przetwornikach napięciowo-prądowych wchodzących w skład szerokopasmowych aktywnych układów czwórnikowych, a tym samym rezystorów będących składowymi członów RC.

W czasie strojenia, poprzez regulację wybranych członów opóźniających, zmieniany będzie czas opóźnienia linii opóźniającej. Proces ten będzie trwał tak długo, dopóki tylne zbocze sygnału C_{32} nie opadnie dokładnie w połowie trwania sygnału referencyjnego CLM oraz kiedy prąd i_{wyDAV} zaniknie, czas odniesienia T_M odpowiadać będzie dokładnie 32 krotnemu okresowi generatora. Opisany układ regulacji z przedstawionym sposobem działania w pełni eliminuje wszelkie odchylenia od wymaganego czasu opóźnienia. Równanie (3) jest więc spełnione i czas t_L przyjmuje w procesie regulacji wymaganą wartość 955ns.

Z końcem impulsu *Burst* w 19 linii układ przechodzi ponownie do stanu normalnej pracy. Następuje przerwanie pętli oscylatora i ponowne podłączenie wybranych przez szynę I^2C członów opóźniających. Napięcie strojenia otrzymane podczas przebiegu procesu regulacji i zapamiętane na zewnętrznym kondensatorze $C_{2/18}$, poprzez sterowanie prądem spoczynkowym tranzystorów I_o, określa czas opóźnienia wszystkich członów opóźniających w czasie trwania jednego półobrazu. Podczas wygaszania pionowego w następnym półobrazie proces regulacji powtarza się i przebiega identycznie w opisany powyżej sposób.

Mimo, iż podczas przebiegu procesu regulacji na nominalną wartość ustawiana będzie tylko suma czasów opóźnienia ściśle wybranych członów opóźniających, to jednak z powodu małych tolerancji między elementami zbudowanymi w jednej strukturze półprzewodnika można wnioskować, że opisany przebieg regulacji usunie różnicę między wymaganym a wybranym czasem opóźnienia i pozostawi resztkowy błąd na dopuszczalnie niskim poziomie. Ważne jest, że regulacja ta eliminuje także wpływ czynników zewnętrznych, takich jak temperatura i zmiany napięcia zasilania.

c.d. w następnym numerze. 

Magnetowidy - zestawienie modeli o takiej samej konstrukcji mechanicznej (cz.12)

Model		Model bazowy	
SAMSUNG	VX721	SAMSUNG	SVX301
SAMSUNG	VX730	SAMSUNG	SVX301
SAMSUNG	VX732	SAMSUNG	SVX301
SAMSUNG	VX750	SAMSUNG	SVX307
SAMSUNG	VX770	SAMSUNG	SVX319
SAMSUNG	VX790	SAMSUNG	SVX322
SAMSUNG	VX970	SAMSUNG	SVX301
SAMSUNG	VX971	SAMSUNG	SVX301
SAMSUNG	VX972	SAMSUNG	SVX301
SAMSUNG	VX1260	SAMSUNG	SX1230
SAMSUNG	VX1561	SAMSUNG	VX1560
SAMSUNG	VX8220	SAMSUNG	SVX307
SAMSUNG	VX8225	SAMSUNG	SVX307
SANSUI	SV77	FUNAI	VCR5800
SANSUI	SVR5030	JVC	HR7200
SANSUI	SVR7010	JVC	HRD110
SANYO	MVR220	SANYO	VHR1100
SANYO	VHR14SP	SANYO	VHR4100
SANYO	VHR15SP	SANYO	VHR4100
SANYO	VHR16SP	SANYO	VHR4150
SANYO	VHR120	SANYO	VHR4300
SANYO	VHR130	SANYO	VHR4300
SANYO	VHR150	SANYO	VHR5350
SANYO	VHR1110	SANYO	VHR1100
SANYO	VHR1150	SANYO	VHR1100
SANYO	VHR1200	SANYO	VHR1100
SANYO	VHR2100	SANYO	VHR2300F
SANYO	VHR2300A	SANYO	VHR2300G

Model		Model bazowy	
SANYO	VHR2300B	SANYO	VHR2300F
SANYO	VHR2300EXA	SANYO	VHR2300G
SANYO	VHR2300EXB	SANYO	VHR2300F
SANYO	VHR3200	SANYO	VHR3100
SANYO	VHR3310	SANYO	VHR3300
SANYO	VHR4105	SANYO	VHR4100
SANYO	VHR4200	SANYO	VHR4100
SANYO	VHR4350	SANYO	VHR4150
SANYO	VHR4400	SANYO	VHR4300
SANYO	VHR4710	SANYO	VHRD4710
SANYO	VHR4890	SANYO	VHRD4890
SANYO	VHR5100	SANYO	VHR4300
SANYO	VHR5200	SANYO	VHR4300
SANYO	VHR5600	SANYO	VHR4300
SANYO	VHR7100	SANYO	VHR4300
SANYO	VHR7200	SANYO	VHR4300
SANYO	VHR7400	SANYO	VHR5300
SANYO	VHR7440	SANYO	VHR5300
SANYO	VHR7500	SANYO	VHR5350
SANYO	VHR7530	SANYO	VHR5350
SANYO	VHR7540	SANYO	VHR5350
SANYO	VHR7700	SANYO	VHR5700
SANYO	VHR7810	SANYO	VHR7800
SANYO	VHR8100	SANYO	VHR4300
SANYO	VHR8200	SANYO	VHR4300
SANYO	VHR8250	SANYO	VHR4150
SANYO	VHR8500	SANYO	VHR5350
SANYO	VHRD4400	SANYO	VHR4300
SANYO	VHRD4410	SANYO	VHR4300
SANYO	VHRD4500	SANYO	VHR4300

Model		Model bazowy	
SANYO	VHRD4600	SANYO	VHR4300
SANYO	VHRD4610	SANYO	VHR4300
SANYO	VHRD4700	SANYO	VHR4300
SANYO	VHRD4800	SANYO	VHR7800
SANYO	VHRD6700	SANYO	VHR4300
SANYO	VPR5800	SANYO	VTC5300
SANYO	VTC3000	SONY	SL3000
SANYO	VTC5010	SANYO	VTC5000
SANYO	VTC5100	SANYO	VTC5000
SANYO	VTC5150	SANYO	VTC5000
SANYO	VTC5350	SANYO	VTC5300
SANYO	VTC5400	SANYO	VTC5300
SANYO	VTC6000	SANYO	VTC5000
SANYO	VTC6500	SANYO	VTC5000
SANYO	VTC6510	SANYO	VTC5000
SANYO	VTC9100	SANYO	VTC9300
SANYO	VTC9500	SANYO	VTC9300
SANYO	VTCM11	SANYO	VTCM10
SANYO	VTCM15	SANYO	VTCM10
SANYO	VTCM20	SANYO	VTCM10
SANYO	VTCM21	SANYO	VTCM10
SANYO	VTCM25	SANYO	VTCM10
SANYO	VTCM31	SANYO	VTCM30
SCHAUB LOR	4722	SANYO	VHR4300
SCHAUB LOR	4742	SANYO	VHR5350
SCHAUB LOR	TR6917	SANYO	VHR2300G
SCHAUB LOR	TR6918	SANYO	VHR3100
SCHAUB LOR	TR6919	SANYO	VHR3300
SCHAUB LOR	V630	PHILIPS	VR6467
SCHAUB LOR	V660	JVC	HRD140
SCHNEIDER	SVC20	SCHNEIDER	SVC1200
SCHNEIDER	SVC23	HITACHI	VT11
SCHNEIDER	SVC25	FUNAI	VCR4000
SCHNEIDER	SVC240	FUNAI	VCR4000
SCHNEIDER	SVC245	SAMSUNG	VB510
SCHNEIDER	SVC246	GOLDSTAR	GHV1221P
SCHNEIDER	SVC250	FUNAI	VCR4000
SCHNEIDER	SVC255	FUNAI	VCR4000
SCHNEIDER	SVC260	FUNAI	VCR4800
SCHNEIDER	SVC262	FUNAI	VCR4530
SCHNEIDER	SVC264	FUNAI	VCR4800
SCHNEIDER	SVC265	FUNAI	VCR4800
SCHNEIDER	SVC266	FUNAI	VCR4800
SCHNEIDER	SVC270	HITACHI	VT100
SCHNEIDER	SVC275	FUNAI	VCR4800
SCHNEIDER	SVC276	FUNAI	VCR4800
SCHNEIDER	SVC365	FUNAI	VCR5800
SCHNEIDER	SVC366	FUNAI	VCR5800
SCHNEIDER	SVC375	FUNAI	VCR5800
SCHNEIDER	SVC376	FUNAI	VCR5800
SCHNEIDER	SVC465	PHILIPS	VR6290
SCHNEIDER	SVC475	PHILIPS	VR6290
SCHNEIDER	SVC476	PHILIPS	VR6290
SCHNEIDER	SVC480	PHILIPS	VR6380
SCHNEIDER	SVC500	PHILIPS	VR6585
SCHNEIDER	SVC560	FUNAI	VCR5800
SCHNEIDER	SVC561	PHILIPS	VR6290
SCHNEIDER	SVC562	PHILIPS	VR6290
SCHNEIDER	SVC565	FUNAI	VCR5800
SCHNEIDER	SVC566	FUNAI	VCR5800
SCHNEIDER	SVC567	FUNAI	VCR5800
SCHNEIDER	SVC568	FUNAI	VCR5800
SCHNEIDER	SVC571	PHILIPS	VR6290
SCHNEIDER	SVC572	PHILIPS	VR6290
SCHNEIDER	SVC574	PHILIPS	VR231
SCHNEIDER	SVC575	PHILIPS	VR231
SCHNEIDER	SVC576	FUNAI	VCR5800
SCHNEIDER	SVC577	PHILIPS	VR6290
SCHNEIDER	SVC580	FUNAI	VCR7000
SCHNEIDER	SVC600	PANASONIC	NVF65

Model		Model bazowy	
SCHNEIDER	SVC604	PANASONIC	NVF65
SCHNEIDER	SVC1200	FISHER	FVHP420
SCHNEIDER	TV10005	FUNAI	VCR4800
SEG	MV092	FUNAI	VCR4800
SEG	VCP4000	GOLDSTAR	VCP4000
SEG	VCP5500	FUNAI	VCR5800
SEG	VCR4530	FUNAI	VCR4530
SEG	VCR4540	FUNAI	VCR4530
SEG	VCR5000	SAMSUNG	VX616
SEG	VCR5500	FUNAI	VCR4530
SEG	VCR6500	FUNAI	VCR4530
SEG	VCR7500	FUNAI	VCR4530
SEG	VCR7600	FUNAI	VCR4530
SEG	VCR8000	FUNAI	VCR5800
SEG	VCR8500	FUNAI	VCR5800
SEG	VCR9500	FUNAI	VCR5800
SELECO	SV10	JVC	HRD520
SELECO	SV830	JVC	HRD170
SELECO	SV835	JVC	HDD210
SELECO	SV835S	JVC	HRD170
SELECO	SV840	JVC	HRD140
SELECO	SV850	JVC	HRD110
SELECO	SV855	ORION	VH600RC
SELECO	SV860	JVC	HRD140
SELECO	SV870	JVC	HRD180
SELECO	SV875	JVC	HRD330
SELECO	SV890	JVC	HRD300
SELECO	SV890S	JVC	HRD400
SELECO	SV899	JVC	HRD700
SELECO	SV950	JVC	HR2650
SELECO	SV960	JVC	HRS10
SELECO	SV1000	JVC	HRD110
SELECO	SV1050	ORION	VH2004
SELECO	SV1100	JVC	HRD565
SELECO	SV1300	JVC	HRD370
SELECO	SV1390	JVC	HRD750
SELECO	SV1500	JVC	HRD755
SELECO	SV1550	JVC	HRD520
SELECO	SVS300	JVC	HRS5000
SENTRA	GX8000	DAEWOO	VCR30DAP
SENTRA	GX8200	DAEWOO	VCR50
SENTRA	VCR8000	GOLDSTAR	GHV1221P
SENTRA	VX5000	DAEWOO	VCR50
SENTRA	VX8000	DAEWOO	VCR50
SENTRA	VX8400	DAEWOO	VCR12
SENTRA	VX8500	FUNAI	VCR4530
SENTRA	VX8600	FUNAI	VCR4530
SETRON	VCP1095	FUNAI	VCR4530
SETRON	VCR2090	DAEWOO	VCR12
SHARP	VC384	SHARP	VC381
SHARP	VC385	SHARP	VC381
SHARP	VC386	SHARP	VC381
SHARP	VC393	SHARP	VC390
SHARP	VC473	SHARP	VC483
SHARP	VC481	SHARP	VC471
SHARP	VC482	SHARP	VC481
SHARP	VC486	SHARP	VC483
SHARP	VC500	SHARP	VC402
SHARP	VC571	SHARP	VC402
SHARP	VC573	SHARP	VC402
SHARP	VC582	SHARP	VC581
SHARP	VC583	SHARP	VC581
SHARP	VC584	SHARP	VC581
SHARP	VC600	SHARP	VC579
SHARP	VC651	SHARP	VC579
SHARP	VC674	SHARP	VC579

Ciąg dalszy w następnym numerze

Filtry z falą powierzchniową w odbiornikach telewizyjnych

Andrzej Zegarek

W numerze 3/96 SE wyjaśniono zasadę działania filtrów z falą powierzchniową oraz zdefiniowano niektóre ich parametry. W tym artykule, w Tabelach 1 i 2 zgrupowano filtry z falą powierzchniową produkowane - w ciągu ostatnich kilkunastu lat, przez jednego z potentatów w dziedzinie produkcji filtrów SAW, firmę **Siemens-Matsushita.**

Z podanych tabel wynika jednoznacznie, które typy filtrów są przeznaczone do odbioru różnicowego, a które do odbioru quasi równoległego oraz to, które są jedno- a które dwustandardowe (zapis w kolumnie *częstotliwość różnicowa fonii* ma postać: dla jednostandardowych - pojedyncza wartość częstotliwości np. 6.5MHz, dla dwustandardowych - podwójna wartość częstotliwości np. 5.5/6.5MHz). Z zawartości tabel można wnioskować również które, filtry można brać pod uwagę w czasie próby zastępowania danego filtru innym.

Wszystkie wymienione w poszczególnych tabelach filtry mają jednakową kolejność wyprowadzeń (w odległości co 2.54 mm), oraz niemalże identyczne obudowy. Rysunki obudów oraz kolejność wyprowadzeń obydwu rodzajów filtrów (do odbioru różnicowego i quasi równoległego) przedstawiają rys. 1 i 2. Warto zauważyć, że zarówno kolejność wyprowadzeń jak i kształt obudowy typu SIP 5L/K jest taki sam jak dla filtrów polskiego producenta – ITME.

Litery występujące w typach obudowy wskazują na inny typ tworzywowej obudowy. Obudowa DIP 10 K jest nieco mniejsza niż obudowa DIP 10, zaś obudowa SIP 5 K jest również nieco mniejsza niż obudowa SIP 5 L.

Tabela 1. **Filtry z falą powierzchniową przeznaczone do odbioru różnicowego**

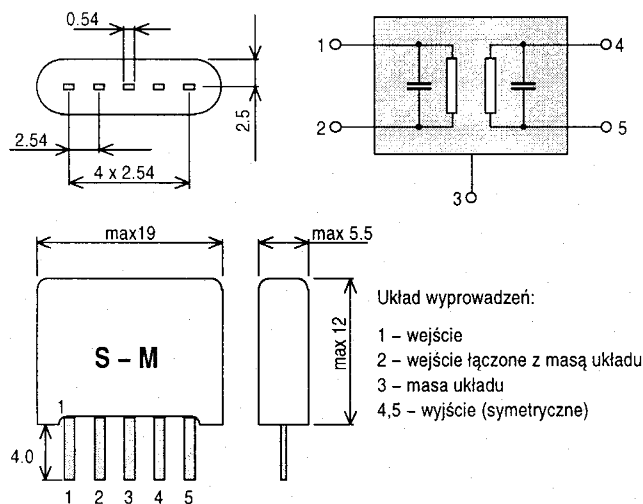
Nazwa	Częstotliwość pośrednia wizji [MHz]	Częstotliwość różnicowa fonii [MHz]	Typ charakterystyki grupowego czasu przejścia/ /tłumienie podnośnej fonii [dB]	Standard	Typ obudowy
OFW D 1952	38.00	6.5	C/21	D/K	SIP 5 L
OFW D 1954	38.00	6.5	N/20	D/K	SIP 5 L
OFW K 1950	38.00	5.5/6.5	F/20	D/K, B/G	SIP 5 L
OFW K 1950 M	38.00	5.5/6.5	F/19, 21	D/K, B/G	SIP 5 K
OFW K 2953	38.00	5.5/6.5	N,C/20	D/K, B/G	SIP 5 L
OFW K 2954	38.00	5.5/6.5	N,C/20	D/K, B/G	SIP 5 L
OFW G 1872 M	38.90	5.5	N/20	B/G	SIP 5 K
OFW G 1960 M	38.90	5.5	C/20	B/G	SIP 5 K
OFW G 1961 M	38.90	5.5	C/20	B/G	SIP 5 K
OFW G 1962 M	38.90	5.5	C/20	B/G	SIP 5 K
OFW G 1963 M	38.90	5.5	C/18	B/G	SIP 5 K
OFW G 1965 M	38.90	5.5	F/20	B/G	SIP 5 K
OFW G 1966 M	38.90	5.5	C/19	B/G	SIP 5 K
OFW G 1980 M	38.90	5.5	F/16	B/G	SIP 5 K
OFW G 1983 M	38.90	5.5	C/13	B/G	SIP 5 K
OFW G 1984 M	38.90	5.5...5.85	C/14, 14	B/G NICAM	SIP 5K
OFW J 1952 M	38.90	6.0	F/21	I	SIP 5 K
OFW J 1955 M	38.90	6.0	F/22	I	SIP 5 K
OFW J 1980 M	38.90	6.0...6.55	F/14, 14	I NICAM	SIP 5 K
OFW K 2950 M	38.90	5.5/6.5	C/20, 21	B/G, D/K	SIP 5 K
OFW K 2951	38.90	5.5/6.5	F/20, 21	B/G, D/K	SIP 5 L
OFW K 2951 M	38.90	5.5/6.5	F/21, 21	B/G, D/K	SIP 5 K
OFW K 2955 M	38.90	5.5/6.5	C/21, 20	B/G, D/K	SIP 5 K
OFW K 2960 M	38.90	5.5/6.5	C/14, 14	B/G, D/K	SIP 5 K
OFW K 2962 M	38.90	5.5/6.5	F/15, 15	B/G, D/K	SIP 5 K
OFW J 1951 M	39.50	6.0	F,C/22	I	SIP 5 L
OFW J 1953 M	39.50	6.0	F/22	I	SIP 5 L
OFW M 1859 M	45.75	4.5	F/17	M/N	SIP 5 K
OFW M 1861 M	45.75	4.5	F/17	M/N	SIP 5 K
OFW M 1953	45.75	4.5	F/21	M/N	SIP 5 L
OFW M 1957	45.75	4.5	F/21	M/N	SIP 5 L
OFW M 1958 M	45.75	4.5	F/20	M/N	SIP 5 L
OFW M 1962 M	45.75	4.5	F/20	M/N	SIP 5 K
OFW M 1963 M	45.75	4.5	F/20	M/N	SIP 5 L
OFW M 1966 M	45.75	4.5	C/19	M/N	SIP 5 L
OFW N 1950 M	58.75	4.5	F/18	M	SIP 5 L
OFW N 1951 M	58.75	4.5	F/18	M	SIP 5 K

Tabela 2. **Filtry Siemensa-Matsushity z falą powierzchniową do odbioru quasi równoległego.**

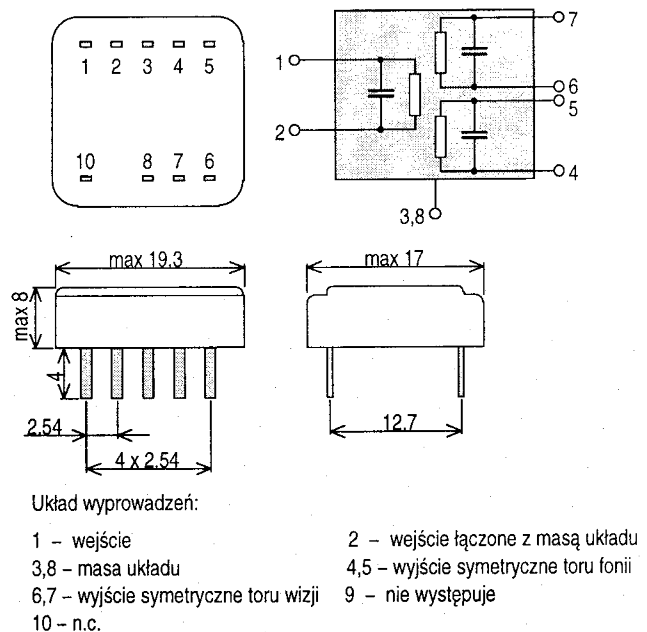
Nazwa	Częstotliwość pośrednia wizji [MHz]	Częstotliwość różnicowa fonii [MHz]	Typ charakterystyki grupowego czasu przejścia/ /tłumienie podnośnej fonii [dB]	Standard	Typ obudowy
OFW K 3201	38.00	5.5/6.5	F/40, 36	D/K, B/G	DIP 10
OFW K 3254	38.00	5.5/6.5	F/30, 48	D/K, B/G	DIP 10
OFW K 3264	38.00	5.5/6.5	C/39, 35	D/K, B/G	DIP 10 K
OFW G 3201	38.90	5.5	N,C/45	B/G	DIP 10
OFW G 3203	38.90	5.5	N/40	B/G	DIP 10
OFW G 3204	38.90	5.5	F, C/45	B/G	DIP 10
OFW G 3250	38.90	5.5	N, C/42	B/G	DIP 10
OFW G 3251	38.90	5.5	N, C/30	B/G	DIP 10
OFW K 3253	38.90	6.5/4.5	N,C	D/K, B/G, M	DIP 10
OFW G 3254	38.90	5.5	N/30	B/G	DIP 10
OFW G 3255	38.90	5.5	N/40	B/G	DIP 10
OFW K 3255	38.90	5.5...6.5	F	D/K, I, B/G	DIP 10
OFW G 3258	38.90	5.5...5.85	C/37, 25	B/G NICAM	DIP 10 K
OFW K 3202	38.90	5.5/6.5	F/38, 36	D/K, B/G	DIP 10
OFW J 3201	38.90	6.0	F/44	I	DIP 10
OFW J 3251	38.90	6.0	F/40	I	DIP 10
OFW G 3264	38.90	5.5...5.85	N/36	B/G NICAM	DIP 10
OFW G 3270	38.90	5.5...5.85	N/43	B/G NICAM	DIP 10
OFW J 3251	38.90	6.0...6.55	F/44, 48	I NICAM	DIP 10
OFW K3258	38.90	6.5...4.5	C/56, 28, 44, 1	D/K, I, B/G, M/N	DIP 10
OFW J 3250	39.50	6.0	F/40	I	DIP 10
OFW J 3252	39.50	6.0...6.55	F/59, 46	I NICAM	DIP 10 K
OFW J 3258	39.50	5.5/6.5	F/50, 48, 30	D/K, I, B/G	DIP 10
OFW J 3270	39.50	6.0	F/54	I NICAM	DIP 10
OFW M 3251	45.75	4.5	F/42	M/N	DIP 10
OFW M 3252	45.75	4.5	F/35	M/N	DIP 10
OFW M 3351	45.75	4.5	F/35	M/N	DIP 10
OFW N 3250	58.75	4.5	F/43	M	DIP 10
OFW N 3270	58.75	4.5	F/40	M	DIP 10

Uwaga: <u>Typ charakterystyki grupowego czasu przejścia:</u>

N: zgodna ze standardem
C: wg wymagań klienta
F: płaska



Rys.1. Rozkład wyprowadzeń, wymiary mechaniczne oraz schemat elektryczny filtru SAW przeznaczonego do różnicowego odbioru fonii, obudowa typu - SIL5L.



Rys.2. Rozkład wyprowadzeń, wymiary mechaniczne oraz schemat elektryczny filtru SAW przeznaczonego do quasi równoległego odbioru fonii, obudowa typu - DIP10.

Należy podkreślić, że istnieją filtry o konfiguracji wyprowadzeń odmiennej od standardowej, lecz nie dotyczy to filtrów wymienionych w tym artykule. ▣

Układy scalone firmy TOSHIBA

TA7176AP - układ fonii w odbiornikach telewizyjnych

TA7193P - układ chrominancji odbiorników telewizyjnych (system PAL)

Porady serwisowe

Kazimierz Kula, Zbigniew Malinowski, Zbigniew Krauze

OTVC Elemis 6310T

Po włączeniu odbiornika do sieci słychać w głośniku silny warkot (tak jakby przydźwięk sieci). Brak wizji i fonii, raster nieprawidłowy, nieskoordynowane przebiegi w pionie i w poziomie. Od góry raster jest rozdarty jasnym, szerokim pasem zwężającym się u dołu ekranu. Po sprawdzeniu okazało się, że uszkodzony jest tranzystor T508 - przedwzmacniacz tranzystora kluczującego. Po wymianie tranzystora (na taki sam typ, fabrycznie nowy), pojawia się wizja i fonia, ale synchronizacja zrywa w pionie i w poziomie. Pomaga dopiero wymiana tego tranzystora na tranzystor innego producenta tego samego typu, tj. BD139. **K.K.**

OTVC FUNAI TV 2003

Po około dwudziestu minutach pracy odbiornika obraz zaczyna się zwężać, a następnie wraca do normy (efekt pompowania). Sytuacja powtarza się przez kilka minut, po czym odbiornik wyłącza się.

Przyczyną tego stanu okazała się niestabilnie pracująca przetwornica napięcia zbudowana w oparciu o układ scalony STK7348 - uszkodzeniu uległ kondensator elektrolityczny C169 1μ/50V. Fragment schematu zasilacza odbiornika FUNAI TV2003 przedstawia rysunek 1. **Z.M.**

IC7 STK7348
D40 D38 D41 D39
300V
C146 150μ 400V
R138 270K
R137 270K
R132 10K
R133 27
T4
C169 1μ/50V


Rys.1.

OTVC METRON CR 3788

Po włączeniu odbiornik nie pracuje. Z kondensatora elektrolitycznego C301 47μ/160V na płycie bazowej wydobywa się dym (rozsadzony w wyniku wzrostu napięcia głównego zasilacza). Po sztucznym obciążeniu przetwornicy żarówką i włączeniu odbiornika pali się rezystor R508 1,5k.

Przyczyną tego stanu jest uszkodzenie kondensatora C808 10μ/50V. Po wymianie uszkodzonych elementów zasilacz w dalszym ciągu pracuje nieprawidłowo - napięcie głównej gałęzi zasilania jest zaniżone, słychać też głośny pisk przetwornicy.

Za ten stan odpowiedzialny okazał się kondensator C518 100μ/160V. Po wymianie uszkodzonego kondensatora odbiornik pracuje, jednak nie daje się wyłączyć do stanu czuwania. Elementem uszkodzonym okazał się tranzystor klucz Q508 2SC3309. **Z.M.**

OTVC ROYAL TV5125

Telewizor nie pracuje - po wyzwoleniu słychać jedynie pisk przetwornicy napięcia. Poszukiwanie usterki w układzie odchylania poziomego odbiornika doprowadza do zlokalizowania przyczyny uszkodzenia - jest nią dioda rewersyjna D405 BYW32 (w opisanym modelu odbiornika ROYAL nie zgadza się opis na płycie głównej - dioda ta była zamontowana w miejscu kondensatora C405). **Z.M.**

OTVC ROYAL model TV5103

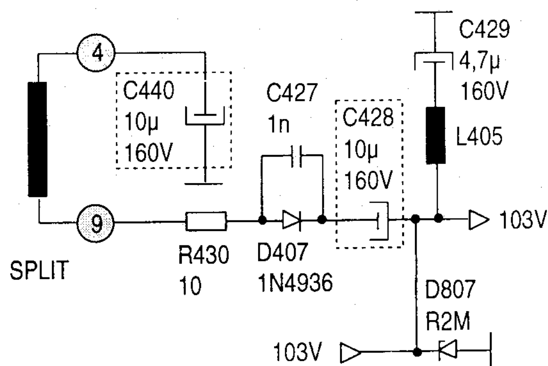
Odbiornik nie pracuje - brak wizji. Na ciemnym ekranie obserwujemy od czasu do czasu gwałtowne rozbłyski.

Przyczyną tego stanu jest usterka kondensatora elektrolitycznego C440 10μ/160V, która doprowadziła do zniszczenia kondensatora C428 10μ/160V.

Po wymianie uszkodzonych kondensatorów odbiornik w dalszym ciągu pracuje nieprawidłowo - na ekranie obserwujemy brak górnej części obrazu (czarny pas o szerokości około pięciu centymetrów), u dołu wzdłuż ekranu widoczne cienkie czarne linie.

Pomiar napięcia zasilającego układ odchylania pionowego wykazuje zaniżoną wartość napięcia około 22V (prawidłowa wartość to 25V), grzeje się też nadmiernie radiator układu scalonego AN5515.

Przyczyną tego stanu jest uszkodzenie układu scalonego I301 AN5515. Fragment schematu ideowego odbiornika TV5103 przedstawia rysunek 2. **Z.M.**



Rys.2.

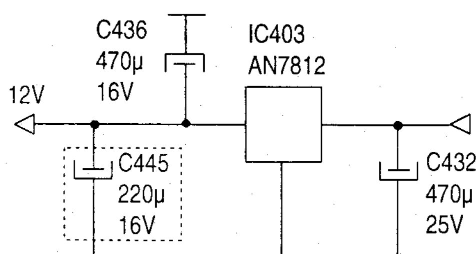
OTVC OTAKE 5130-2RC

Odbiornik pracuje, jednak wzdłóż całego ekranu obserwujemy dość szerokie (około pięć milimetrów) czarne postrzępione pasy.

Przyczyną tego stanu jest kondensator elektrolityczny C445 220µ/16V włączony w układzie stabilizatora 12V. Po wymianie kondensatora na nowy odbiornik pracuje prawidłowo.

Fragment schematu zasilacza 12V odbiornika 5130-2RC przedstawia rysunek 3.

Z.M.



Rys.3.

OTVC CONTEC MRV 5166

Brak odchylania pionowego, na ekranie widoczna pozioma biała linia. Po obejrzeniu płyty głównej zauważyłem odlutowaną jedną nóżkę rezystora R326. Dalsze badanie wykazało przerwę w kondensatorze C329 (220µF/50V). Po przylutowaniu rezystora i wymianie kondensatora pojawił się obraz na ekranie odbiornika lecz w górnej jego części (mniej więcej 1/3 ekranu) widoczne są białe linie powrotów. Kolejnym uszkodzonym elementem okazał się kondensator C328 (4,7µF/160V). Po jego wymianie obraz jest prawidłowy. Powyższe wskazówki można również wykorzystać przy naprawie odchylania pionowego w odbiorniku ANITECH M51T-DK. W tym przypadku odpowiednikiem kondensatora C329 jest kondensator C310 (220µF/50V), a kondensatora C328 - kondensator C307 (4,7Fµ/160V).

Z.K.

TUNER SATELITARNY AMSTRAD 350

W tym typie tunera satelitarnego bardzo często uszkodzeniu ulega przetwornica napięcia, gdy w sieci energetycznej wystąpi „przepięcie". Mimo, że bezpiecznik sieciowy nie ulega przepaleniu tuner pozostaje „martwy". W takim przypadku najczęściej uszkodzeniu ulegają elementy przetwornicy: TR600 (MJF18004), IC600 (CS3842A), R604 (2,2Ω), R602 (100k). Tranzystor MJF18004 z powodzeniem zastępowałem łatwiej dostępnym tranzystorem BUT11AX natomiast zamiennikami układu CS3842 mogą być układy KA3842lub UC3842. **Z.K.**

TUNER SATELITARNY THOMSON SRD 14

Po dłuższej eksploatacji i korzystaniu z eurozłącza TV tunera satelitarnego obraz na ekranie odbiornika telewizyjnego staje się bardzo ciemny, mocno „przekolorowany", traci synchronizację w pionie. Efekt ten początkowo może objawiać się okresowo, to znaczy obraz raz jest prawidłowy a następnie nieprawidłowy. Przełączenie wtyczki eurozłącza do gniazda VCR powoduje, że obraz jest prawidłowy. Uszkodzonym elementem okazał się tranzystor Q83 (pomiar miernikiem nie wykazuje uszkodzenia tego tranzystora). Jest to tranzystor przeznaczony do montażu powierzchniowego i oczywiście znajduje się on na płycie głównej od strony ścieżek. Proponuję trochę nietypowy sposób naprawy. Tranzystor Q83 należy ostrożnie wylutować np. podważając go skalpelem i używając lutownicy o małym grocie. Następnie przewiercić płytę główną w miejscach gdzie były przylutowane nóżki tego tranzystora. UWAGA: po przeciwnej stronie płyty "od strony elementów" przebiega ścieżka, którą bardzo łatwo można uszkodzić wiercąc płytę - należy bardzo dokładnie wyznaczyć miejsce wiercenia otworów. Po przewierceniu płyty uszkodzony tranzystor Q83 zastępujemy „zwykłym" tranzystorem BC557. Tranzystor ten montujemy od strony elementów przekładając jego nóżki przez wywiercone otwory.

Z.K.

OTVC ELEMIS MONITOR SYRIUSZ TC 700 i TC 506

Po kilku minutach pracy odbiornika znika obraz i dźwięk. Ekran staje się czarny, tak jak gdyby odbiornik przełączył się w tryb AV. Efekt ten może występować okresowo powodując pojawianie się i znikanie obrazu i dźwięku. Uszkodzonymi elementami okazały się tranzystory T902 i T903 (BC238B). Tranzystory te znajdują się na module EUROZŁĄCZA i TXT. Podobna usterka wystąpiła również w modelu MONITOR SYRIUSZ TC 506. W tym przypadku po kilku minutach pracy odbiornika znikał obraz i dźwięk. Na ekranie pojawiały się nieregularne białe poziome pasy a fonia była silnie zakłócana. Uszkodzonymi elementami okazały się tranzystory T903 i T905 (BC238B) znajdujące się na module EUROZŁĄCZA. **Z.K.**

OTVC FUNAI TV-2000T

Kilkakrotnie w tym modelu odbiornika spotkałem się z usterką polegającą na okresowym znikaniu obrazu i dźwięku. Na ekranie widzimy „zakłócenia" podobne do obrazu bez synchronizacji poziomej, brak jest fonii. Lekkie stukanie w obudowę odbiornika powoduje pojawianie się lub znikanie obrazu, co sugeruje tak zwany „zimny lut". Kontrola płyty głównej nie wykazała żadnych usterek. Okazało się, że „zimny lut" występuje na module TXT umieszczonym na bocznej ściance obudowy odbiornika. Najczęściej jest to niezbyt dokładnie przylutowane gniazdo, do którego prowadzi wiązka przewodów z płyty głównej.

Z.K.

OTVC STASSFURT 67-5202

Do wnętrza pracującego odbiornika przez nieuwagę użytkownika wlało się trochę wody. Spowodowało to przepalenie bezpieczników sieciowych oraz uszkodzenie przetwornicy. Nastąpiło zwarcie tranzystorów VT6005 (SU169), VT6004 (SD335) i VT6003 (SC308). Uszkodzeniu uległy również rezystory R6002 (220k) i R6011 (18). Przy wymianie tranzystorów możemy wykorzystać ich zamienniki: SU169 - BUX81 lub BU626A, SD335 - BD135, SC308 - BC308. **Z.K.**

Układ TDA9160, multistandardowy dekoder koloru i procesor odchylania (część 1)

Zbigniew Tychulski, Marek Wybieralski

Aktualnie panującym trendem w rozwoju nowych układów scalonych dla elektroniki powszechnego użytku jest minimalizacja wydatków na elementy zewnętrzne, osiągana dzięki rozbudowie wewnętrznych układów samoregulacji. Wzorcowym egzemplarzem układu nowej generacji jest procesor TDA 9160.

Telewizyjny układ scalony TDA 9160 skupia w jednym *chipie* multistandardowy dekoder koloru z procesorem synchronizacji i odchylania. Głównymi funkcjami tego układu jest rozdzielenie sygnału video na dwie składowe, luminancję i chrominancję, dekodowanie sygnału koloru oraz wytwarzanie sygnałów sterujących dla stopni końcowych odchylania pionowego i poziomego. Układ zoptymalizowany jest pod względem minimalizacji zewnętrznych elementów aplikacyjnych i automatycznej regulacji, w szczególności charakteryzuje się:

- automatycznym strojeniem wszystkich funkcji wewnętrznych,
- sterowaniem wszystkich ważnych funkcji, jak również informacją zwrotna o stanie układu odbywającą się poprzez szynę I²C,
- wbudowanym przełącznikim wybory sygnału wejściowego,
- wbudowanym filtrem video,
- układem automatycznego rozpoznawania systemu i multistandardowym dekoderem koloru (MSD) dla sygnałów w systemach PAL, NTSC i SECAM,
- inteligentnym układem synchronizacji dla odchylania poziomego i pionowego (50/60 Hz) z automatycznym dopasowaniem do obowiązującej normy i jakości sygnału wejściowego,
- przygotowaniem sygnału sterującego ramki V i korekcji E/W dla sprzężonego stałoprądowo wzmacniacza końcowego odchylania pionowego i impulsów sterujących linii H dla stopnia końcowego linii,
- korekcją geometrii dla odchylania H i V.

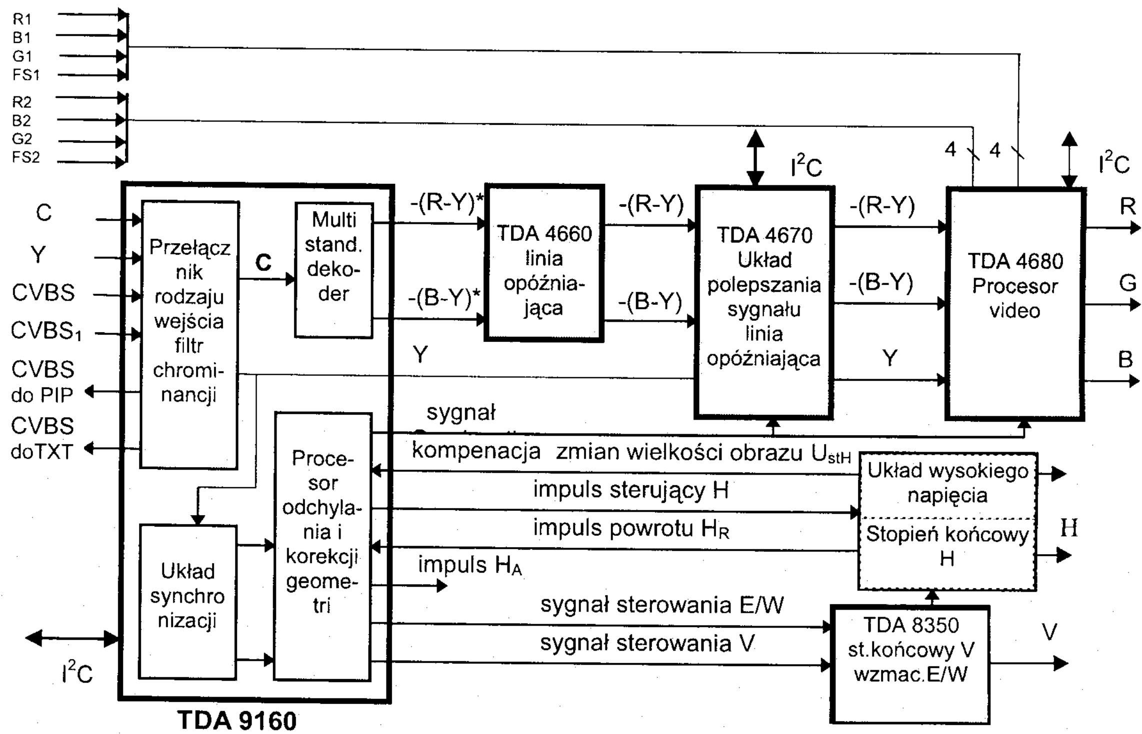
Podstawowe dane techniczne układu TDA9160 przedstawia tabela 1.

Umiejscowienie układu TDA 9160 w torze video odbiorników telewizyjnych pokazano na schemacie blokowym (Rys. 1). Sygnałami wejściowymi układu TDA 9160 mogą być dwa kompletne sygnały video lub sygnał S-VHS składający się z sygnału koloru (chrominancja) i sygnału luminancji wraz z impulsami synchronizacji. Do prawidłowego funkcjonowania układu wymagane są jeszcze impulsy powrotu linii H_R oraz napięcie sterujące U_{STH} do kompensacji zmian wielkości obrazu spowodowane wahaniami wysokiego napięcia. Wartość chwilowa napięcia U_{STH} stanowi jednocześnie kontrolę nad prawidłowością działania układu wysokiego napięcia. Wreszcie konieczne jest podłączenie obu przewodów szyny I²C.

Układ dostarcza sygnał luminancji Y oraz sygnały różnicowe koloru -(R-Y)* i -(B-Y)* otrzymane dla sygnałów w standardach PAL, SECAM lub NTSC przez demodulację synchroniczną. Dla sygnału w systemie SECAM układ TDA9160 wygasza dodatkowo jeden z dwóch sygnałów różnicowych w co drugiej linii zgodnie z naturalnym sposobem przesyłania sygnału chrominancji w tym systemie. Do tego, aby otrzymać ostatecznie sygnały -(R-Y) i -(B-Y) należy jeszcze w każdym z torów dodać dwie następujące po sobie linie. Dokonuje się tego w układzie TDA4660 (TDA4661) będącym podwójną linią opóźniającą każda o czasie opóźnienia 64µs. Układ TDA9160 dostarcza także impuls H do sterowania stopnia końcowego odchylania poziomego, impuls V oraz sygnał korekcji geometrii E/W do sterowania stopnia końcowego odchylania pionowego TDA8350. Wreszcie układ generuje impuls testujący znany

Tabela 1

Symbol	Parametr	Warunki	min.	typ.	max	Jednostka
V_{CC}	Napięcie zasilania		7.2	8.0	8.8	V
I_{CC}	Pobór prądu		-	50	0	mA
$V_{24, 26}$ (p-p)	Wartość szczytowa (p-p) sygnału video		-	1.0	-	V
V_{23} (p-p)	Wejście sygnału luminancji SVHS		-	1.0	-	V
V_{22} (p-p)	Napięcie wejściowe sygnału chrominancji SVHS		-	0.3	-	V
V_1 (p-p)	Napięcie wyjściowe sygnału luminancji		-	0.45	-	V
V_{25} (p-p)	Napięcie na wyjściu teletekst		-	1.0	-	V
V_2 (p-p)	Napięcie wyjściowe - (R-Y) sygnału chrominancji	PAL/NTSC	-	525	-	mV
V_2 (p-p)	Napięcie wyjściowe - (R-Y) sygnału chrominancji	SECAM	-	1.05	-	V
V_3 (p-p)	Napięcie wyjściowe - (B-Y) sygnału chrominancji	PAL/NTSC	-	665	-	mV
V_3 (p-p)	Napięcie wyjściowe - (B-Y) sygnału chrominancji	SECAM	-	1.33	-	V
V_{10}	Napięcie impulsów H_A		-	5.0	-	V
$I_{15, 16}$	Prąd wyjściowy sterujący końcówki odchylania pionowego		-	1.0	-	mA
I_{18}	Prąd wyjściowy sterujący końcówki odchylania poziomego		-	-	10	mA
I_{17}	Prąd wyjściowy sterujący końcówki korekcji E/W		-	-	0.9	mA
V_6	Poziom klampowania impulsu sandcastle		-	4.5	-	V
V_6	Poziom wygaszania impulsu sandcastle		-	2.5	-	V



Rys.1. Układ TDA 9160 w torze video odbiornika telewizyjnego.

jako impuls *Sandcastle* oraz impuls synchronizacji linii H_A.

Sposób pracy układu TDA9160, który łączy w sobie funkcje przełącznika wyboru sygnału wejściowego i filtru video, multistandardowego dekodera koloru, układu synchronizacji oraz procesora odchylania, przedstawiono na rysunku 2. Przełącznikiem 1 można poprzez szynę I²C dokonać wyboru sygnału wejściowego spośród dwóch sygnałów CVBS (kompletne sygnały video) oraz sygnału S-VHS. Przełącznikiem 2 można określić, który spośród sygnałów wejściowych powinien zostać wykorzystany np. w układzie PIP (obraz w obrazie).

Sygnał wybrany przy pomocy przełącznika 1 może być podany na zewnętrzne wyprowadzenie np. do układu teletekstu. Oba przełączniki obsługiwane są przez szynę I²C. Do koniecznego rozdzielania kompletnego sygnału video na sygnał podnośnej chrominancji i sygnał luminancji wykorzystuje się wbudowany w układ scalony filtr video.

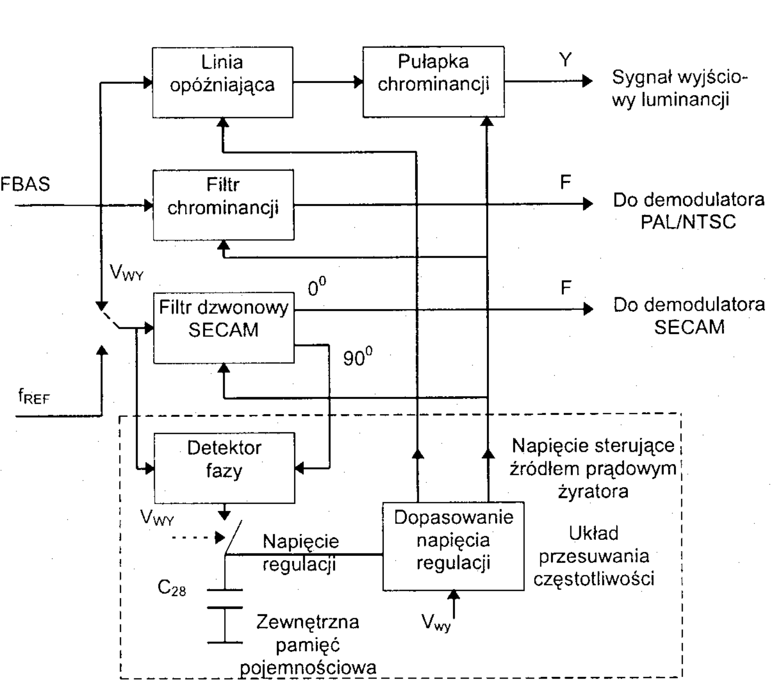
W torze sygnału koloru za układem regulacji amplitudy (ACC) znajduje się filtr wydzielania sygnału chrominancji dla systemów PAL i NTSC jak również filtr dzwonowy dla sygnałów w systemie SECAM; w kanale luminancji za linią opóźniającą znajduje się pułapka chrominancji. Linia opóźniająca służy do wyrównania czasów opóźnienia sygnałów w kanałach luminancji i chrominancji. Przy wykorzystaniu sygnału z wejścia S-VHS następuje wyłączenie pułapki chrominancji dla uniknięcia tłumienia wysokoczęstotliwościowych składowych sygnału luminancji.

Indukcyjności filtrów oraz linii opóźniającej symulowane są przez pojemności w układach żyratorowych i wraz z pojemnościami filtrów wbudowane w układ scalony. Strojenie filtru odbywa się przez zmianę stromości charakterystyki żyratora, której nachylenie zmienia się stałym prądem sterującym (przykładowo liniowa zależność współczynnika wzmocnienia tranzystora y_{21e} od stałego prądu emitera). Z proporcjonalnej zależności stromości charakterystyki żyratora od sterującego prądu stałego I_{ST} wynika, że częstotliwość rezonansowa filtru jest również proporcjonalna do tego prądu. Częstotliwość rezonansowa jest także w prosty sposób zależna od prądu I_{ST} więc proste staje się przełączanie filtru na różne częstotliwości rezonansowe poprzez odpowiednią zmianę prądu sterującego. W podobny sposób dokonuje się również opóźnianie sygnału luminancji w linii opóźniającej.

Układy scalone, jak powszechnie wiadomo, mają znaczne rozrzuty tolerancji. Niezbędna więc staje się regulacja filtrów. Aby uniknąć żmudnej i czasochłonnej pracy przy regulacji filtrów jest ona w procesorze TDA9160 wykonana automatycznie. Zasadę pracy tej części układu przedstawiono na rysunku 3. Do regulacji użyty jest, podany na wejście filtru, sygnał referencyjny o odpowiedniej częstotliwości. Sygnał wejściowy oraz przesunięty o 90° sygnał wyjściowy doprowadzone zostają do detektora fazy (stopień multiplikacji). W pojemnościowo zamkniętym żyratorze różnica faz między napięciem wejściowym a wyjściowym wynosi 90°, nie jest więc konieczny dodatkowy nakład na przygotowanie wyjściowego sygnału przesuniętego o 90° . Na kondensatorze spełniającym rolę zewnętrznej pamięci powstaje średnia wartość napięcia wyjściowego detektora fazy. Tak wytworzone napięcie steruje źródłem napięcia stałego służącego do regulacji filtru.

Zależność przesunięcia fazy między sygnałem wejściowym i wyjściowym filtru od częstotliwości powoduje, że średni prąd wyjściowy detektora fazy zanika przy częstotliwości rezonansowej filtru. Przy zamknięciu pętli sprzężenia zwrotnego filtr będzie więc nastrojony na częstotliwość wejściowego sygnału referencyjnego. Aby nie zakłócać transmitowanego sygnału regulację przeprowadza się tylko podczas trwania impulsów wygaszania pionowego, kiedy nie jest przenoszony sygnał użyteczny. Poza czasem trwania wygaszania pionowego

Rys.2. Schemat blokowy multistandardowego dekodera/ procesora synchronizacji TDA9160.



Rys.3. Zasada pracy układu regulacji filtrów.

na wejściu filtru musi być podany sygnał użyteczny, należy więc przerwać prąd płynący z detektora fazy na kondensator stanowiący pamięć zewnętrzną.

Filtr video wykorzystywany do pracy w różnych systemach musi pracować na różnych częstotliwościach rezonansowych. Do jego regulacji należałoby więc przewidzieć odpowiednio dużo sygnałów referencyjnych. Taki rozwiązanie byłoby jednak zbyt drogie. Ekonomiczniejsze rozwiązanie wykorzystuje fakt, że relatywnie łatwo uzyskuje się stan aby w jednym *chipie* stosunki tolerancji wartości rezystorów, kondensatorów i stromości charakterystyk tranzystorów utrzymane były na niewielkiej wartości poniżej 1%. Z tego też powodu do samoregulacji wszystkich filtrów wystarczy tylko jeden układ regulacji z jednym sygnałem referencyjnym oraz jednym filtrem referencyjnym.

W układzie TDA9160 jako sygnał referencyjny służący do regulacji filtrów używa się sygnał oscylatora referencyjnego dekodera systemu PAL/NTSC. Jako filtr referencyjny w układzie regulacji wykorzystuje się filtr dzwonowy SECAM, którego regulacja jest szczególnie krytyczna. Częstotliwość sygnału referencyjnego jest identyczna z częstotliwością

kwarcu wykorzystywanego w dekoderze PAL/NTSC, tak więc automatyczną regulację filtru wykonuje się na tą właśnie częstotliwość. Dla filtru chrominancji PAL/NTSC oraz dla pułapki chrominancji regulacja ta wykonywana jest z dużą dokładnością, gdyż małe tolerancje określane są poprzez właściwości elementów wbudowanych w układ scalony.

Wymagana częstotliwość rezonansowa filtru dzwonowego SECAM, wynosząca 4.286 MHz, leży około 3% poniżej częstotliwości sygnału referencyjnego (4.43 MHz). Z tego powodu wymagane jest, aby przy odbiorze sygnału w systemie SECAM źródło prądu stałego mające wpływ na częstotliwość filtru przełączone zostało w czasie trwania wygaszania pionowego na odpowiednio mniejszy prąd (około 3%). Występujące małe tolerancje muszą być bezwględnie dotrzymane z powodu dopuszczalnej niewielkiej odchyłki częstotliwości filtru dzwonowego SECAM.

Linia opóźniająca, znajdująca się w kanale luminancji, składa się z w pełni zintegrowanych czwórników przepustowych zrealizowanych z aktywnych żyratoropodobnych układów RC. Do regulacji opóźnienia sygnału w linii opóźniającej używa się również napięcia występującego na kondensatorze pamiętającym filtru regulacyjnego. Jest to możliwe, gdyż potrzebne opóźnienie sygnału jest mocno zależne od częstotliwości rezonansowej filtru. W ścieżce sygnału koloru za filtrem video znajduje się multistandarowy dekoder koloru składający się z demodulatora PAL/NTSC z sygnałem referencyjnym PLL (pętla fazowa , układ regulacji fazy), demodulatora SECAM, układu identyfikacji oraz układ sterowania dla automatycznego określania standardu odbieranego sygnału. W układzie regulacji fazy wytwarzającym sygnał referencyjny znajduje się dołączony tam układ regulacji *Hue* przy pomocy którego, poprzez szynę I^2C można dokonać zmiany odcienia barw dla standardu NTSC. Dzięki temu przestaje istnieć mający zastosowanie w dotychczasowych układach dekoderów zewnętrzny potencjometr regulacji funkcji *Hue*. Z powodu różnych częstotliwości nośnych wymaganych w systemach kodowania koloru w układzie TDA9160 przewidziano możliwość podłączenia dwóch zewnętrznych kwarców spełniających rolę sygnałów referencyjnych i przełączanych automatycznie w zależności od potrzeb układu. Gdyby ograniczyć się tylko do obróbki sygnału w jednym standardzie wystarczy podłączyć tylko jeden kwarc pasujący do tego standardu.

Demodulator SECAM zbudowany w oparciu o pętlę fazową PLL pracuje poprawnie tylko wtedy gdy częstotliwość wejściowego sygnału chrominancji mieści się w wymaganym zakresie pracy układu regulacji fazy. Aby upewnić się, że warunek ten jest spełniony przewidziano automatyczną regulację układu demodulatora SECAM-PLL. W tym celu podczas regulacji przeprowadzanej w czasie trwania wygaszania pionowego na wejście demodulatora podaje się sygnał referencyjny z oscylatora kwarcowego o częstotliwości 4.43 MHz i poprzez dodatkową gałęź dopuszczającą duży zakres odstrojenia wykonuje się regulację oscylatora PLL na częstotliwość referencyjną. Podczas trwania tego procesu na zewnętrznym kondensatorze odkłada się napięcie regulacji i pozostaje tam bez zmian tak długo, jak długo sygnał chrominancji występuje na wejściu demodulatora. Gwarantuje to poprawność pracy demodulatora SECAM także przy istniejących tolerancjach elementów w układzie scalonym.

Dla obu kanałów różnicowych w torze SECAM istnieje tylko jeden demodulator. Jest to związane z faktem, że sygnał wejściowy demodulatora zawiera na przemian z linii na linię część (R-Y) lub (B-Y). Z tych sygnałów tworzy się wymagany sygnał wyjściowy $(R\text{-}Y)^*$, powstający przez wygaszenie części (B-Y) oraz sygnał $(B\text{-}Y)^*$, w którym wygasza się część (R-Y).

Układ identyfikacji ustala, czy wybrany wewnętrznie standard koloru odpowiada standardowi sygnału wejściowego. Jeżeli tak nie jest, to układ identyfikacji będzie wewnętrznie tak długo przełączany na kolejny standard aż zgodność taka zostanie osiągnięta.

W części 2 zostanie przedstawiony opis układu TDA9160 związany ze sterowaniem układów odchylania pionowego i poziomego oraz opis rejestrów tego procesora. ▣

System kontroli dostępu w sieciach kablowych

Marek Wybieralski

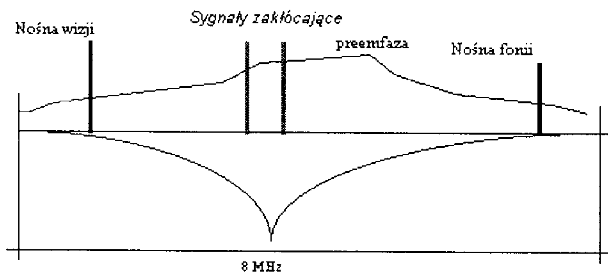
W "Serwisie Elektroniki" nr 9/96 został przedstawiony sposób kodowania programów *CANAL +* w przypadku indywidualnego odbioru tego programu.

Opisany poniżej system jest bardzo uproszczoną metodą kontroli dostępu do programów przesyłanych w sieci kablowej. Polega on na degradacji sygnału na wejściu sieci (w stacji odbiorczej - *headend*) i przywrócenia mu formy pierwotnej u Abonenta uprawnionego do odbioru programu. W przypadku *CANAL+* uprawnienia uzyskuje osoba będąca Abonentem sieci kablowej oraz posiadająca wykupiony abonament *CANAL+*. Przywrócenie formy pierwotnej sygnału następuje za pomocą filtra zaporowego (zwanego też filtrem pozytywnym) zainstalowanego w mieszkaniu uprawnionego Abonenta (odbiorcy).

Zasada funkcjonowania

W celu degradacji sygnału w stacji odbiorczej instaluje się urządzenie wprowadzające zakłócenie do sygnału telewizyjnego uniemożliwiając w ten sposób oglądanie programu wszystkim innym niż osoby uprawnione.

Warunkiem niezbędnym do włączenia urządzenia jest istnienie sygnału pośredniej częstotliwości lub dostęp do niego. Sygnał zakłócający mieszany jest z sygnałem pośredniej częstotliwości co pozwala na wykorzystywanie urządzenia degradującego sygnał bez względu na częstotliwość wyjściową modulatora lub przemiennika kanałowego. Dodatkowo sygnał poddawany jest preemfazie. Rysunek 2 wyjaśnia zasadę dzia-



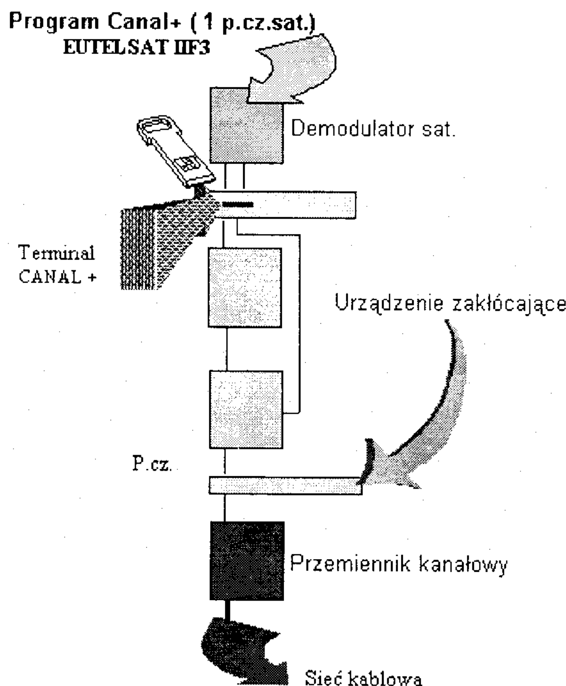
Rys.1.

łania tej formy kontroli dostępu do programów przesyłanych w sieci.

Należy przy tym zaznaczyć, że duża część sprzętu do odbioru satelitarnego będąca w użytkowaniu operatorów kablowych nie posiada możliwości pracy przez pośrednią. (np: stacja kompaktowa Hirschmann, Grundig, Kathrein, oraz typowe rozwiązania jak demodulator satelitarny - modulator kanałowy)

Odzyskanie formy pierwotnej programu

Filtr zaporowy (pozytywny) powinien być zainstalowany w mieszkaniu Abonenta. Instalacja filtrów „pozytywnych" na wejściu do mieszkania naraża je na dewastację lub kradzież przez osoby postronne. Zwykle włącza się go pomiędzy gniazdko abonenckie sieci kablowej, a odbiornik telewizyjny. Wycina on z sygnału telewizyjnego, przesyłanego programu, częstotliwości zakłócające, które zostały wprowadzone w stacji czołowej. Wprowadzona preemfaza kompensowana jest przez charakterystykę przenoszenia filtru. W ten sposób program odzyskuje formę czytelną dla Abonenta. Jeśli w sieci kablowej transmitowanych jest kilka programów tak zabezpieczonych

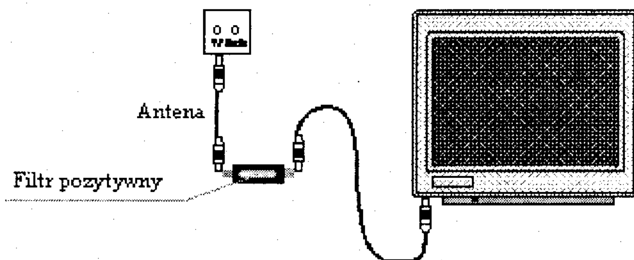


Rys.2.

to filtry w mieszkaniu Abonenta łączy się szeregowo. Z technicznego punktu widzenia filtr może być włączony także:

- na wejściu budynku,
- w pionie budynku,
- na określonym piętrze budynku.

Rozwiązania te jednak nie pozwalają na kontrolę dostępu do programu u indywidualnych odbiorców. W przypadku zawieszenia okresowego uprawnień do odbioru programu powoduje to komplikacje związane ze zmianą w umieszczeniu filtrów lub konieczność montażu filtru zaporowego na dany



Rys.3.

kanał w celu odcięcia określonej osoby, która te uprawnienia utraciła. By filtry odcinające nie zostały zdemontowane przez złodziei wymagane jest bardzo staranne ich zabezpieczenie przed dostępem osób nieupoważnionych, stąd też tego typy rozwiązanie może być stosowane jedynie w szczególnych przypadkach.

Uwaga: Opisana metoda kontroli dostępu powoduje wycięcie z sygnału wizyjnego wszystkich dodatkowych informacji przekazywanych na niewidocznych liniach obrazu. W związku z tym nie uzyskuje się dostępu do takich informacji jak TELETEXT choć jest on przekazywany wraz z programem do stacji czołowej operatora kablowego.

Walka z piractwem

System zabezpieczenia programu tą metodą jest mało skuteczny. Należy więc przewidywać pojawienie się na rynku pirackich filtrów, które zostaną wprowadzone na szeroką skalę. Dodatkowym zabezpieczeniem przed dostępem do programu jest używanie filtrów odcinających - kanałowych. w tych miejscach, gdzie całe grupy Abonentów sieci kablowej nie korzystają z odbioru np.: CANAL+. Rozwiązanie to zabezpiecza dodatkowo i utrudnia korzystanie z filtrów pirackich. W przypadku zmiany uprawnień (dostępu) filtry tego typu muszą być przemieszczane w inne miejsce sieci.

Informacje publikowane za zgodą Polskiej Korporacji Telewizyjnej CANAL+.



Układy PIP (część 3)

Marek Wybieralski

W „Serwisie Elektroniki" nr 8 i 9 przedstawione zostały opisy układów scalonych PIP firmy SIEMENS. W poniższym artykule przedstawiamy opisy typowych rozwiązań modułu PIP opartych na tych układach: SDA9086, SDA9087 oraz SDA9088.

Opis typowych rozwiązań modułu PIP

Podstawowym rozwiązaniem jest układ przedstawiony na rysunku 1.

Jako dekoder koloru systemu PAL/SECAM/NTSC został zastosowany układ scalony firmy Philips typu TDA4555 z wykorzystaniem klasycznej linii opóźniającej 64μs. Analogowy sygnał video z zewnętrznego źródła np. z magnetowidu zostaje zdekodowany w układzie TDA4555 i w postaci sygnałów różnicowych koloru -(R-Y) oraz -(B-Y) podany do przetwornika analogowo/cyfrowego SDA9087. Jednocześnie sygnał video zostaje podany do układu synchronizacji obrazka PIP, zbudowanego na układach scalonych TDA2595 oraz 4528. Zadaniem tych układów jest wytworzenie impulsu sandcastle (SC) potrzebnego dla dekodera koloru i układu przetwornika analogowo/cyfrowego SDA9087. Dodatkowo w układzie synchronizacji dla obrazka PIP, wytwarzane są impulsy V potrzebne dla układu procesora PIP SDA9088.

Układ SDA9087 przetwarza sygnały różnicowe koloru i sygnał luminancji Y (wytwarzane z sygnału video) na sygnały cyfrowe (każdy sygnał z rozdzielczością 5 bitów) i przekazuje je w wymaganym formacie do układu procesora PIP SDA9088. Dynamiczny zakres konwersji ustalany jest na poziomie $0{,}95x(V_{REFH} - V_{REFL})$.

Do układu PIP dodatkowo doprowadzane są sygnały synchronizacji z obrazu głównego odpowiednio HS_2 jako sygnał synchronizacji linii oraz VS_2 jako sygnał synchronizacji ramki. Sygnały te po przetworzeniu (sygnał HS_2 synchronizowany w pętli PLL w układzie SDA9086) i dopasowaniu poziomów podawane są do procesora PIP SDA9088 odpowiednio jako HSP (wyprowadzenie 10) i VSP (wyprowadzenie 11). Umożliwia to poprawne usytuowanie i synchronizowanie obrazka PIP względem ekranu głównego. Równoczesne dostarczanie do układu SDA9088 treści obrazka w postaci sygnałów cyfrowych (wyprowadzenia 19-27) oraz synchronizacji obrazka wstawionego tzn. synchronizacja linii BLNI (wyprowadzenie 1) i ramki VSI (wyprowadzenie 2) umożliwia na odtwarzanie treści z poprawną synchronizacją. Obrazek PIP w formie analogowych sygnałów kolorów podstawowych R, G, B (wyprowadzenia 5, 6, 7) oraz sygnału przełączania Select (wyprowadzenie 9) zostaje podany do procesora wizyjnego np. TDA4680 gdzie następuje jego "wstawienie" w główny tor sygnałowy

Funkcje PIP takie jak: włączenie/wyłączenie obrazka, wyświetlanie obrazka w dwóch rozmiarach - 1/16 lub 1/9 wielkości ekranu głównego, wyświetlanie kolorowej ramki wokół obrazka PIP, usytuowanie w jednym z czterech rogów ekranu, "zamrożenie obrazka" realizowane są w układzie SDA9088, natomiast sterowanie tego układu odbywa się po szynie I^2C z procesora sterującego.

Moduł zasilany jest z trzech napięć: dwóch zasilających część analogową: +12V i +5V oraz jednego napięcia zasilającego część cyfrową: +5V.

Bardziej nowoczesne rozwiązanie modułu PIP przedstawione jest na rysunku 2. Moduł stosowany jest w odbiornikach serii Siesta 3/3A produkcji Gdańskich Zakładów Elektronicznych. Jako dekoder koloru PAL/SECAM/NTSC został wykorzystany układ scalony firmy Philips typu TDA9160 sterowany szyną I^2C. W tym rozwiązaniu moduł PIP umożliwia podgląd kilku sygnałów podawanych na jego wejścia:

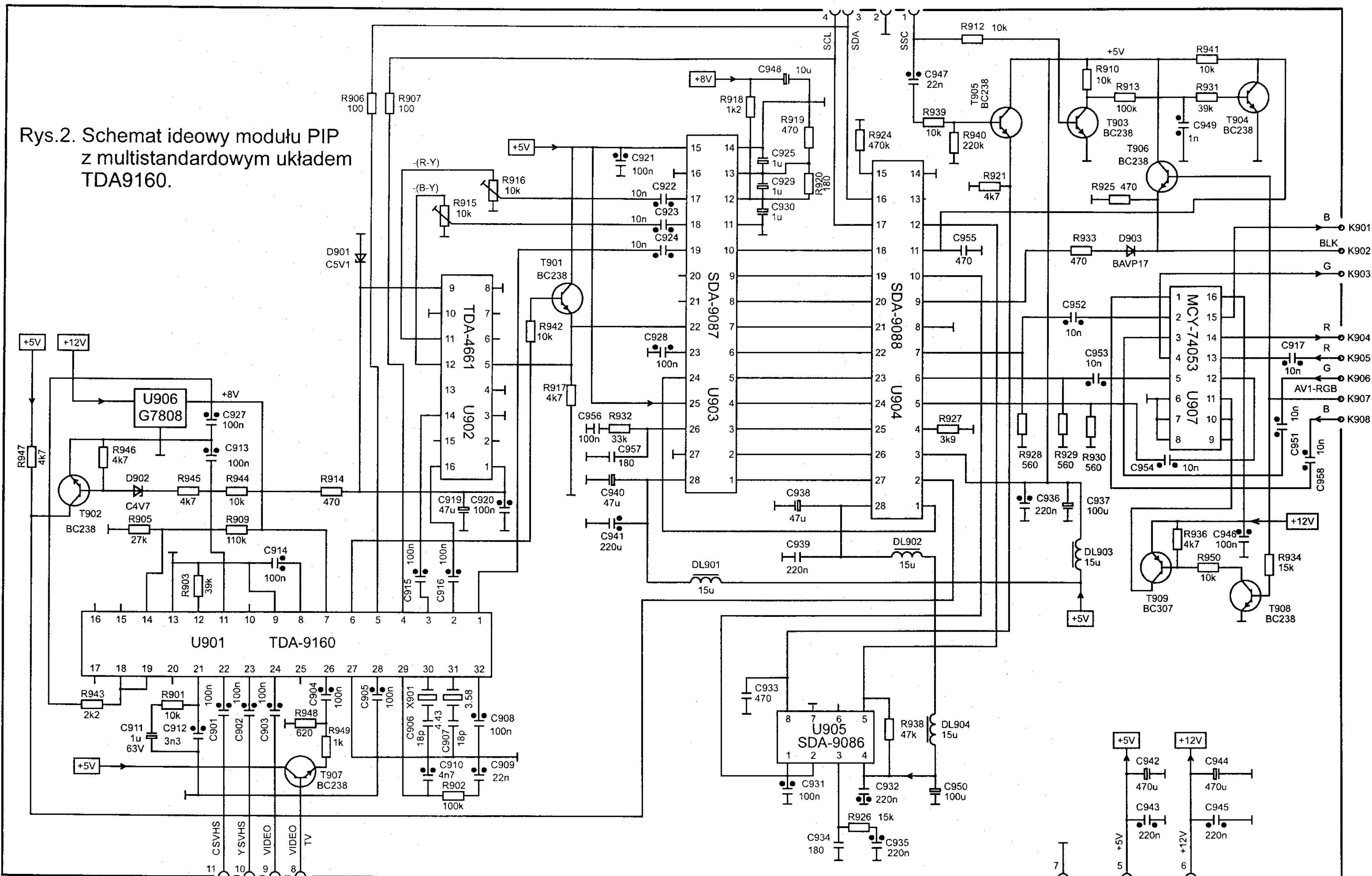
- sygnał video TV (obraz główny) - 8 wyprowadzenie modułu,
- sygnał video z eurozłącza (SCART) - 9 wyprowadzenie modułu,
- sygnał luminancji Y z wejścia SVHS - 10 wyprowadzenie modułu,
- sygnał chrominancji C z wejścia SVHS - 11 wyprowadzenie modułu.

Sygnały te podawane są poprzez kondensatory sprzęgające (C901÷C904) do wejść procesora koloru TDA9160 (U901). Tranzystor T907 na wejściu sygnału video TV pełni rolę wtórnika z układem dzielnika sygnału video zrealizowanym na rezystorach R948 i R949. We wspomnianym rozwiązaniu odbiornika, sygnał ten ma wartość około 2Vpp. Natomiast zgodnie z wymaganiami układu TDA9160, wartość napięć na wyprowadzeniach 24 i 26 powinna wynosić typowo 1Vpp. Przełączanie wejść Video TV/Video SCART/S-VHS odbywa się poprzez szynę I^2C. Po wyborze źródła wejściowego sygnał poddawany jest dalszemu przetwarzaniu w układach procesora TDA9160. W wewnętrznej pętli PLL synchronizacji linii dokonywana jest separacja impulsów H i V; wytwarzany jest impuls sandcastle SC (wyprowadzenie 6), wytwarzane są impulsy synchronizacji linii H_A (wyprowadzenie 10) oraz wytwarzane są impulsy V (otrzymywane z impulsów na wyprowadzeniu 11). Jak widać zastosowanie multistandardowego dekodera koloru z układem synchronizacji w znacznym stopniu upraszcza aplikację modułu PIP.

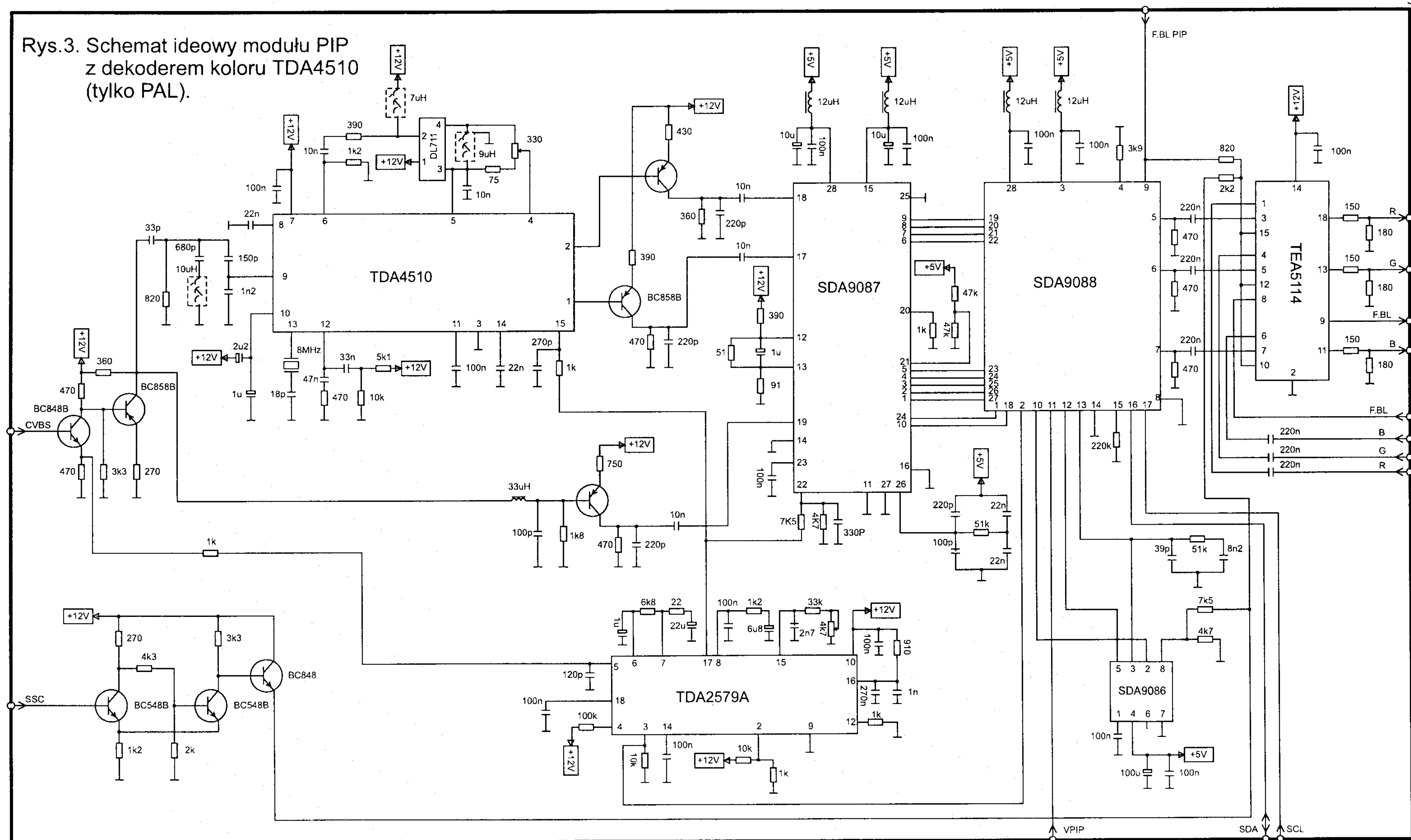
Układ scalony TDA9160 nie wymaga żadnych zewnętrznych elementów strojeniowych ani regulacyjnych. Do 30 wyprowadzenia układu dołączony jest rezonator kwarcowy o częstotliwości 4.43MHz odpowiedzialny za poprawne dekodowanie systemów SECAM i PAL, zaś do 31 wyprowadzenia dołączony jest rezonator kwarcowy o częstotliwości 3.58MHz odpowiedzialny za poprawne dekodowanie dodatkowo systemu NTSC (3.58MHz).



Rys.1. Podstawowy układ modułu PIP.



Rys.2. Schemat ideowy modułu PIP z multistandardowym układem TDA9160.



Rys.3. Schemat ideowy modułu PIP z dekoderem koloru TDA4510 (tylko PAL).

Na wyjściu dekodera koloru TDA9160 otrzymujemy zdekodowane sygnały: -(R-Y) wyprowadzenie 3, -(B-Y) wyprowadzenie 2 oraz sygnał luminancji Y wyprowadzenie 1.

Sygnały różnicowe poprzez pojemności sprzęgające C915 i C916 podawane są na wejście układu scalonego TDA4661 (U902) realizującego funkcję linii opóźniającej o opóźnieniu 64µs. Z wyprowadzeń 11 i 12 układu TDA4661 sygnały różnicowe poprzez potencjometry regulacyjne R916 i R915 (dopasowanie poziomów) i pojemności sprzęgające C922 i C923 podawane są do wejść układu scalonego SDA9087 (wyprowadzenia 17 i 18) pełniącego rolę przetwornika analogowo/cyfrowego. Dodatkowo do wyprowadzenia 19 przetwornika poprzez kondensator sprzęgający C24 doprowadzany jest sygnał luminancji. Przetworzone cyfrowe sygnały różnicowe oraz sygnał luminancji podawane są na wejścia procesora PIP SDA9088 (U904) gdzie odbywa się główne przetworzenie tych sygnałów mające na celu otrzymanie prawidłowego obrazu wstawionego w obraz główny.

Wyjścia kolorów podstawowych R, G, B procesora PIP SDA9088 (wyprowadzenia odpowiednio 5, 6, 7) podawane są na układ scalony UCY74053 (U906) pełniący rolę przełącznika sygnałów. Układ umożliwia przełączanie sygnałów RGB pomiędzy wychodzącymi z procesora PIP a podawanymi na gniazdo SCART (przychodzącymi z zewnątrz odbiornika telewizyjnego). Sygnałem ustalającym, który sygnał RGB będzie podawany do procesora wizyjnego jest sygnał określony opisem AV1-RGB (stan "H" sygnały RGB aktywne ze SCARTa, stan "L" RGB z PIP). Tranzystor T906 pełni rolę układu blokującego sygnał blanking towarzyszący sygnałom RGB obrazka PIP w czasie, gdy odbiornik przełączony jest na odtwarzanie sygnałów RGB ze SCARTa.

Pracą układu procesora PIP steruje układ synchronizacji z pętlą PLL - układ scalony SDA9086.

Moduł zasilany jest dwoma napięciami zewnętrznymi +5V (z podziałem na część cyfrową i analogową) oraz +12V. Wewnątrz modułu wytwarzane jest napięcie +8V z napięcia +12V (stabilizator U907) zasilające procesor TDA9160 oraz napięcie +5.6V zasilające układ TDA4661.

Duża ilość odbiorników „zachodnich" posiada dekoder koloru tylko systemu PAL. Takie rozwiązanie przedstawione jest na rysunku 3.

Układ aplikacyjny modułu zbliżony jest do rozwiązania przedstawionego na rysunku 1 z tą różnicą, że w układzie 3 zastosowano jeden układ scalony w układzie synchronizacji obrazka PIP typu TDA2579A, który wytwarza oba sygnały (linii i ramki) potrzebne do poprawnej pracy modułu PIP. Dodatkowo do przełączania sygnałów RGB został wykorzystany specjalistyczny układ scalony TEA5114 firmy Thomson.

Typowe uszkodzenia

Uszkodzenia procesora PIP

Najczęstszym uszkodzeniem w module PIP jest uszkodzenie procesora PIP SDA9088. W 90% jest to uszkodzenie interfejsu szyny I²C. Objawem jest brak możliwości wywołania obrazka na ekranie odbiornika lub w przypadku zwarcia szyny do masy zablokowanie pracy procesora sterującego, a tym samym zablokowanie pracy odbiornika telewizyjnego.

Brak synchronizacji wewnątrz obrazka PIP

W przypadku modułu PIP z dekoderem koloru opartym na układzie TDA9160 (rysunek 2) problem poprawnej synchronizacji może być związany z samą wadą układu scalonego (opis problemu był przedstawiony na łamach „Serwisu Elektroniki" w numerze 7/96: *Problemy z zastąpieniem układu TDA9160 przez TDA9160A*), polegającą na złym resetowaniu układu TDA9160 po pojawieniu się napięcia zasilającego.

Podobny objaw wystąpi, gdy uszkodzenie wystąpi w układzie przetwarzania sygnału sandcastle SC związanego z sygnałem obrazka wstawionego. Należy wówczas prześledzić przejście sygnału, począwszy od doprowadzenia do wejścia modułu aż do 22 wyprowadzenia układu scalonego SDA9087, w celu znalezienia zaniku sygnału lub stłumienia poziomu sygnału -max poziom sygnału sandcastle nie powinien być mniejszy niż $3.5V_{PP}$.

Niestabilne położenie obrazka na ekranie głównym

Za poprawną synchronizację obrazka PIP względem ekranu głównego odpowiedzialne są sygnały HSP i VSP. Często sygnały te (odpowiednio synchronizacja linii H i ramki V) są wydzielane z sygnału supersancastle SSC podawanego z toru głównego odbiornika (patrz rysunek 2). W przypadku braku synchronizacji w pionie uszkodzenie może wystąpić w układzie zbudowanym na tranzystorach T3 i T4 (należy prześledzić przejście sygnału aż do wyprowadzenia 11 układu SDA9088). W przypadku braku synchronizacji w poziomie należy prześledzić tor od tranzystora T905 poprzez układ scalony U905 (SDA9086) do wejścia 10 układu scalonego SDA9088.

Brak możliwości wywołania obrazka na ekranie

Pierwszą przyczyną może być uszkodzenie układu procesora PIP SDA9088 (patrz opis *Uszkodzenia procesora PIP).*

Jeżeli układy PIP są dobre i poprawnie pracują, tzn. po sprawdzeniu, że na wyjściach RGB procesora PIP SDA9088 występują poprawne sygnały, uszkodzenia należy szukać w układzie przełączników sygnałów RGB (na rysunku 2 układ scalony UCY74053, na rysunku 3 układ TEA5114) lub w układzie przełączającym (T908, T909).

Kolejną przyczyną może być źle ustawiony tryb serwisowy procesora sterującego np. w odbiorniku SIESTA 3A produkcji UNIMOR opcja PIP + została ustawiona jako "1" a nie "0" jak powinno być w tym przypadku (patrz SE nr 4/96 - opis trybu serwisowego mikrokontrolera SDA20563). Problem ten może wystąpić w przypadku wymiany pamięci nieulotnej. ▣

Chassis A7A OTVC SANYO - typowe uszkodzenia (c.d.)

Jerzy Jędrzejewski

DIAGRAM 7

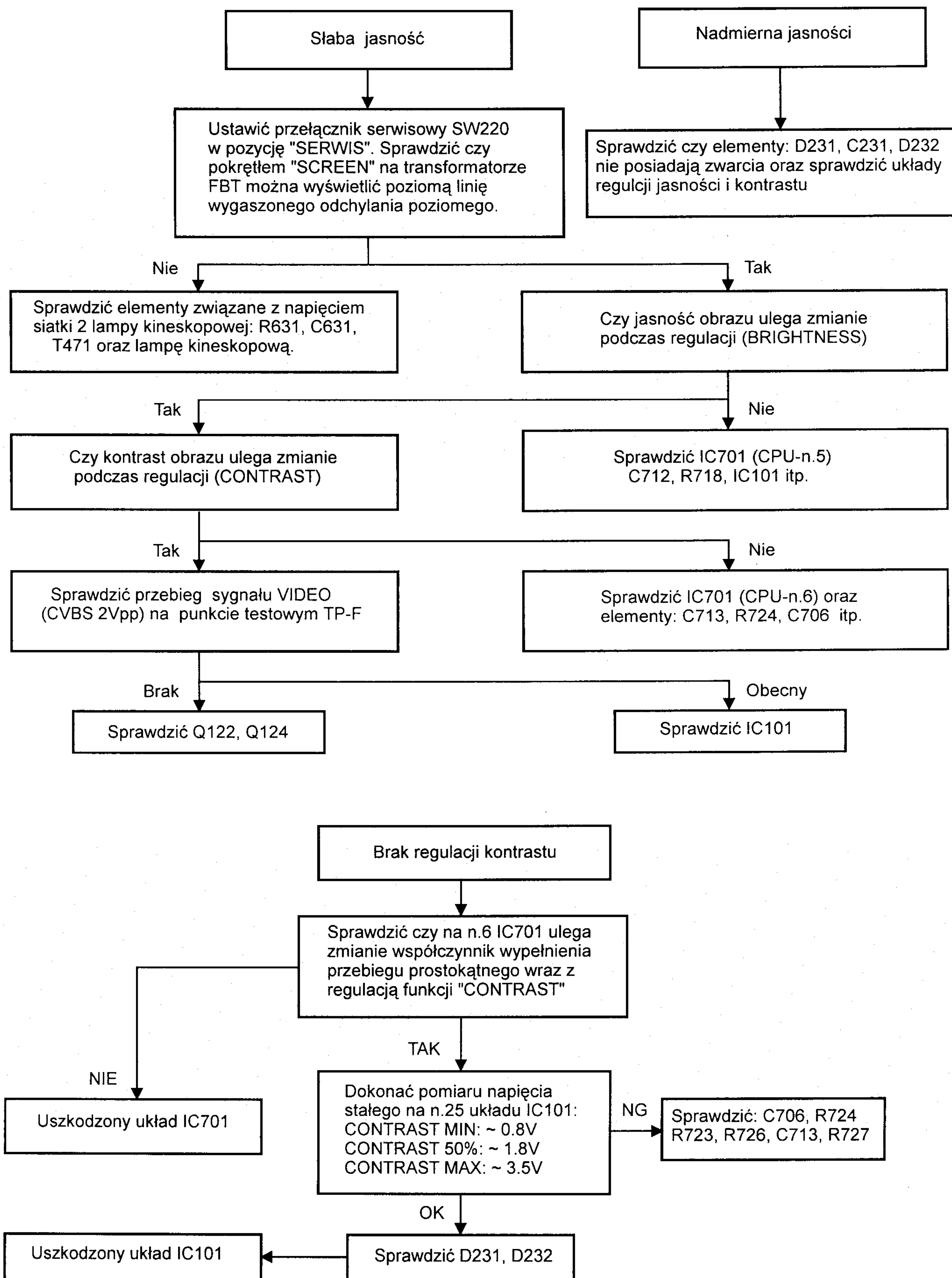


DIAGRAM 8

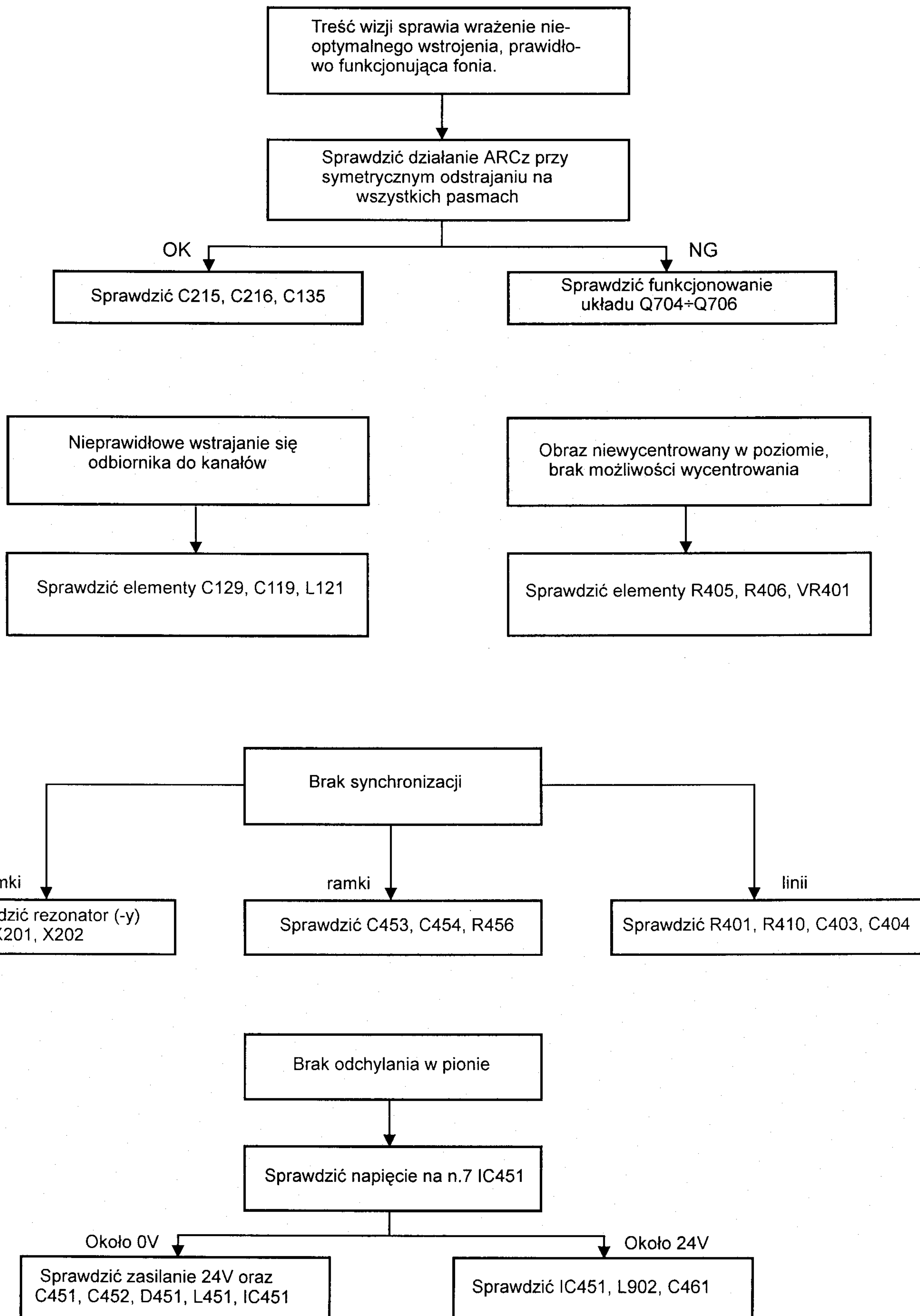
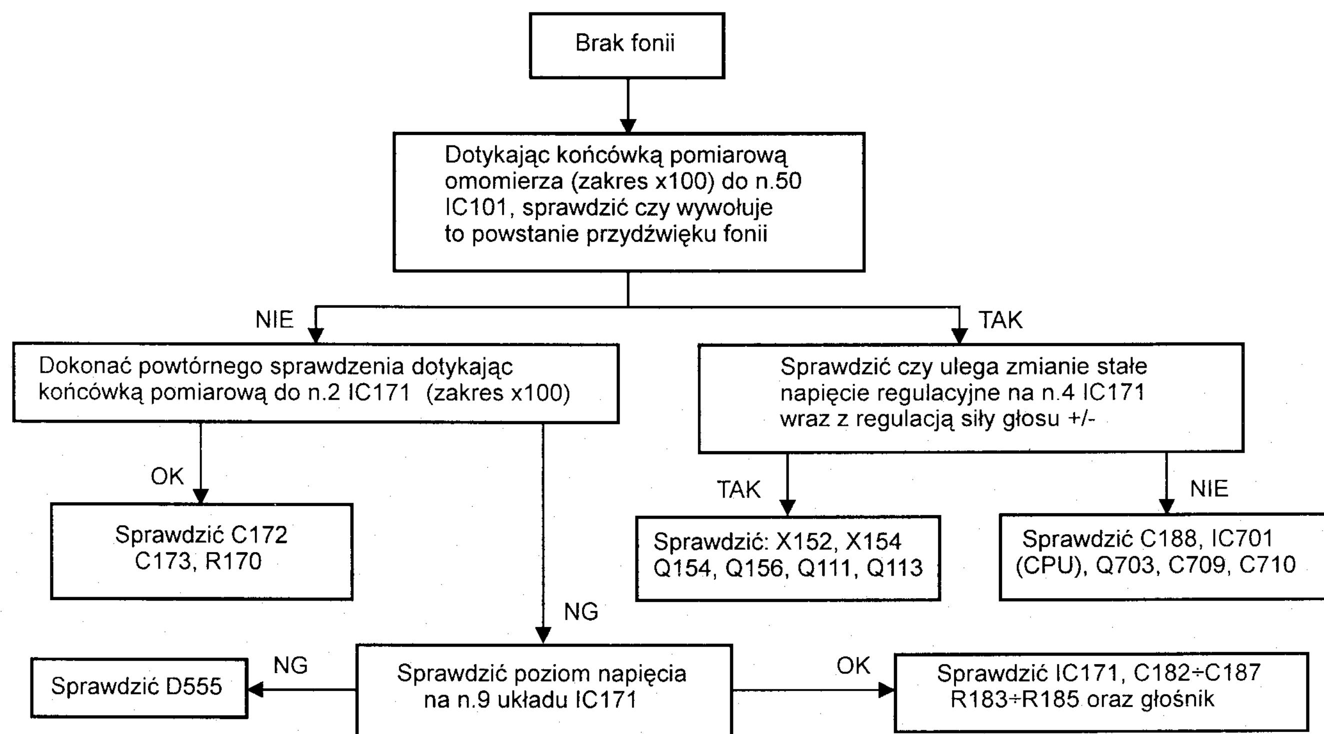
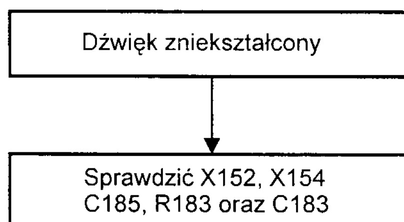
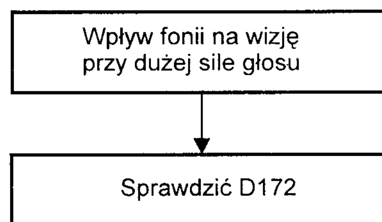

Treść wizji sprawia wrażenie nie-optymalnego wstrojenia, prawidło-wo funkcjonująca fonia.
Sprawdzić działanie ARCz przy symetrycznym odstrajaniu na wszystkich pasmach
OK
NG
Sprawdzić C215, C216, C135
Sprawdzić funkcjonowanie układu Q704÷Q706
Nieprawidłowe wstrajanie się odbiornika do kanałów
Sprawdzić elementy C129, C119, L121
Obraz niewycentrowany w poziomie, brak możliwości wycentrowania
Sprawdzić elementy R405, R406, VR401
Brak synchronizacji
linii i ramki
ramki
linii
Sprawdzić rezonator (-y) X201, X202
Sprawdzić C453, C454, R456
Sprawdzić R401, R410, C403, C404
Brak odchylania w pionie
Sprawdzić napięcie na n.7 IC451
Około 0V
Około 24V
Sprawdzić zasilanie 24V oraz C451, C452, D451, L451, IC451
Sprawdzić IC451, L902, C461

DIAGRAM 9


Brak fonii
Dotykając końcówką pomiarową omomierza (zakres x100) do n.50 IC101, sprawdzić czy wywołuje to powstanie przydźwięku fonii
NIE
TAK
Dokonać powtórnego sprawdzenia dotykając końcówką pomiarową do n.2 IC171 (zakres x100)
Sprawdzić czy ulega zmianie stałe napięcie regulacyjne na n.4 IC171 wraz z regulacją siły głosu +/-
OK
Sprawdzić C172 C173, R170
TAK
Sprawdzić: X152, X154 Q154, Q156, Q111, Q113
NIE
Sprawdzić C188, IC701 (CPU), Q703, C709, C710
NG
Sprawdzić D555
NG
Sprawdzić poziom napięcia na n.9 układu IC171
OK
Sprawdzić IC171, C182÷C187 R183÷R185 oraz głośnik


Dźwięk zniekształcony
Sprawdzić X152, X154 C185, R183 oraz C183


Wpływ fonii na wizję przy dużej sile głosu
Sprawdzić D172

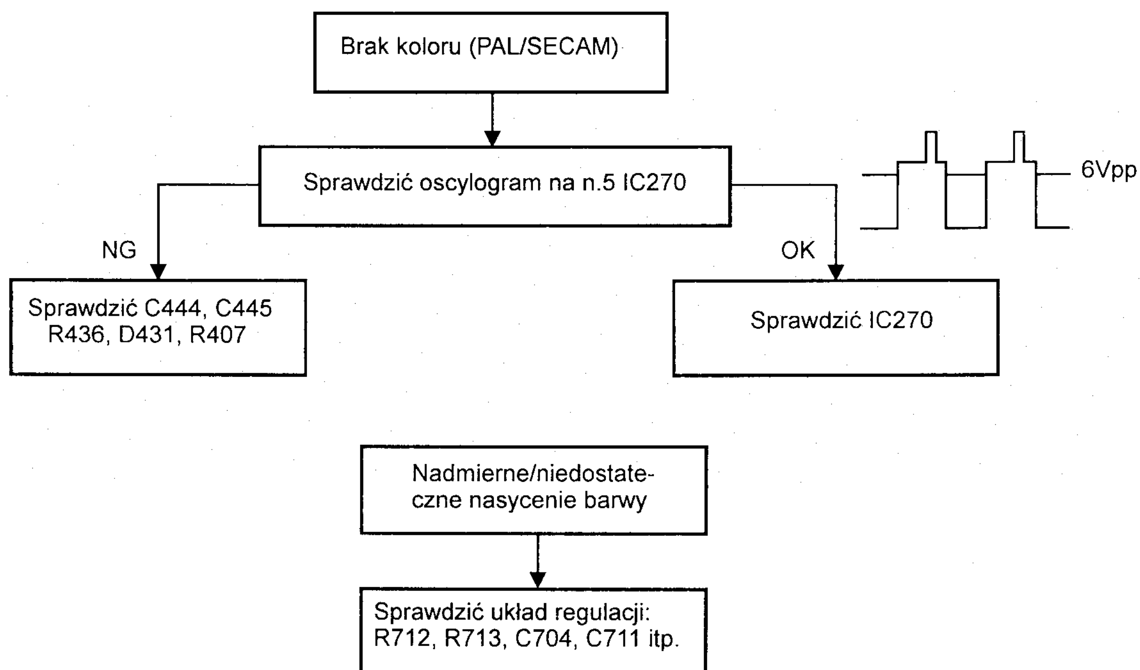
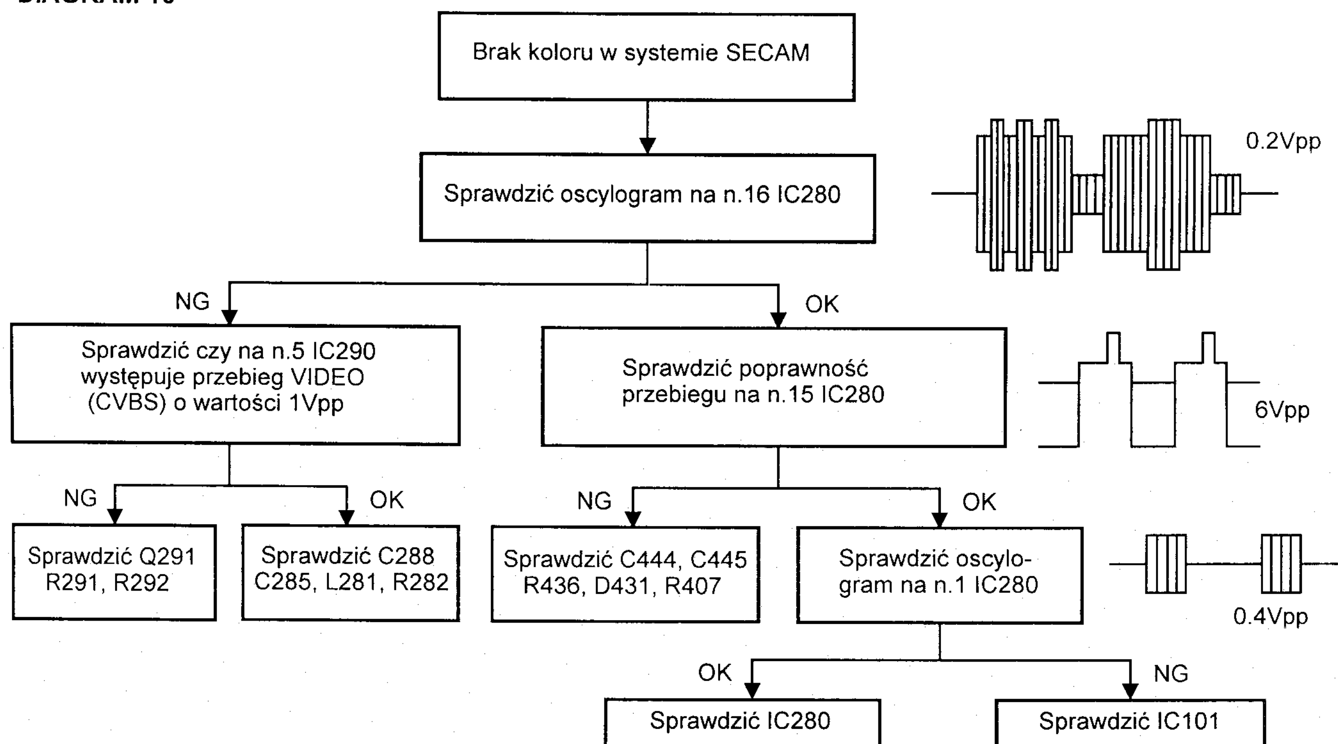

Brak koloru (PAL/SECAM)
Sprawdzić oscylogram na n.5 IC270
6Vpp
NG
Sprawdzić C444, C445 R436, D431, R407
OK
Sprawdzić IC270
Nadmierne/niedostateczne nasycenie barwy
Sprawdzić układ regulacji: R712, R713, C704, C711 itp.

DIAGRAM 10


Brak koloru w systemie SECAM
Sprawdzić oscylogram na n.16 IC280
0.2Vpp
NG
OK
Sprawdzić czy na n.5 IC290 występuje przebieg VIDEO (CVBS) o wartości 1Vpp
Sprawdzić poprawność przebiegu na n.15 IC280
6Vpp
NG
OK
NG
OK
Sprawdzić Q291 R291, R292
Sprawdzić C288 C285, L281, R282
Sprawdzić C444, C445 R436, D431, R407
Sprawdzić oscylogram na n.1 IC280
0.4Vpp
OK
NG
Sprawdzić IC280
Sprawdzić IC101

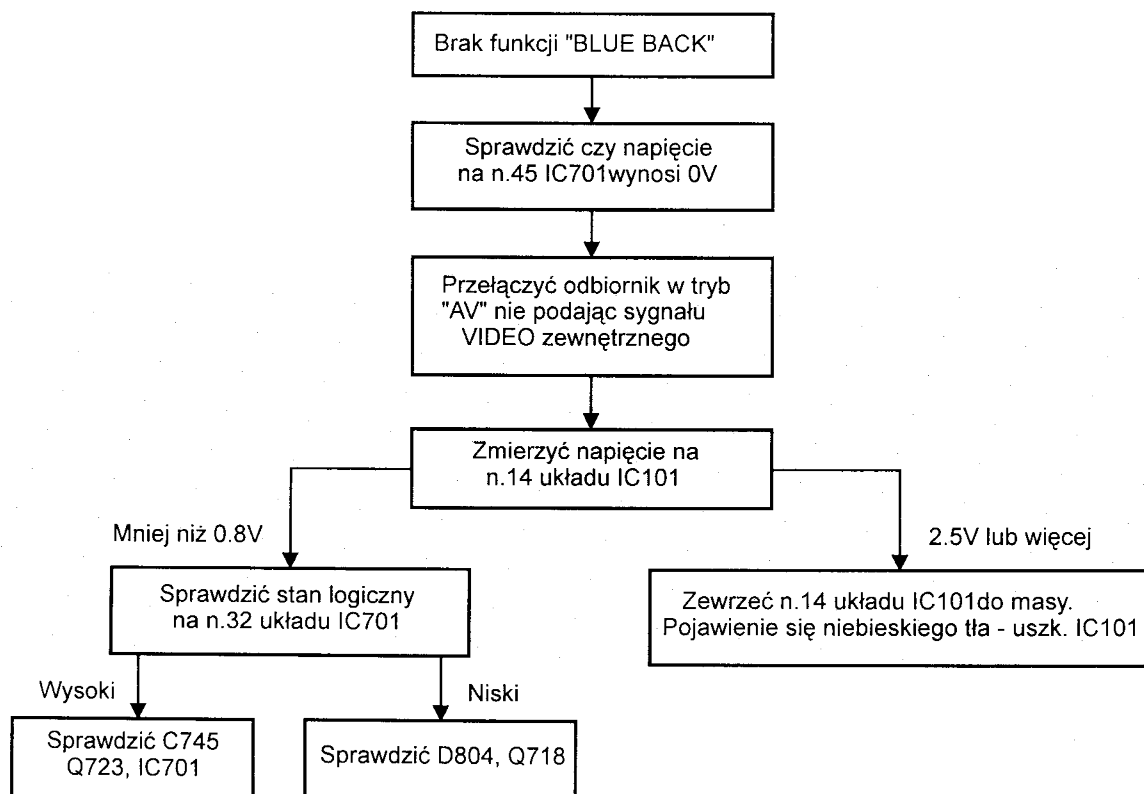

Brak funkcji "BLUE BACK"
Sprawdzić czy napięcie na n.45 IC701wynosi 0V
Przełączyć odbiornik w tryb "AV" nie podając sygnału VIDEO zewnętrznego
Zmierzyć napięcie na n.14 układu IC101
Mniej niż 0.8V
2.5V lub więcej
Sprawdzić stan logiczny na n.32 układu IC701
Zewrzeć n.14 układu IC101do masy. Pojawienie się niebieskiego tła - uszk. IC101
Wysoki
Niski
Sprawdzić C745 Q723, IC701
Sprawdzić D804, Q718

DIAGRAM 11



Tyrystory - zamienniki

15/80H (5,5A/900V) - tyrystor wybierania (trace) - zastępuje niżej wymienione tyrystory:

AEG-TELEFUNKEN
TD2,8F400H (2,8A/400V)
TD2,8F500H (2,8A/500V)
TD2,8F600H (2,8A/600V)
TD3F600H (3A/600V)
TD3F700H (3A/700V)
TD3F800H (3A/800V)
TD4F800H (4A/800V)

CEMI
BTP129/750 (4A/750V)

ELCOMA/PHILIPS/ VALVO
BT126/700H (3A/700V)
BT126/750R (3A/750V)
BT129/750R (4A/750V)

ITT
BT119 (3A/700V)
BT121 (2,8A/500V)
BT125/750 (3A/800V)
BT126 (4A/700V)

RCA
16090 (3A/700V)
16121 (3A/600V)
16420 (3A/500V)
16476 (2,8A/400V)
16490 (2,8A/500V)
16640 (3A/600V)
16690 (3A/750V)
17018 (3A/700V)
17020 (3A/700V)
17022 (3A/700V)
17024 (3A/700V)
17026 (3A/700V)
17028 (3A/700V)
17030 (3A/700V)
17032 (3A/700V)
17034 (3A/700V)
17036 (3A/700V)
17040 (2,8A/600V)
17052 (3A/700V)
17056 (3A/700V)
17058 (3A/700V)
17062 (3A/600V)
17066 (3A/600V)
17074 (3A/600V)
17076 (3A/700V)
17078 (3A/700V)
17080 (3A/700V)
17088 (3A/720V)
S3703SF (3A/750V)
S3900 (2,8A/600V)
S3900E (2,8A/500V)
S3900H (3A/600V)
S3900MF (3A/700V)
S3900S (3A/700V)
S3900SF (3A/700V)
S3900SFH (3A/750V)
S3902DF (3A/700V)
S3902DFH (3A/750V)
40640 (3A/600V)
40888 (4A/700V)
40888U (4A/700V)
41017 (3A/800V)
S6080B (3A/700V)
60911 (2,8A/700V)
TA8376 (2,8A/600V)

SESCOSEM
BT112 (2,8A/700V)

SIEMENS
BstCC0126 (3,2A/400V)
BstCC0126HS1 (2,8A/400V)
BstCC0126S6 (3,2A/400V)
BstCC0126S9 (3,2A/400V)
BstCC0131HS1 (2,8A/500V)
BstCC0133 (3,2A/500V)
BstCC0133H (3,2A/500V)
BstCC0133S6 (3,2A/500V)
BstCC0133S9 (3,2A/500V)
BstCC0140 (3,2A/600V)
BstCC0140H (3,2A/600V)
BstCC0140S6 (3,2A/600V)
BstCC0140S9 (3,2A/600V)
BstCC0143H (3,2A/650V)
BstCC0146 (3,2A/700V)
BstCC0146H (3,2A/700V)
BstCC0146S6 (3,2A/700V)
BstCC0146S9 (3,2A/700V)
BstCC0146SH (3,2A/700V)
BstCC0150H22 (3,2A/800V)
BstCC0153 (3,2A/800V)
BstCC0153H (3,2A/800V)
BstCC0233 (5A/500V)
BstCC0233H (5A/500V)
BstCC0240 (5A/600V)
BstCC0240H (5A/600V)
BstCC0246 (5A/700V)
BstCC0246H (5A/700V)
BstCC0253 (5A/800V)
BstCC0253H (5A/800V)
BstCC0260 (4,8A/800V)
BstCC0260H (4,8A/800V)
BstBO440 (3A/800V)

Układy przełączające firmy Philips TDA8440, TDA8443A, TDA8540, TDA8601

Lucjan Jednac

Duża ilość sygnałów wytwarzanych wewnątrz nowoczesnego odbiornika telewizyjnego czy magnetowidu jak również wzrost liczby różnego rodzaju urządzeń dołączanych z zewnątrz, powoduje konieczność przełączania wielu źródeł sygnałów. W najnowszych rozwiązaniach układowych przełączniki sygnałów stanowią często integralną część wielozadaniowych układów scalonych. Jest tak na przykład w odbiornikach telewizyjnych wykorzystujących dekodery TDA9160 czy układy TDA8362 lub TDA8366. Tematem poniższego artykułu będą scalone układy przełączające stosowane w sprzęcie audio-video. W każdym przypadku postaramy się podać schemat wewnętrzny, rozkład wyprowadzeń oraz sposób sterowania układem. Ze względu na różnorodność układów przełączających, postaramy się przedstawić ofertę poszczególnych producentów, zarówno europejskich jak i dalekowschodnich. Prezentację rozpoczynają układy firmy Philips.

Jak już zostało wspomniane na wstępie, przełączanie źródeł sygnałów odbywa się często wewnątrz specjalizowanych układów scalonych. Jednakże, najczęściej w nieco starszych rozwiązaniach stosowane są wymienione na wstępie scalone układy przełączające. Zestawienie podstawowych parametrów tych układów przedstawione zostało w tablicy 1.

1. Układ TDA8440

Układ TDA8440 stosowany jest w odbiornikach telewizyjnych wyposażonych w dodatkowe źródła zarówno sygnałów wizyjnych jak i fonicznych. W skład układu wchodzi:

- przełącznik sygnału video z możliwością wyboru wzmocnienia (x1 lub x2) przeznaczony do przełączania pomiędzy sygnałem wewnętrznym z układu p.cz (TV) a zewnętrznym sygnałem (AV),
- dwa przełączniki sygnału audio przeznaczone do przełączania pomiędzy sygnałami fonicznymi z układu p.cz oraz z zewnętrznego źródła.

Każdy z przełączników jest układem trójstanowym, to znaczy oprócz uaktywnienia jednego z wejść możliwe jest również wprowadzenie wyjść układu w stan wysokiej impedancji.

Schemat blokowy układu przedstawiony jest na rysunku 1a, zaś rozkład wyprowadzeń na rysunku 1b.

Układ ten może być sterowany zarówno za pośrednictwem magistrali I^2C, jak i bezpośrednio przy pomocy napięć stałych. Wejścia S0 (n.11), S1 (n.13) oraz S2 (n.6) stanowią modyfikowaną część adresu dla szyny I^2C (podobnie jak w przypadku pamięci nieulotnej opisywanej w numerze 7/96 Serwisu Elektroniki), lub służą do ustawienia układu na pracę z bezpośrednim sterowaniem napięciowym (bez korzystania z magistrali I^2C). Adres układu może być modyfikowany poprzez wymuszenie odpowiedniego poziomu napięcia (na stałe przypisana jest tylko starsza część adresu 1-0-0-1), zgodnie z opisem zawartym w tablicy 2.

Podanie napięcia zasilania na wszystkie wyprowadzenia umożliwia bezpośrednie sterowanie układu napięciem stałym, bez używania magistrali I^2C. Wyprowadzenie OFF (n.2) umożliwia wprowadzenie wyjść układu w stan wysokiej impedancji, konieczny przy równoległym łączeniu kilku układów.

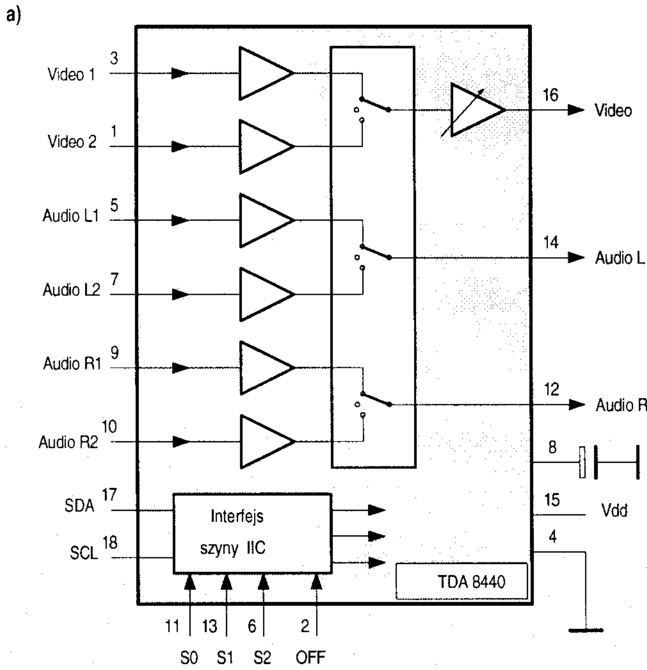
Sposoby sterowania układem TDA8440

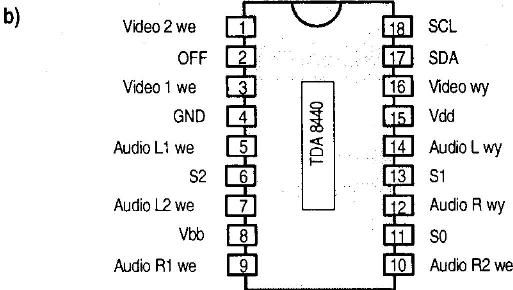
Jak już zostało wspomniane istnieją dwa sposoby sterowania układem TDA8440, za pośrednictwem magistrali I^2C oraz za pomocą napięć stałych.

Tablica 1

Parametr	TDA8440	TDA8443	TDA8540	TDA8601
napięcie zasilające [V]	12	12	8	8
pobór prądu [mA]	37	65	20	
sterowanie za pomocą szyny I^2C	+	+	+	-
sterowanie przy pomocy napięć stałych	+	+	+	+
liczba kanałów video/audio	2 / 4	2 / -	4 / -	2 / -
wzmocnienie kanału video 1x lub 2x	+	+	+	-
pasmo przenoszenia [Mhz (video)/kHz (audio)]	10 / 50	10	12	>22
tłumienie przesłuchów międzykanałowych [dB]	60 / 80	30	60	60
stosunek sygnał/szum [dB]	60 / 90	50	-	-
obudowa [*]	DIL18	DIL24	DIL20	DIL16

Uwaga: *[*] - Układy TDA8540 oraz TDA8601 dostępne są również w obudowie do montażu powierzchniowego. W tym przypadku za nazwą układu występuje litera „T" (odpowiednio TDA8540T oraz TDA8601T).*





Rys.1. Schemat blokowy (a) oraz rozkład wyprowadzeń (b) układu TDA8440.

a) sterowanie układu za pomocą magistrali I^2C

Jak wynika z tablicy 2, dzięki trzem wyprowadzeniom możliwe jest podłączenie do jednej szyny 7 układów TDA8440 pod różnymi adresami. Zgodnie z protokołem, na szynę I^2C w jednym cyklu transmisji wysyłany jest komunikat o następującej treści:

ST	ADR	R/W	A	D7 D6 D5 D4 D3 D2 D1 D0	A	SP

gdzie: ST - warunek startu
ADR - adres układu (zgodnie z tablicą 2)
R/W - bit oznaczający kierunek transmisji
A - bit potwierdzenia
SP - warunek stopu
D7..D0 - bajt danych

Uwaga: Do układu TDA8440 mikrokontroler sterujący może tylko wysyłać dane. Układ ten nie generuje żadnej informacji zwrotnej, stąd bit R/W zawsze musi być ustawiony na „0".

Znaczenie poszczególnych bitów w bajcie danych przedstawione zostało w tablicy 3.

Tablica 3

Bit	Funkcja
D7 = 1	na wyjściu audio R układu sygnał ze źródła audio R1
D7 = 0	źródło audio R1 odłączone
D6 = 1	na wyjściu audio Rukładu sygnał ze źródła audio R2
D6 = 0	źródło audio R2 odłączone
D5 = 1	na wyjściu audio L układu sygnał ze źródła audio L1
D5 = 0	źródło audio L1 odłączone
D4 = 1	na wyjściu audio L układu sygnał ze źródła audio L2
D4 = 0	źródło audio L2 odłączone
D3 = 1	na wyjściu video sygnał ze źródła video 1
D3 = 0	źródło video 1 odłączone
D2 = 1	na wyjściu video sygnał ze źródła video 2
D2 = 0	źródło video 2 odłączone
D1 = 1	wzmocnienie toru sygnału video x2
D1 = 0	wzmocnienie toru sygnału video x1
D0 = 1	wejście OFF nieaktywne
D0 = 0	wejście OFF aktywne

b) sterowanie układu za pomocą napięć stałych

W przypadku sterowania napięciem (wyprowadzenia S0, S1 i S2 muszą być w stanie wysokim) wyprowadzenia SDA (n.17) i SCL (n.18) układu są odłączone od magistrali sterującej. Wymuszenie odpowiedniego stanu na tych wejściach umożliwia wybór źródła sygnału oraz wzmocnienia toru video. Dodatkowo istnieje możliwość wprowadzenia układu w stan wysokiej impedancji poprzez wymuszenie odpowiedniego stanu na wyprowadzeniu OFF (n.2). Sposoby przełączania przy pomocy napięć stałych zebrane zostały w tablicy 4.

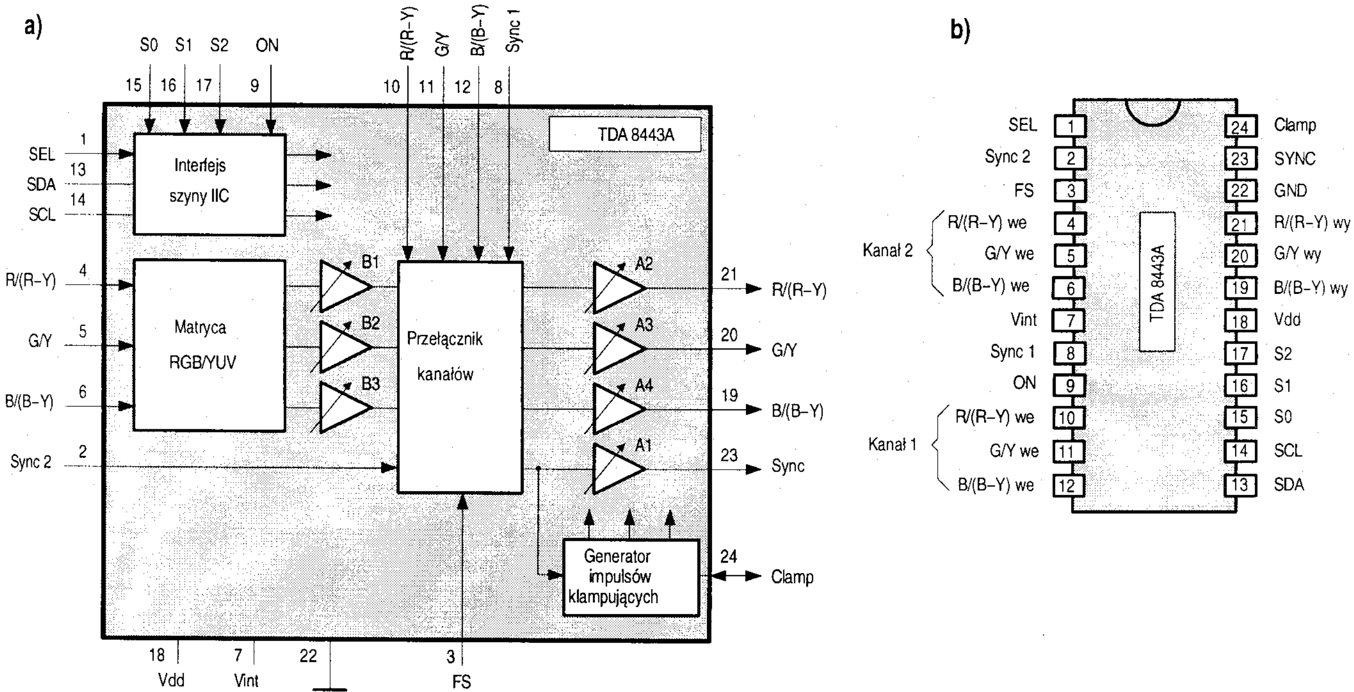
Tablica 2

			Adres układu	
S2 (n.6)	S1 (n.13)	S0 (n.11)	binarnie	hexadecymalnie
			1 0 0 1 A2 A1 A0 -	
L	L	L	1 0 0 1 0 0 0 -	90
L	L	H	1 0 0 1 0 0 1 -	92
L	H	L	1 0 0 1 0 1 0 -	94
L	H	H	1 0 0 1 0 1 1 -	96
H	L	L	1 0 0 1 1 0 0 -	98
H	L	H	1 0 0 1 1 0 1 -	9A
H	H	L	1 0 0 1 1 1 0 -	9C
H	H	H	bezpośrednie sterowanie napięciem	

gdzie: H - stan wysoki (+12V), L - stan niski (0V)

Tablica 4

Wyprowadzenie	Poziom napięcia	Stan przełączników
SDA (n.17)	L (0V)	aktywne źródło 2 (TV)
SDA (n.17)	H (+12V)	aktywne źródło 1 (AV)
SCL (n.18)	L (0V)	wzmocnienie toru sygnału video x1 (dla TV)
SCL (n.18)	H (+12V)	wzmocnienie toru sygnału video x2 (dla AV)
OFF (n.2)	L (0V)	sygnał na wyjściu zależny od stanu na n.17 oraz n.18
OFF (n.2)	H (+12V)	układ w stanie wysokiej impedancji



Rys.2. Schemat blokowy (a) oraz rozkład wyprowadzeń (b) układu TDA8443A.

2. Układ TDA8443A

Stosowany w odbiornikach telewizyjnych układ TDA8443A służy do przełączania dwóch torów sygnałów luminancji i różnicowych koloru (YUV) lub kolorów podstawowych RGB wraz z towarzyszącym sygnałem synchronizacji. Układ umożliwia regulację wzmocnienia w poszczególnych torach. Podobnie jak poprzednio istnieje możliwość wprowadzenia wyjść układu w stan wysokiej impedancji. Wejście FS (n.3) połączone z wyprowadzeniem n.16 Eurozłącza umożliwia automatyczne przełączanie sygnałów RGB.

Schemat blokowy układu przedstawiony jest na rysunku 2a, zaś rozkład wyprowadzeń na rysunku 2b.

Układ ten może być sterowany zarówno za pośrednictwem magistrali I²C, jak i bezpośrednio przy pomocy napięć stałych. Wejścia S0 (n.15), S1 (n.16) oraz S2 (n.17) stanowią modyfikowaną część adresu dla szyny I²C (podobnie jak w przypadku układu TDA8440), lub służą do ustawienia układu na pracę z bezpośrednim sterowaniem napięciowym (bez korzystania z magistrali I²C). Adres układu może być modyfikowany poprzez wymuszenie odpowiedniego poziomu napięcia (na stałe przypisana jest tylko starsza część adresu 1-1-0-1), zgodnie z opisem zawartym w tablicy 5.

Tablica 5

S2 (n.17)	S1 (n.16)	S0 (n.15)	Adres układu: binarnie	Adres układu: hexadecymalnie
			1 1 0 1 A2 A1 A0 -	
L	L	L	bezpośrednie sterowanie napięciem	
L	L	H	1 1 0 1 0 0 1 -	D 2
L	H	L	1 1 0 1 0 1 0 -	D 4
L	H	H	1 1 0 1 0 1 1 -	D 6
H	L	L	1 1 0 1 1 0 0 -	D 8
H	L	H	1 1 0 1 1 0 1 -	D A
H	H	L	1 1 0 1 1 1 0 -	D C
H	H	H	1 1 0 1 1 1 1 -	D E

gdzie: H - stan wysoki (+12V), L - stan niski (0V)

Wymuszenie stanu niskiego na wyprowadzeniach S2, S1 i S0 (podłączenie do masy) umożliwia bezpośrednie sterowanie układu napięciem stałym, bez używania magistrali I^2C.

Sposoby sterowania układem TDA8443A

Podobnie jak w poprzednim układzie istnieją dwa sposoby sterowania przełącznikiem TDA8443A, za pośrednictwem magistrali I^2C oraz za pomocą napięć stałych.

a) sterowanie układu za pomocą magistrali I^2C

Jak wynika z tablicy 5, dzięki trzem wyprowadzeniom możliwe jest podłączenie do jednej szyny 7 układów TDA8443A pod różnymi adresami. Zgodnie z protokołem, na szynę I^2C w jednym cyklu transmisji wysyłany jest komunikat o następującej treści:

ST	ADR	R/W	A	D7 D6 D5 D4 D3 D2 D1 D0	A	SP

gdzie:
ST - warunek startu
ADR - adres układu (zgodnie z tablicą 5)
R/W - bit oznaczający kierunek transmisji (zawsze „0")
A- bit potwierdzenia
SP - warunek stopu
D7..D0 - bajt danych

Znaczenie poszczególnych bitów w bajcie danych jest następujące:

- Bity D7 oraz D6 decydują o trybie pracy układu, zgodnie z tablicą 6.
- Bity D5, D4 oraz D3 decydują o wzmocnieniu w poszczególnych torach, zgodnie z wartościami podanymi w tablicy 7 (wzmacniacze A1, A2, A3, A4 oraz B1, B2 I B3 zaznaczone są na rysunku 2).
- Bit D2, wspólnie ze stanem wymuszonym na wejściu FS (n.3) decyduje o priorytecie przełaczania, jak to pokazano w tablicy 8.
- Bity D1 i D0, wspólnie ze stanem wymuszonym na wejściu ON (n.9) układu decydują o stanie wyjść układu, zgodnie z tablicą 9.

b) sterowanie układu za pomocą napięć stałych

W przypadku sterowania napięciem (wyprowadzenia S0, S1 i S2 muszą być zwarte do masy) na wyprowadzeniach SDA (n.13) i SCL (n.14) oraz na nóżce przełączającej SEL (n.1) układu należy wymusić odpowiednie poziomy logiczne. Sposoby przełączania przy pomocy napięć stałych zebrane zostały w tablicy 10.

Tryb pracy podany w tablicy 10 zależy od stanu wejścia przełączającego FS (n.3) układu:

- jeśli napięcie na n.3 <0.4V - aktywny tryb 2
- jeśli napięcie na n.3 1V do 3V - aktywny tryb 0 lub tryb 1 w zależności od stanu wyprowadzeń SDA, SCL oraz SEL.

Dodatkowo, jeśli na wyprowadzeniu ON (n.9) wymuszony zostanie stan niski (zwarcie do masy), wówczas układ znajduje się w stanie wysokiej impedancji (OFF). Stan wysoki na tym wyprowadzeniu uaktywnia układ, tryb pracy oraz wzmocnienia w poszczególnych torach wynikają z tablicy 10.

Tablica 6

Tryb pracy	D7	D6	Funkcja
0	0	0	aktywny kanał 2, brak matrycowania
1	0	1	aktywny kanał 2, matrycowanie załączone
2	1	0	aktywny kanał 1
-	1	1	nie dozwolone

Tablica 7

D5	D4	D3	Wzm. A1	Wzm. A2, A3, A4	Wzm. B1, B3	Wzm. B2
0	0	0	1	1	-1	0.45
0	0	1	1	1	1	1
0	1	0	nie dozwolone		-	-
0	1	1	1	1	-1	0.45
1	0	0	2	2	-1	0.45
1	0	1	2	1	1	1
1	1	0	2	2	1	1
1	1	1	2	1	-1	0.45

Tablica 8

D2	FS (n.3)	Tryb pracy
0	X	tryb pracy 0, 1 lub 2, w zależności od stanu bitów D7 i D6
1	0.4V	wybrany tryb pracy 2

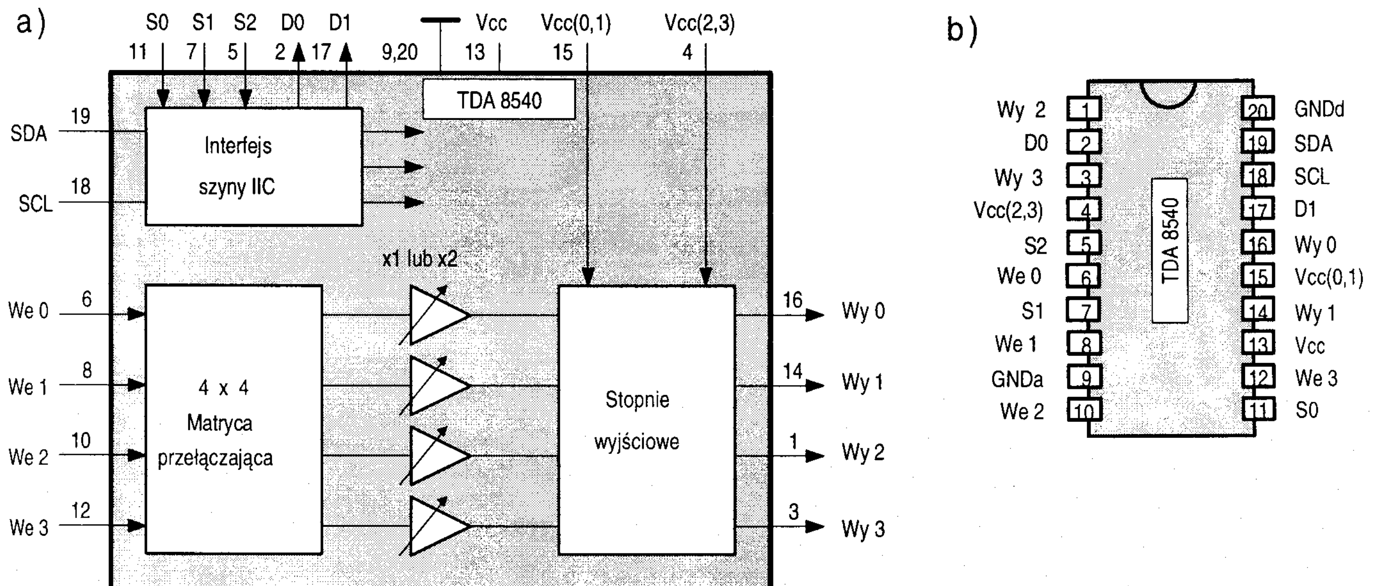
Tablica 9

D1	D0	ON (n.9)	Funkcja
0	X	X	wyjścia w stanie wysokiej impedancji (OFF)
1	0	L	wyjścia w stanie wysokiej impedancji (OFF)
1	0	H	wyjścia aktywne (ON)
1	1	X	wyjścia aktywne (ON)

Tablica 10

Sterowanie			Tryb pracy	Wzmocnienia			
SDA (n.13)	SCL (n.14)	SEL (n.1)	(zależnie od n.3)	A1	A2, A3, A4	B1, B3	B2
L	L	L	2 lub 0	1	1	1	1
L	L	H	2 lub 0	1	2	1	1
L	H	L	2 lub 1	1	1	-1	0.45
L	H	H	2 lub 0	1	1	-1	0.45
H	L	L	2 lub 0	2	1	1	1
H	L	H	2 lub 0	2	2	1	1
H	H	L	2 lub 1	2	1	-1	0.45
H	H	H	2 lub 0	2	1	-1	0.45

gdzie: H - stan wysoki (+12V), L - stan niski (0V), X - stan nieistotny



Rys. 3. Schemat blokowy (a) oraz rozkład wyprowadzeń (b) układu TDA8540.

3. Układ TDA8540

Układ TDA8540 zawiera matrycą (4 x 4) sygnałów video. Na każdym z czterech wyjść układu możliwe jest wyprowadzenie dowolnego z czterech sygnałów wejściowych. Podobnie jak we wcześniej opisywanych układach istnieje również możliwość wyboru wzmocnienia w poszczególnych torach sygnału video. Układ może być wykorzystywany również do przełączania dwóch źródeł sygnałów S-VHS. Każde z wyjść może być ustawione w stan wysokiej impedancji, co pozwala na równoległe połączenie kilku układów.

Schemat blokowy układu przedstawiony został na rysunku 3a, zaś rozkład wyprowadzeń na rysunku 3b.

Układ ten może być sterowany zarówno za pośrednictwem magistrali I²C, jak i bezpośrednio przy pomocy napięć stałych. Wejścia S0 (n.11), S1 (n.7) oraz S2 (n.5) służą do wyboru adresu w przypadku sterowania magistralą I²C, jak też do ustawienia układu na pracę z bezpośrednim sterowaniem napięciowym (bez korzystania z magistrali I²C). Adres układu może być modyfikowany poprzez wymuszenie odpowiedniego poziomu napięcia (na stałe przypisana jest tylko starsza część adresu 1-0-0-1), zgodnie z opisem zawartym w tablicy 11.

Podanie napięcia zasilania na wszystkie wyprowadzenia umożliwia bezpośrednie sterowanie układu napięciem stałym, bez używania magistrali I²C.

Sposoby sterowania układem TDA8540

a) sterowanie układu za pomocą magistrali I²C

Jak wynika z tablicy 11, podobnie jak w poprzednich układach możliwe jest podłączenie do jednej szyny 7 układów TDA8540 pod różnymi adresami. Przykładowy komunikat zgodny z protokołem szyny I²C, wysyłany w jednym cyklu transmisji ma następującą treść:

ST	ADR	R/W	A	SUB	A	D	A	D	A	SP

gdzie: ST - warunek startu
ADR - adres układu (zgodnie z tablicą 11)
SUB - subadres (adres rejestru)
R/W - bit oznaczający kierunek transmisji (zawsze ustawiony na „0")
A - bit potwierdzenia
SP - warunek stopu
D - bajty danych

Potwierdzenie wysłanego adresu powoduje wysłanie na szynę drugiego bajtu (SUB), który w tym przypadku decyduje o tym, który z parametrów podlega regulacji.

SUB = 00 hex - sterowanie rejestrem odpowiedzialnym za przełączanie źródeł

SUB = 01 hex - sterowanie rejestrem odpowiedzialnym za wzmocnienia

Tablica 11

			Adres układu	
S2 (n.5)	S1 (n.7)	S0 (n.11)	binarnie	hexadecymalnie
			1 0 0 1 A2 A1 A0 -	
L	L	L	1 0 0 1 0 0 0 -	90
L	L	H	1 0 0 1 0 0 1 -	92
L	H	L	1 0 0 1 0 1 0 -	94
L	H	H	1 0 0 1 0 1 1 -	96
H	L	L	1 0 0 1 1 0 0 -	98
H	L	H	1 0 0 1 1 0 1 -	9A
H	H	L	1 0 0 1 1 1 0 -	9C
H	H	H	bezpośrednie sterowanie napięciem	

gdzie: H - stan wysoki (+8V), L - stan niski (0V)

Tablica 12

Wyjście	Wejścia układu			
OUT 0	D1=0 i D0=0	D1=0 i D0=1	D1=1 i D0=0	D1=1 i D0=1
	IN 0	IN 1	IN 2	IN 3
OUT 1	D3=0 i D2=0	D3=0 i D2=1	D3=1 i D2=0	D3=1 i D2=1
	IN 0	IN 1	IN 2	IN 3
OUT 2	D5=0 i D4=0	D5=0 i D4=1	D5=1 i D4=0	D5=1 i D4=1
	IN 0	IN 1	IN 2	IN 3
OUT 3	D7=0 i D6=0	D7=0 i D6=1	D7=1 i D6=0	D7=1 i D6=1
	IN0	IN 1	IN 2	IN 3

SUB = 02 hex - sterowanie rejestrem odpowiedzialnym za stan wyjść

Uwaga: W przypadku wysłania na szynę więcej niż jednego bajtu danych, subadres jest automatycznie zwiększany (autoinkrementacja). W jednym cyklu transmisji można wysłać nie więcej niż trzy bajty danych.

Po wysłaniu subadresu 00 hex, następujący po nim bajt danych decyduje o tym, który z sygnałów wejściowych pojawi się na jednym z czterech wyjść układu. Bajt danych ma wówczas postać:

D7	D6	D5	D4	D3	D2	D1	D0

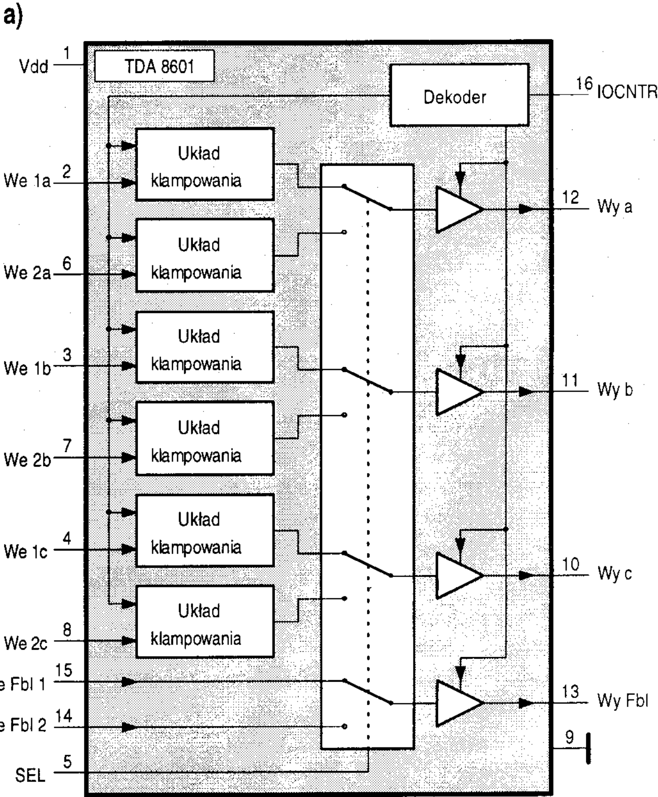
Bity D0 i D1 odpowiedzialne są za wybór sygnału na wyjściu OUT0, D2 i D3 za wybór sygnału na wyjściu OUT1, D4 i D5 za sygnał pojawiający się na wyjściu OUT2, natomiast D6 i D7 za sygnał na wyjściu OUT3. Sposób przełączania podany został w tablicy 12.

Drugi bajt danych (zapisany pod subadres 01 hex) decyduje o wzmocnieniu w poszczególnych torach. Bajt ten ma wówczas postać:

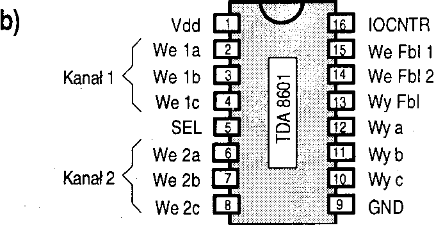
G3	G2	G1	G0	CLAMP1	CLAMP0	B1	B0

Bity G3..G0 decydują o wzmocnieniu w poszczególnych torach. Jeśli ustawione zostanie logiczne „0", wzmocnienie wynosi x2, w przypadku logicznej „1" sygnał nie ulega wzmocnieniu (x1). Jeśli bity CLAMP1 i CLAMP0 są „0", wówczas sygnały na wejściach (odpowiednio IN1 i IN0) są klampowane. Bity B1 i B0 służą do sterowania wyjściami logicznymi D1 (n.17) oraz D0 (n.2) układu. Jeśli bit ustawimy na „0", na odpowiednim wyprowadzeniu układu wymuszony zostanie stan niski (LOW), w przypadku „1", stan wysoki (HIGH).

a)



b)



Rys. 4. Schemat blokowy (a) oraz rozkład wyprowadzeń (b) układu TDA8601.

Tablica 13

Wyjście	Stany logiczne na wyprowadzeniach SCL i SDA							
	(n. 18)	(n.19)	(n.18)	(n.19)	(n.18)	(n.19)	(n.18)	(n.19)
	0	0	0	1	1	0	1	1
OUT 3	IN 3		IN 2		IN 1		IN 0	
OUT 2	IN 2		IN 3		IN 0		IN 1	
OUT 1	IN 1		IN 0		IN 3		IN 2	
OUT 0	IN 0		IN 1		IN 2		IN 3	

gdzie „0" - stan niski (0V), „1" - stan wysoki (+8V)

Uwaga: Wyjścia D1 (n.17) i D0 (n.2) układu mogą być wykorzystywane do przełączania źródeł sygnałów fonicznych towarzyszących przełączanym sygnałom wizyjnym. Na dwóch wyprowadzeniach możliwe jest uzyskanie czterech stanów (wybór czterech różnych źródeł sygnału audio)

Trzeci bajt danych (zapisany pod subadres 02 hex) decyduje o tym, czy dane wyjście jest aktywne, czy też znajduje się w stanie wysokiej impedancji. Wysyłany bajt danych ma postać:

X	X	X	X	EN 3	EN 2	EN 1	EN 0

Bit EN 3 dotyczy wyjścia OUT 3, bit EN 2 wyjścia OUT 2 itd. Jeśli dany bit jest „0", spowoduje to ustawienie odpowiedniego wyjścia w stan wysokiej impedancji. Wysłanie „1" uaktywnia dane wejście (*enable*). Stan pierwszych czterech bitów („X") nie ma znaczenia dla pracy układu.

b) sterowanie układu za pomocą napięć stałych

W przypadku sterowania napięciem (wyprowadzenia S0, S1 i S2 muszą być podłączone do napięcia zasilania), wyprowadzenia SDA (n.19) i SCL (n.18) układu są odłączone od magistrali sterującej. Wymuszenie odpowiedniego stanu na tych wejściach umożliwia wybór odpowiedniego źródła sygnału zgodnie z tablicą 13.

4. Układ TDA8601

Układ TDA8601 przeznaczony jest do przełączania pomiędzy dwoma źródłami sygnałów RGB lub sygnałów YUV (luminancji i różnicowych koloru). Wyjścia układu mogą być ustawione w stan wysokiej impedancji, co umożliwia równoległe łączenie układów.

Schemat blokowy układu przedstawiony jest na rysunku 4a, zaś rozkład wyprowadzeń na rysunku 4b.

Układ ten w odróżnieniu od poprzednio opisywanych nie może być sterowany za pośrednictwem magistrali I²C. Przełączanie torów może odbywać się wyłącznie za pośrednictwem sygnałów podawanych na odpowiednie wyprowadzenia układu. Możliwe jest również (w przypadku przełączania sygnałów RGB) korzystanie z sygnałów *Fast Blanking* (FBl), towarzyszących sygnałom RGB.

Podanie stanu wysokiego na wejście SEL (n.5) podaje na wyjścia sygnały kanału drugiego (n.6, n.7 i n.8). Wyprowadzenie IOCNTR (n.16) decyduje o stanie wyjść oraz o klampowaniu wejść, w zależności od doprowadzonego sygnału:

- stan niski (0V) - wyjścia w stanie wysokiej impedancji,
- stan wysoki (+8V) - pasywne klampowanie,
- sandcastle - aktywne klampowanie.

Układ TDA8601 charakteryzuje się bardzo szerokim pasmem przenoszonych sygnałów przekraczającym 22 MHz.

